

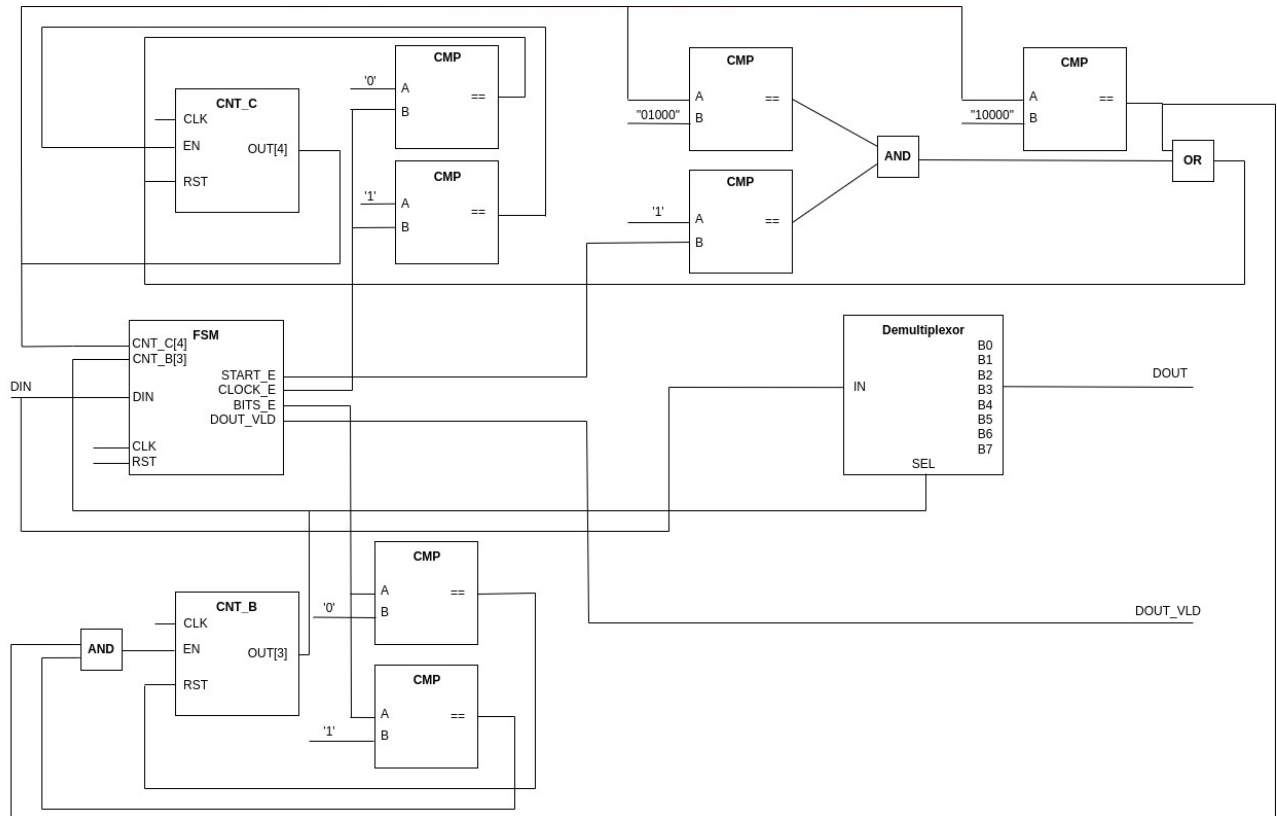
# Výstupná správa

Meno: Tomáš Lajda

Login: xlajdat00

## Architektúra navrhnutého obvodu (úroveň RTL)

Schéma obvodu



### Popis obvodu:

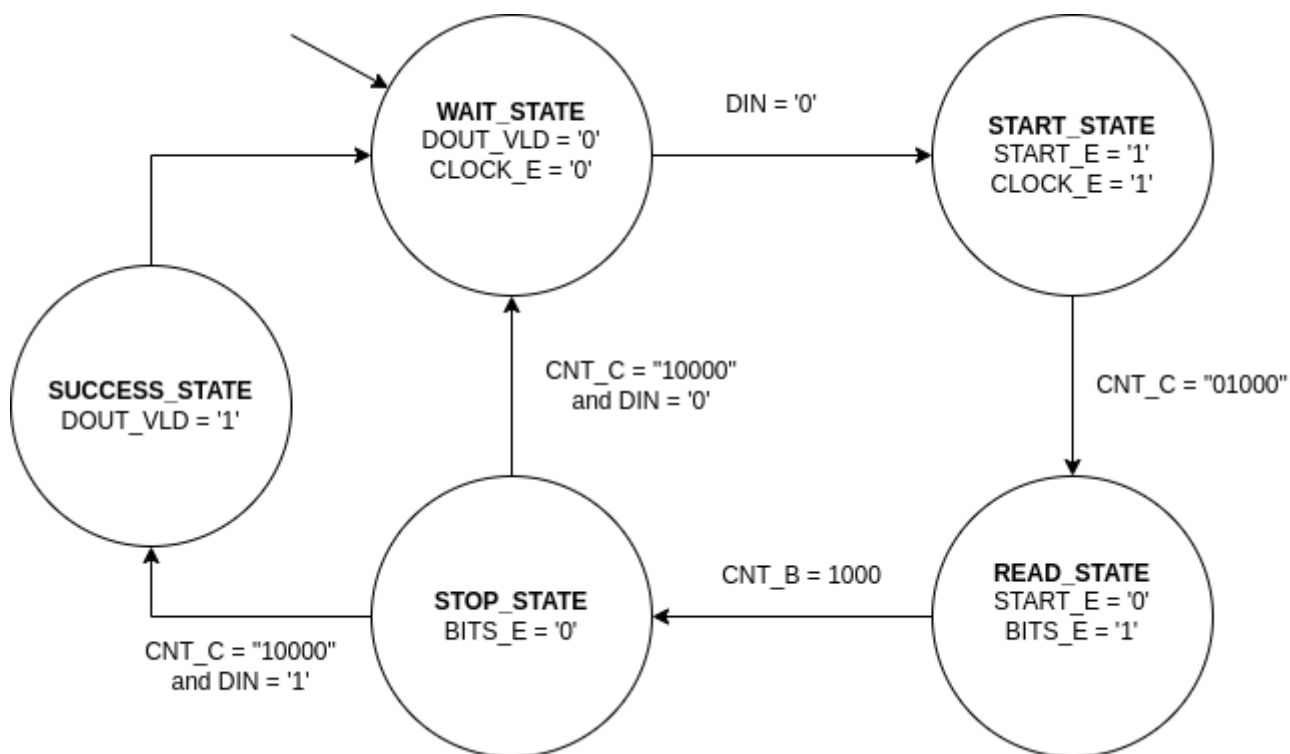
Hlavnými prvkami obvodu sú: konečný stavový automat (FSM), demultiplexor a dva čítače. Najprv obvod čaká, kým na vstupe DIN nepríde '0'. To spôsobí, že FSM prepne signál START\_E na '1' a prepnutím CLOCK\_C na '1' sa spustí čítač CNT\_C. Čakáme, kým CNT\_C nenapíše hodnotu "01000". Potom FSM opäť prepne START\_E na '0' a prepnutím BITS\_E na '1' sa pri každom napočítaní "10000" tickov na CNT\_C hodnota zapíše do výstupu DOUT pomocou demultiplexora a k čítaču CNT\_B sa prirába '1'. Tento proces sa opakuje, kým CNT\_B nedosiahne hodnotu '1000'. Potom FSM prejde do ďalšieho stavu, kde čaká, kým CNT\_C nenapíše hodnotu "10000". Potom ak bude na DIN '1', tak FSM nastaví signál '1' na výstup DOUT\_VLD a prechádza do počiatočného štádia.

# Návrh automatu (Finite State Machine)

## Schéma automatu

Legenda:

- Stavy automatu: WAIT\_STATE, START\_STATE, READ\_STATE, STOP\_STATE, SUCCESS\_STATE
- Vstupné signály: CLK, RST, DIN, CNT\_C, CNT\_B
- Mealyho výstupy: žiadne
- Moorovy výstupy (implicitné výstupy v logickej 0): CNT\_C, CNT\_B, START\_E, CLOCK\_E, BITS\_E, DOUT\_VLD



## Popis automatu

Jednotlivé stavy:

- **WAIT\_STATE:** V tomto stave automat čaká na vstupný signál DIN. Ak je DIN rovný '0', automat prejde do stavu **START\_STATE**.
- **START\_STATE:** V tomto stave automat začína počítanie. Počítač CNT\_C počíta, až kým nenadobudne hodnotu "01000" (8 tickov). Následne prejde do stavu **READ\_STATE**.
- **READ\_STATE:** V tomto stave automat číta vstupný signál DIN, až do kým CNT\_B nenadobudne hodnotu "1000" (prečítal všetkých 8 bitov zo vstupu) a prejde do **STOP\_STATE**.
- **STOP\_STATE:** V tomto stave automat čaká, kým CNT\_C nadobudne hodnotu "10000" (16 tickov). Potom rozhodne na základe DIN či prejde do stavu **SUCCESS\_STATE** alebo do stavu **WAIT\_STATE**.
- **SUCCESS\_STATE:** V tomto stave automat nastaví výstupný signál DOUT\_VLD na '1' a prejde do stavu **WAIT\_STATE**.

# Snímok obrazovky zo simulátoru

