



Nome:

Nº aluno:

- Qualquer tentativa de fraude conduzirá à anulação da prova para todos os intervenientes.
- Consulta apenas em papel. Durante o exame todos os dispositivos electrónicos têm que permanecer desligados, com excepção de calculadoras.
- Todas as respostas devem ser diretas, objetivas e obrigatoriamente efectuadas na folha fornecida.

1. Considere um sistema que usa paginação.

- a. Num sistema deste tipo um processo não deve conseguir usar memória que não lhe pertença. Explique como isso é garantido pelo sistema operativo.

- b. No entanto, em alguns casos, é necessário permitir que um processo possa aceder à memória usada por outro processo. Explique em que casos é necessário e de que forma o sistema operativo pode permitir o acesso de um processo à memória de outro processo.

2. A interrupção preemptiva de processos implica a existência de uma interrupção de relógio que permita interromper um processo em execução para dar lugar a outro. Tendo em conta os algoritmos de escalonamento que conhece, será que sempre que existe pelo menos um processo à espera para executar a interrupção de relógio leva à comutação de processos? Justifique.

3. Qual a utilidade do Translation Look-aside Buffer num sistema de paging?

4. Indique 2 formas de fazer o sistema mudar de *user level* para *kernel level mode*.

5. Considere um sistema onde existem 6 páginas de processos (1 a 6) e 4 *page frames* em RAM. Vão ser feitos acessos à memória usando a *string* de referência seguinte:

R(4), W(6), R(3), R(5), W(3), W(1), R(2), R(5), R(6), R(4), R(1), W(3)

Supondo que inicialmente todas as *frames* estão vazias, que *R()* é uma operação de leitura, que *W()* é uma operação de escrita e que o sistema faz uso do *modify-bit*, preencha a tabela abaixo considerando os algoritmos pedidos:

| | FIFO | LRU | CLOCK |
|--|------|-----|-------|
| Page-Faults | | | |
| Swap-outs | | | |
| Estado final das <i>frames</i> em RAM (indique a <i>frame</i> , a página que cada <i>frame</i> contém e o estado do <i>modify bit</i>) | | | |

6. Considere um sistema de gestão de memória com um tempo de acesso à cache de 10ns e um tempo de acesso à memória principal de 200ns. Para o EAT (*Effective Access Time*) ser de 11 ns, qual terá de ser a *hit ratio* da cache?

7. Suponha que tem um sistema de gestão de memória que usa páginas de 1KB e onde cada PTE (*Page Table Entry*) tem 4 bytes. Se os endereços lógicos ocuparem 34 bits, quantos níveis de páginas precisa para que cada tabela de páginas caiba numa única página? Como será feita a divisão dos bits no endereço lógico?

8. Considere um disco com as seguintes características: 10000 rpm, 512 bytes por sector, 200 sectores por pista, com tempo médio de *seek* de 4,9ms. Nestas condições, quanto tempo em média demoraria a leitura de um bloco de 8KB contíguos no disco?