**芯片封装**

**1、背景**

随着芯片容量的增加，芯片的Serdes速率在翻倍提升、功耗在迅猛的增加、芯片die面积在扩大，这些都给芯片的封装带来了很大的挑战。

芯片封装是一个综合的技术，涉及到高速设计SI、电源PI、热设计、应力设计和材料等。上海较大有自己设计的仿真软件，可以对SI、芯片的热分布和应力分布进行仿真；

随着技术越来越难以搞定，芯片的封装在近几年也有技术突变的趋势，比如COP封装等等。

**2、问题**

芯片封装有哪些发展趋势？以下是我的理解。

1. 芯片封装越来越大了。芯片封装现在有的都超过了70x70了。对于这么大封装的芯片，其翘曲度工艺问题，应该如何去考虑？
2. 2.5D和3D封装，逐渐成为趋势。对于2.5D和3D封装，带来的问题就是，多die之间的共面度问题，这对于散热非常重要。多die之间的共面度业界一般要求多少？该如何是考虑设计？还可以问，芯片有哪几种封装形式，对于2.5D封装，interposer和intel的EIMB有何区别；
3. 封装的高速SI越来越难搞。在112G时代，要把分配给单芯片封装的IL控制在3db以内，是非常难的事情。如何看待这个问题，如何解决？针对112G的封装SI，业界有哪些新的技术趋势？芯片直接出Cable；
4. 芯片的散热，芯片功耗越来越大，芯片封装的热阻越来越成为关键，如何考虑TIM的选择；

要求：请您以Word输出整体运作方案，并将其中要点以PPT形式进行输出，在极致挑战环节进行宣讲。