**低功耗5G终端射频芯片的架构研究**

1. **背景**

随着5G的深入发展，目前已经有5G智能终端的商用产品推出，ZTE的智能终端旗舰AXON 10 pro 5G版也已经取得先机上市销售。但可以预见到随着各厂家产品的推出及不断丰富，5G终端芯片解决方案的成本、功耗即将成为各厂家提升自身产品竞争力的首要关注点,尤其是大带宽带来的功耗上升对5G终端的续航时间将带来挑战。本题目即针对此问题展开研究讨论。

1. **现有解决方案**

目前终端类射频收发机芯片大多采用零中频架构，致力于在满足协议性能、以及大带宽、多频段要求前提下，使用更小的占板面积和更低功耗。但可以预计到，在5G终端射频芯片的竞争力提升的设计演进进程中，以下问题需要尤为需要聚焦：

1. 如何以较低的功耗满足5G终端需求的100M带宽需求。

2. 如何在较为简洁的架构下满足Sub6G的多频段需求。

3. 如何选取架构（TX、RX链路）达到较好的性能功耗折衷，并兼容现有2G、3G、IOT的协议要求，尤其是GSM的要求?

4. 5G系统对锁相环的要求与竞争力提升，如何降低PLL的功耗。

5、数字辅助DPD技术对射频芯片性能功耗折衷带来的帮助。

1. **问题**

请大家结合自身知识和当前工业界学术界的研究发展趋势、成果，针对上述问题中的一个或几个（自选），给出自己的解决思路和实现方案。

要求：请您以Word输出整体运作方案，并将其中要点以PPT形式进行输出，在极致挑战环节进行宣讲。