10주차 예비보고서

전공: 컴퓨터공학과 학년: 2학년 학번: 20211533 이름: 남정연

**1.**

4 bit 병렬 가산기는 FA(Full Adder) 4개를 연결한 구조로 각각의 비트에 대한 합이 동시에 도출되나 Carry의 경우 이전 단계의 FA로부터 제공받아야 한다.

4 bit 병렬 감산기는 FS(Full Substractor) 4개를 연결한 구조로 각각의 비트에 대한 차가 동시에 도출되나 Borrow의 경우 앞 단계의 FS로부터 제공받아야 한다.

**2.**

Look Ahead Carry란 위에서 설명한 병렬 가산기에서 선행 단계의 Carry를 후행 단계에서 미리 보기 위한 Carry로 Carry Generator와 Carry Propagation으로 나누어서 생각할 수 있으며 이 둘을 XOR 연산하여 도출할 수 있다.

**3.**

가감산기는 가산과 감산을 동시에 처리할 수 있는 회로로, 가산과 감산 여부를 Mode라는 입력으로 주어 이를 각 비트에 대해 XOR 연산을 함으로써 가산 기능에 더하여 감산까지 처리할 수 있는 회로이다. 다만 2’s complement 법칙에 따라 감산 연산의 경우 초기 값을 1로 주어야 한다.

**4.**

BCD 연산이란 2개의 이진수를 입력으로 받아 연산 결과를 BCD 코드로 출력하는 회로를 말한다. 이진수 연산 회로와 BCD 코드 변환 회로로 구성되어 있다.

**5.**

ALU란 Arithmetic and Logic Unit의 줄임말로 덧셈과 뺄셈, XOR, AND, OR, NOT과 같은 논리 연산을 수행하는 회로를 의미한다. CPU의 단위 블록으로 사용된다. 모든 디지털 장치에 포함되는 기본 연산 블록으로, 비트 시프트 연산을 수행하는 ALU도 존재한다. 또한 이 ALU를 조합하여 복잡한 연산을 수행하는 회로를 만들어낼 수도 있다.

**6.**

Flip-Flop이란 1비트 저장 장치를 의미하며 RS, D, JK, T Flip Flop이 있다. RS Flip Flop은 Reset, Set 두개의 입력을 받아 Q를 0 (Reset)또는 1(Set)로 설정하는 회로를, D는 입력에 따라 D=Q 가 되도록 출력하며 JK Flip Flop은 RS Flip Flop과 동일하되 J=K=0일 경우 이전 입력을 유지한다. 또한 T Flip Flop은 T=1일 경우 입력을 비트 반전하여 출력하는 회로를 말한다.