7주차 예비보고서

전공: 컴퓨터공학과 학년: 2학년 학번: 20211533 이름: 남정연

**1.**

패리티 비트란 데이터의 정확성을 검증하기 위한 비트로 홀수 패리티와 짝수 패리티가 있다. 홀수 패리티 비트는 데이터에서 1에 해당하는 비트가 홀수 개일 때 1을, 짝수 패리티는 그 역의 값을 가진다. 패리티 비트 생성기는 XOR 게이트(홀수) 혹은 XNOR 게이트(짝수)를 이용하여 구성할 수 있다(n-input XOR는 1의 개수가 홀수 일 때 1을 반환).

**2.**

패리티 비트 검사기는 패리티 비트를 포함한 모든 비트를 XOR 게이트에 통과시켜 값을 검사한다. 데이터가 올바를 때 1, 그렇지 않을 때 0을 반환한다고 한다면 홀수 패리티 비트를 가지는 경우에는 패리티 비트를 포함하여 데이터가 가지는 1의 개수가 짝수 개이므로 XNOR 게이트를 이용하여, 홀수 패리티 비트를 가지는 경우에는 그 역이므로 XOR 게이트를 이용하여 구성할 수 있다.

**3.**

CRC(Cyclic Redundancy Check) 검증은 정해진 CRC 함수에 의한 CRC 값에 따라서 데이터의 정확성을 검증하는 방법이다. CRC 코드는 원래 데이터에 CRC 발생 함수의 최고 차에 해당하는 수 만큼 trailing 0를 붙이고 CRC 발생 함수의 계수를 각 비트로 하는 CRC 발생 코드로 확장된 데이터를 나누어서 생성한다. 원본 데이터에 CRC 코드를 뒤에 붙인 코드가 송신하는 코드가 되고, 이 코드를 받는 수신자는 CRC 코드로 나누어 0이 되는지 확인함으로써 데이터의 정확성을 확인할 수 있다.

**4.**

N-bit 비교기는 1-bit 비교기를 각 자리의 비트에 대해 확장하여 적용한 것으로 MSB부터 비교하여 두 수의 대소 관계를 파악할 수 있다.

**5.**

IC 7485 비교기는 이전 4개의 비트의 대소관계를 알려주는 3개의 확장 비트와 현재 비교할 4개의 입력 비트를 입력으로 받아 대소 관계를 말해주는 3개의 비트(A=B, A<B, A>B)를 출력하는 장치이다. 4개의 비트 씩 처리하여 4n 비트들을 비교하기 위해서는 n개의 비교기가 필요하다.

**6.**

해밍코드는 2^(n-1) 자리마다 패리티 비트를 추가하여 각 자리에 해당하는 패리티 비트 값을 이용, 오류 발생 여부 뿐만 아니라 오류가 발생한 비트 또한 분석할 수 있는 부호화 방식이다. 해밍코드를 생성하기 위하여 n비트에 대하여 2^p >= p + n + 1을 만족하는 p의 최솟값을 구하여야 한다.