

本节内容

主存储器与CPU的连接

王道考研/CSKAOYAN.COM

1

知识总览

存储器与CPU的连接

单块存储芯片与CPU的连接

多块存储芯片与CPU的连接

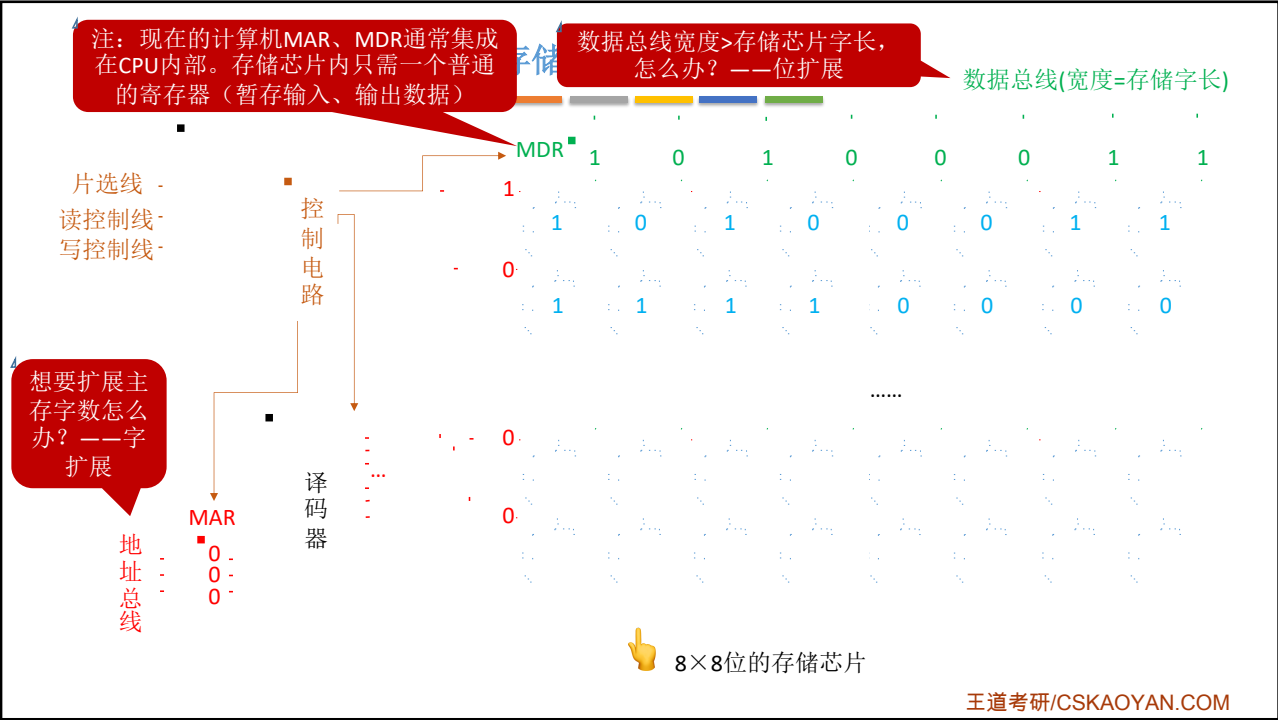
- 位扩展法
- 字扩展法
 - 线选法
 - 片选法
- 字位扩展法

关于译码器知识的补充

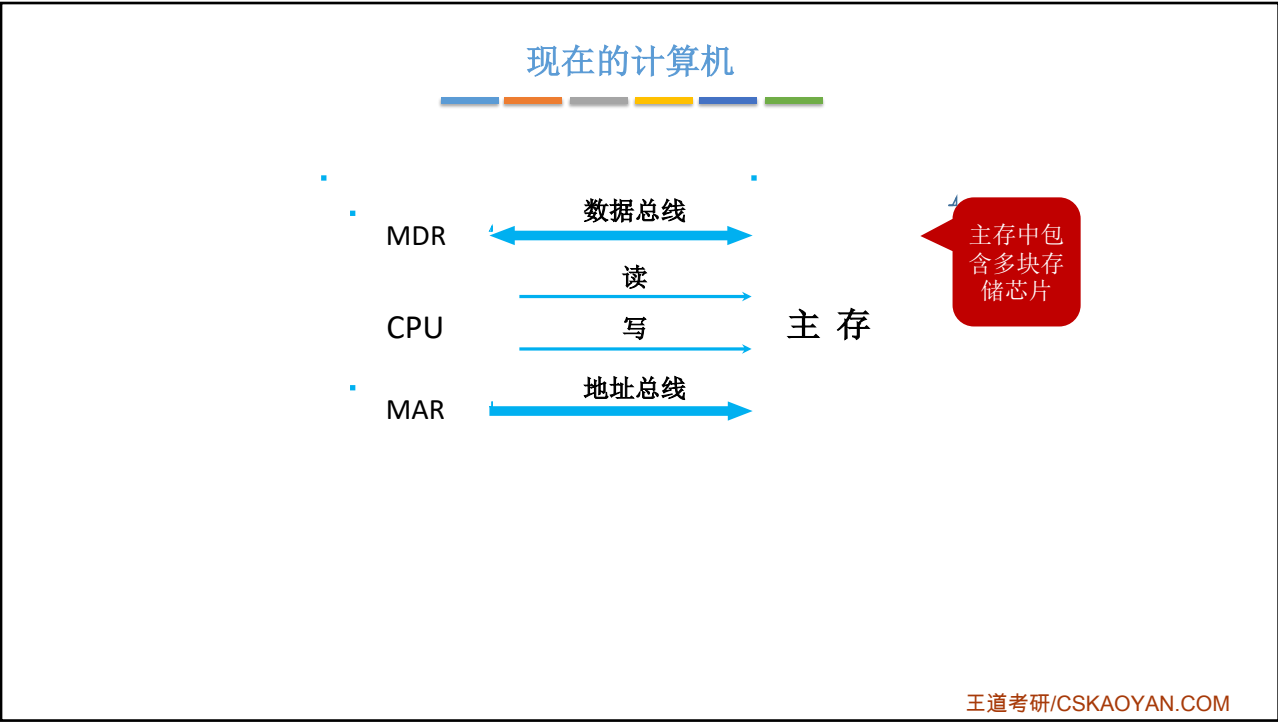
王道考研/CSKAOYAN.COM

2

公众号：考研拼课
配套课程请关注



3



4

公众号：考研拼课
配套课程请关注

包含多块存储芯片



8GB

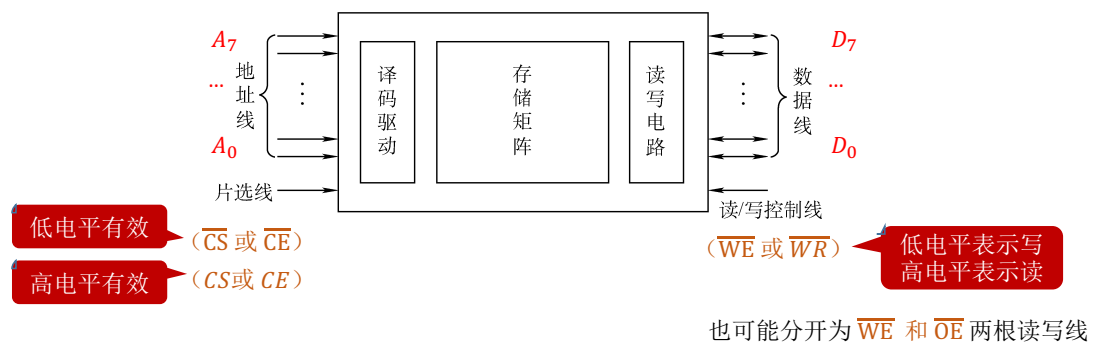


16GB

王道考研/CSKAOYAN.COM

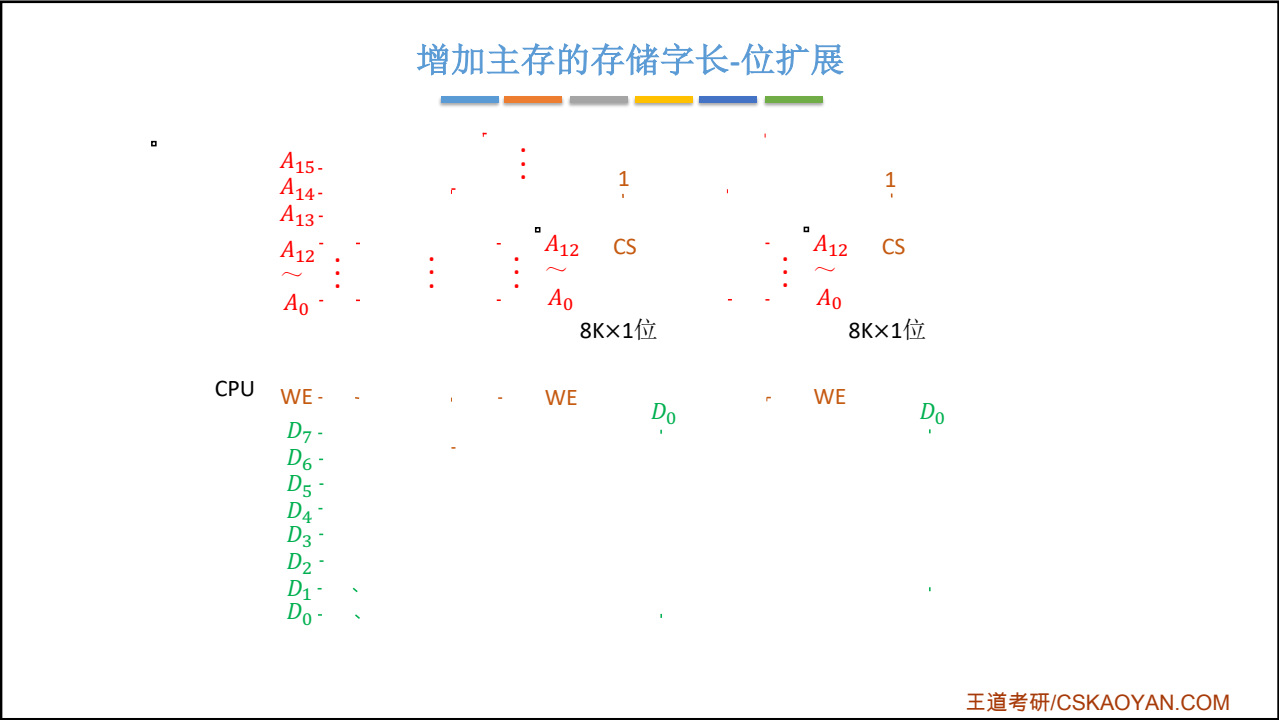
5

存储器芯片的输入输出信号

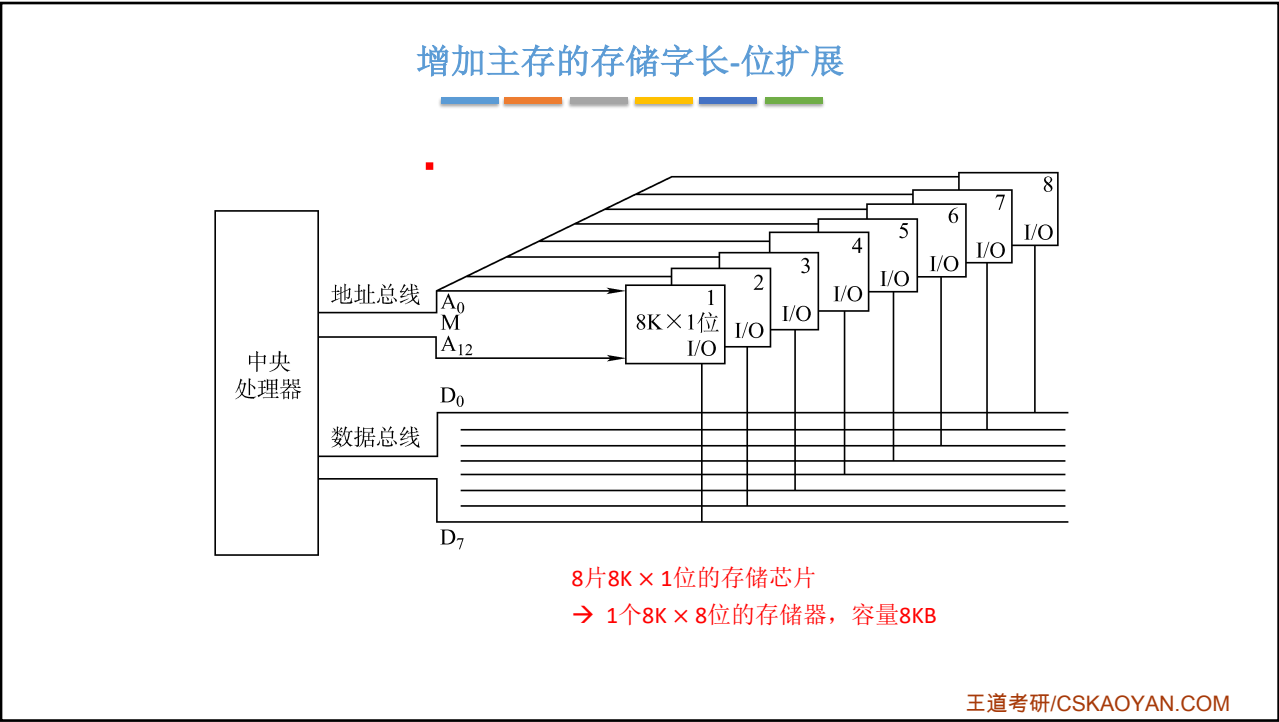


王道考研/CSKAOYAN.COM

6

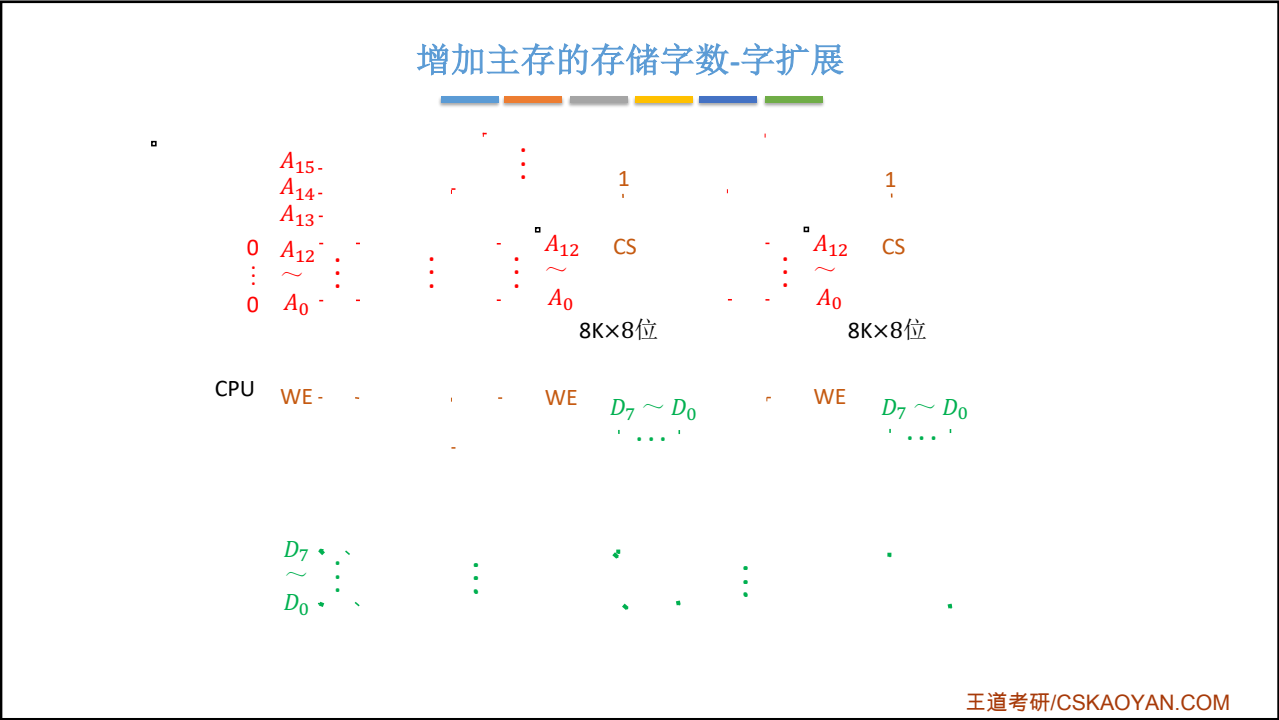


7

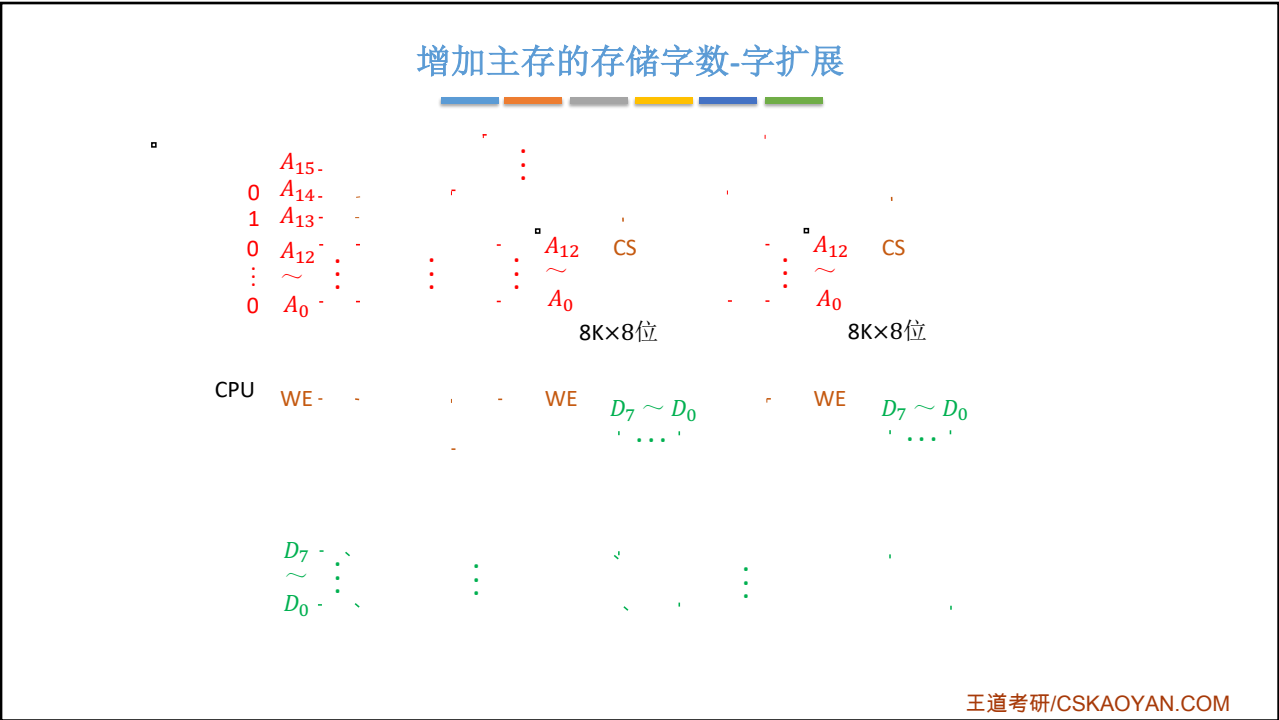


8

公众号：考研拼课
配套课程请关注

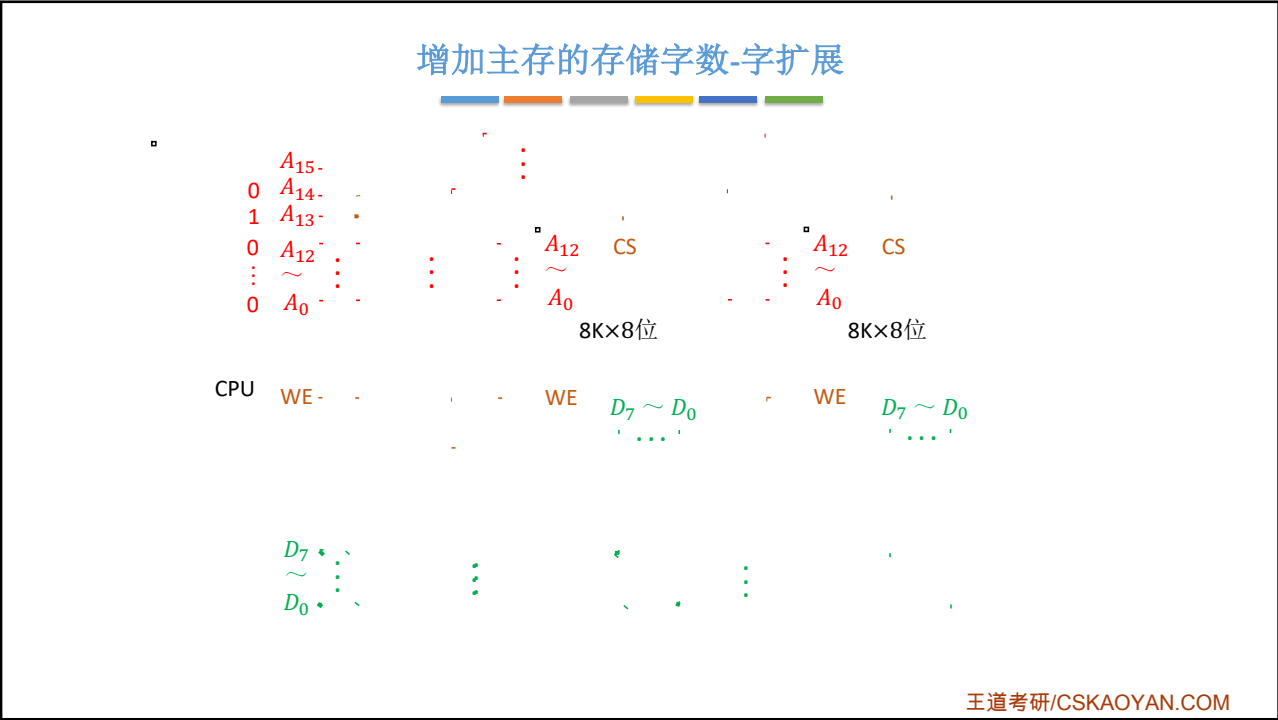


9

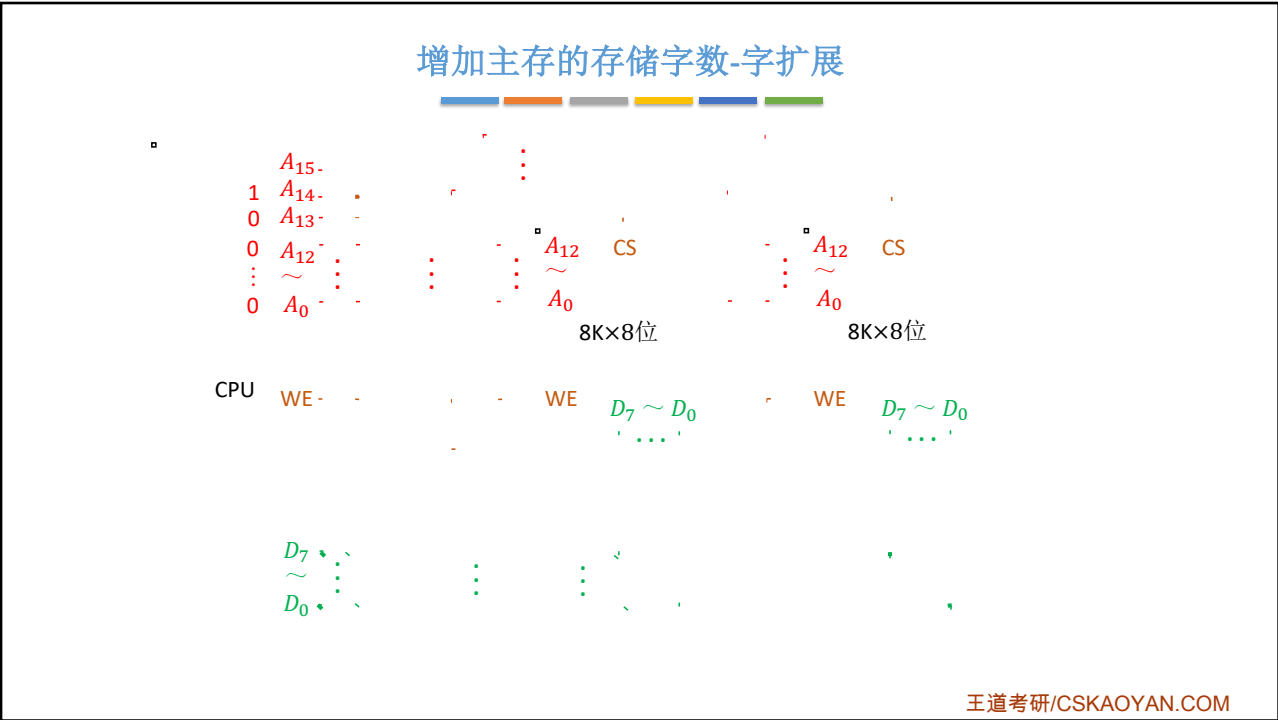


10

公众号：考研拼课
配套课程请关注

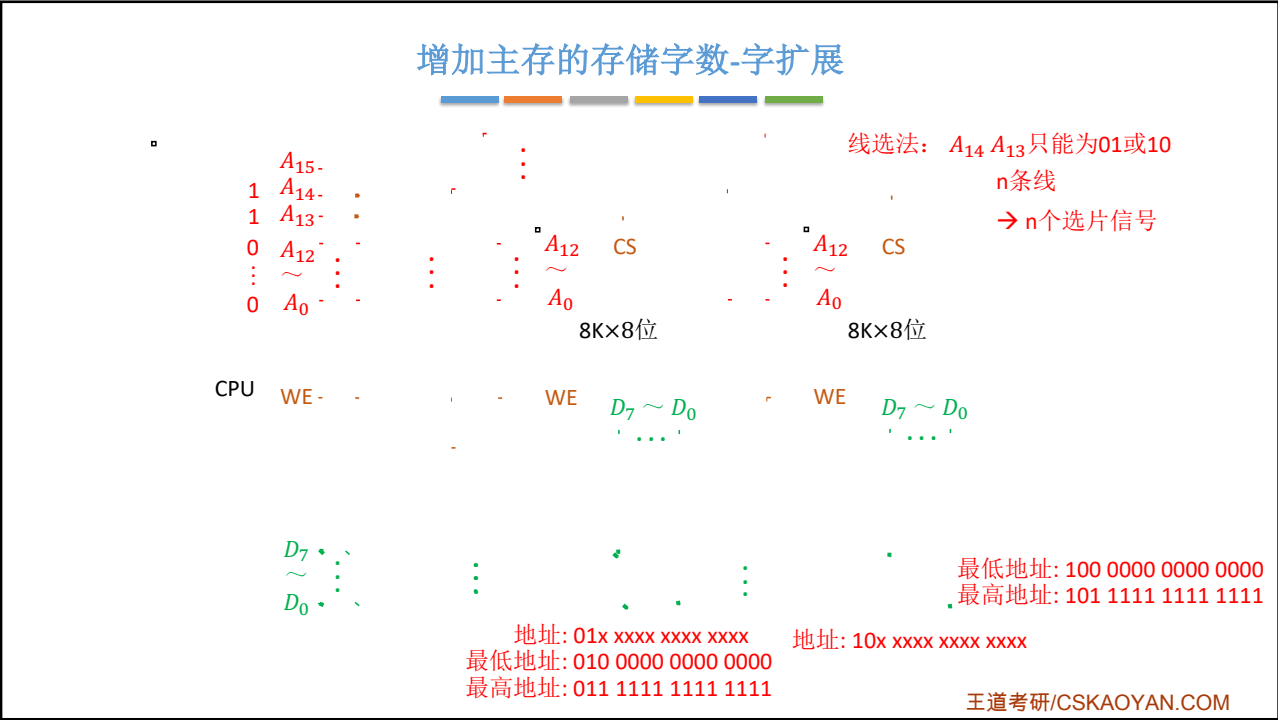


11

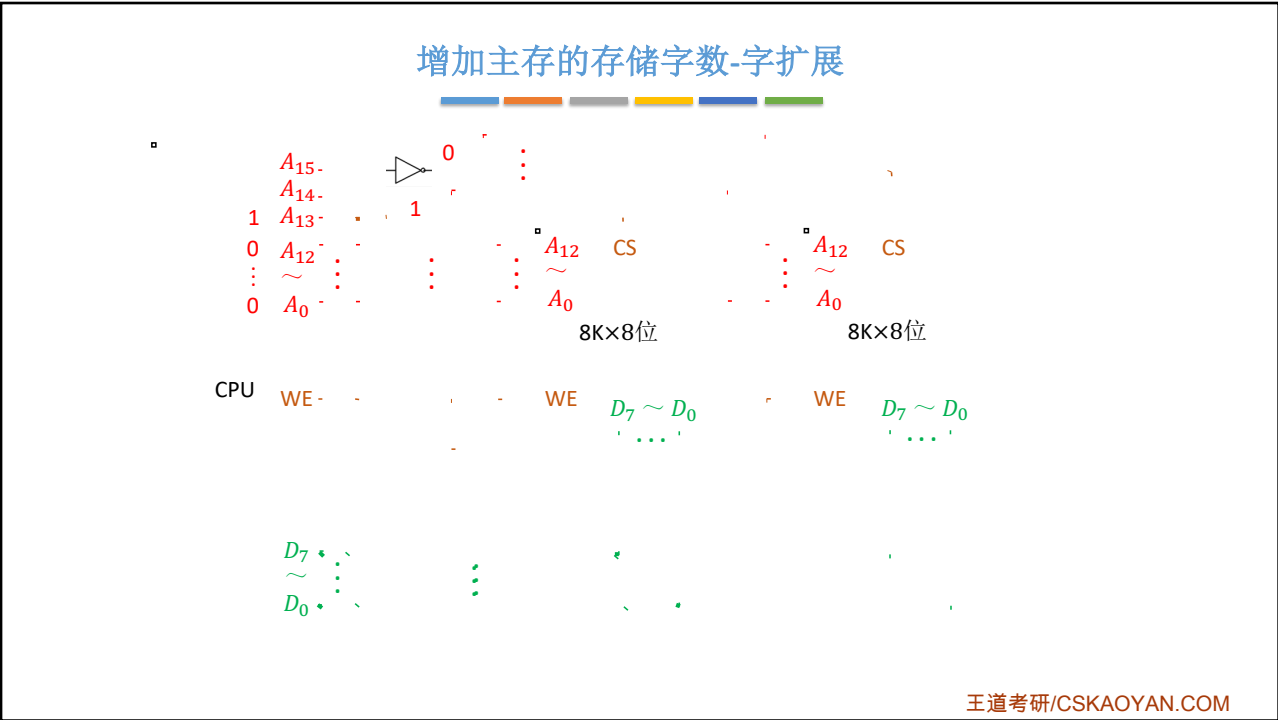


12

公众号：考研拼课
配套课程请关注

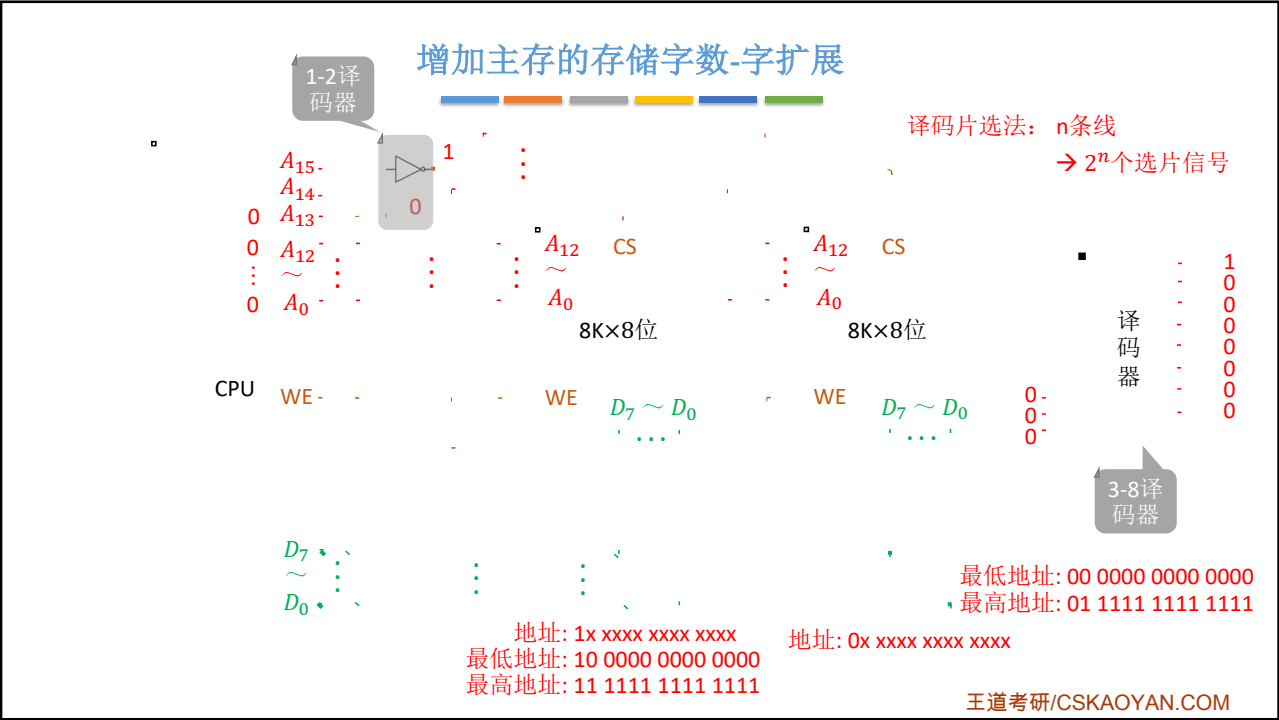


13

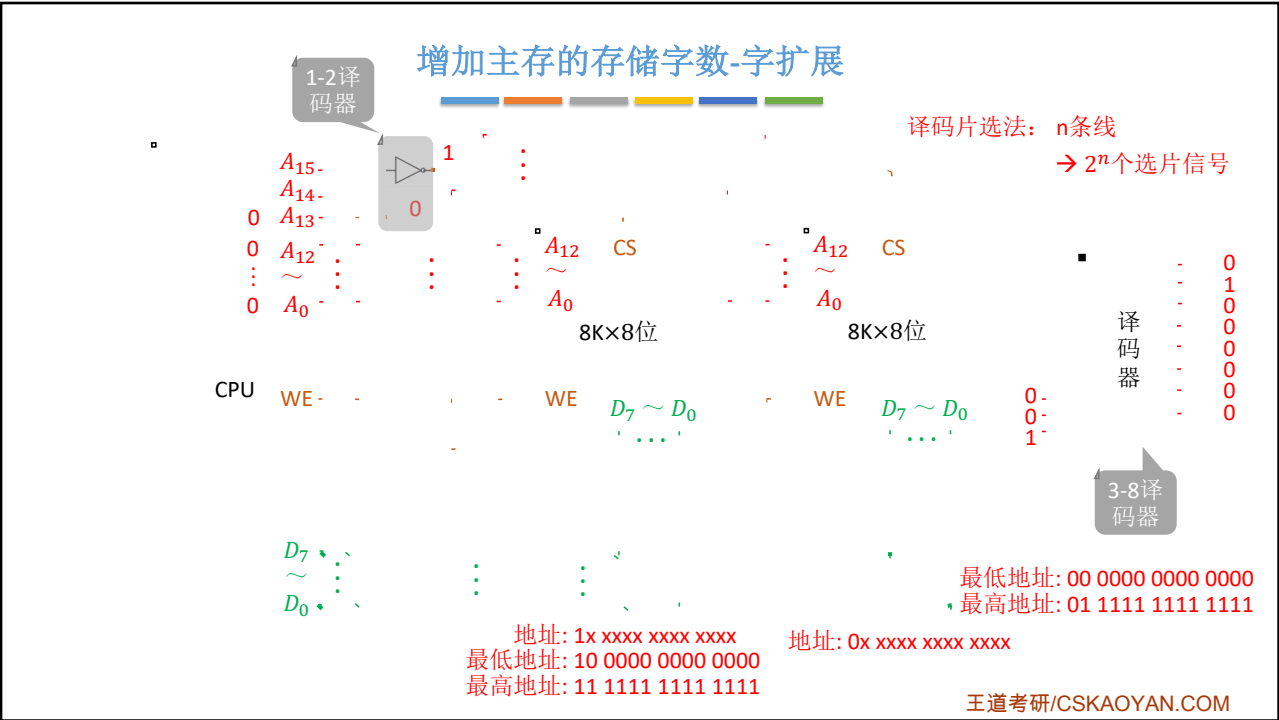


14

公众号：考研拼课
配套课程请关注

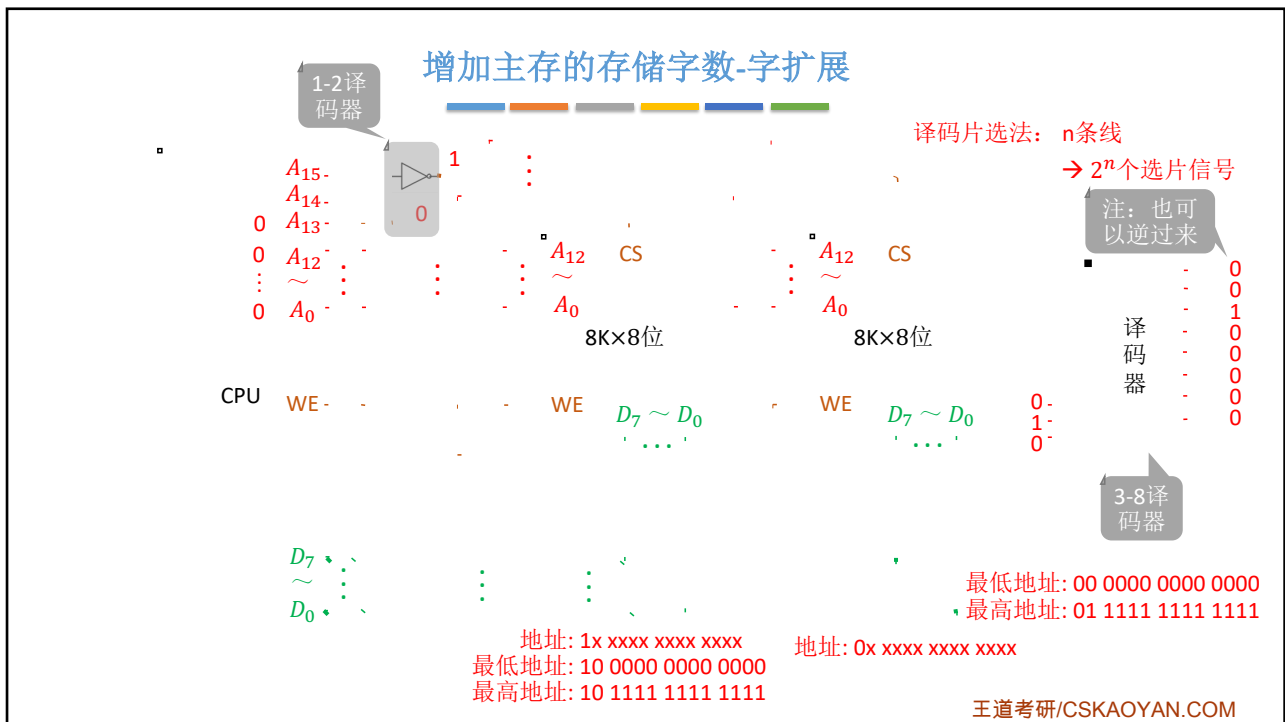


15

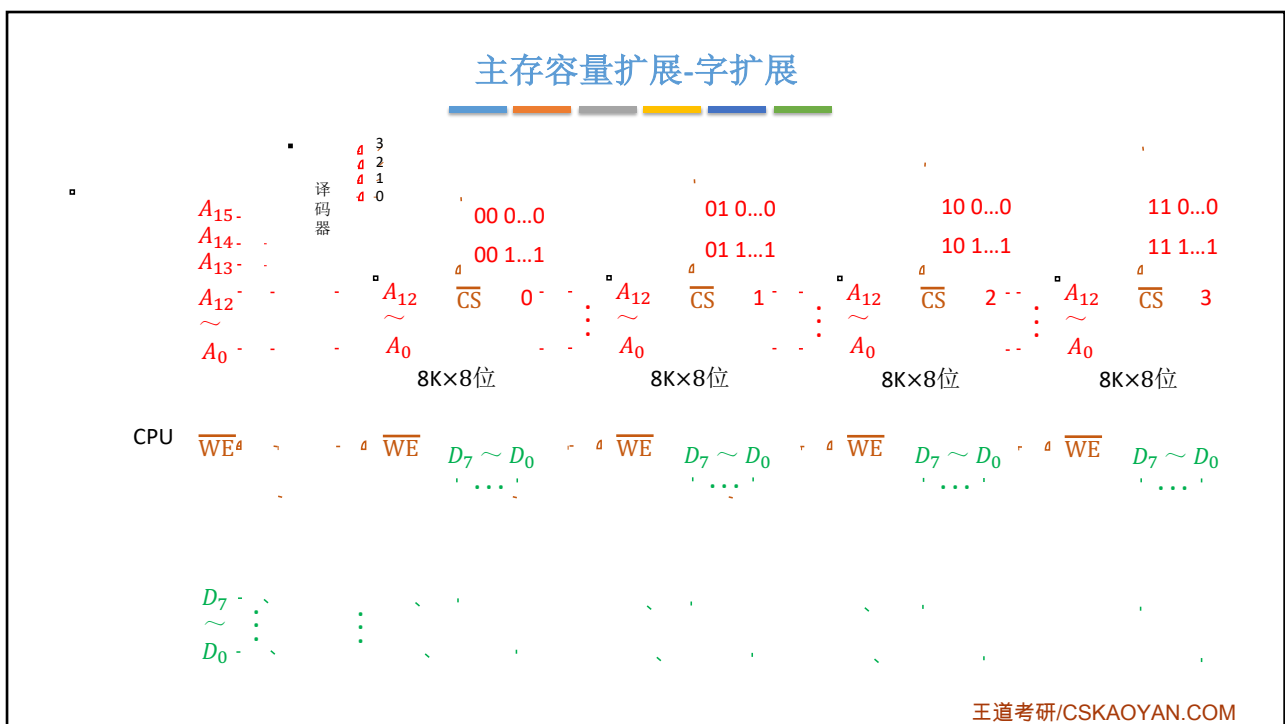


16

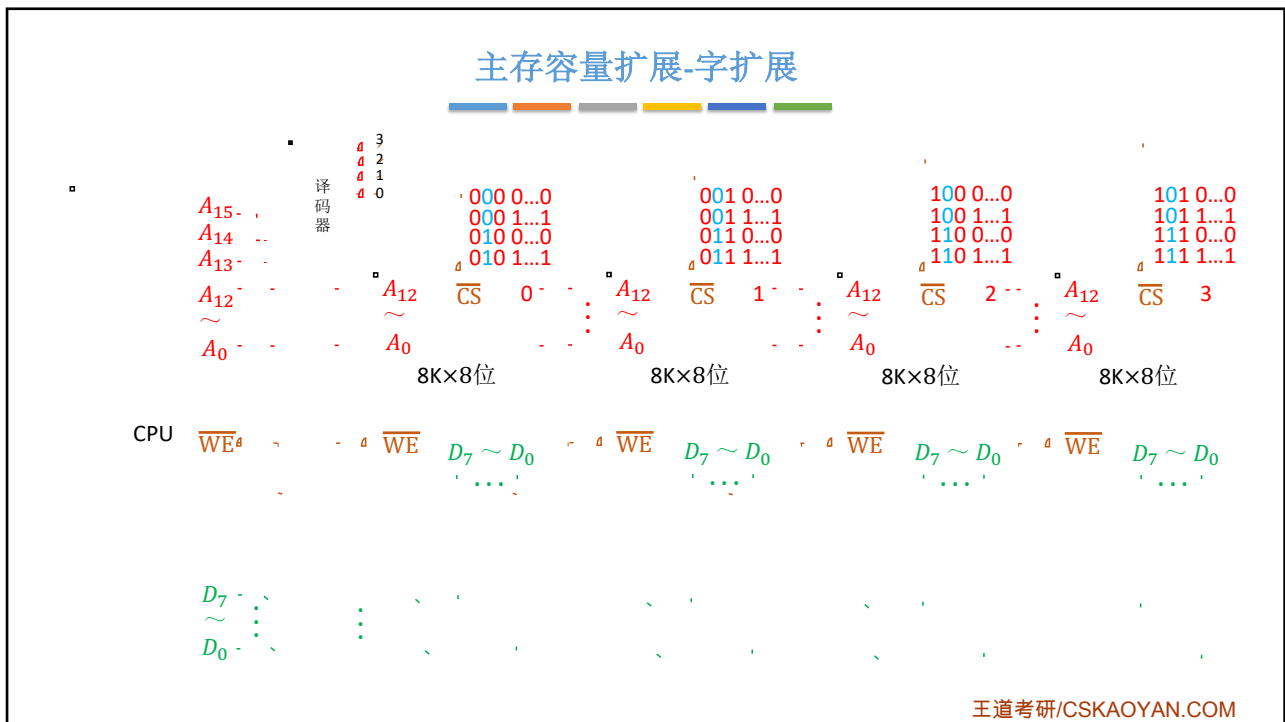
公众号：考研拼课
配套课程请关注



17



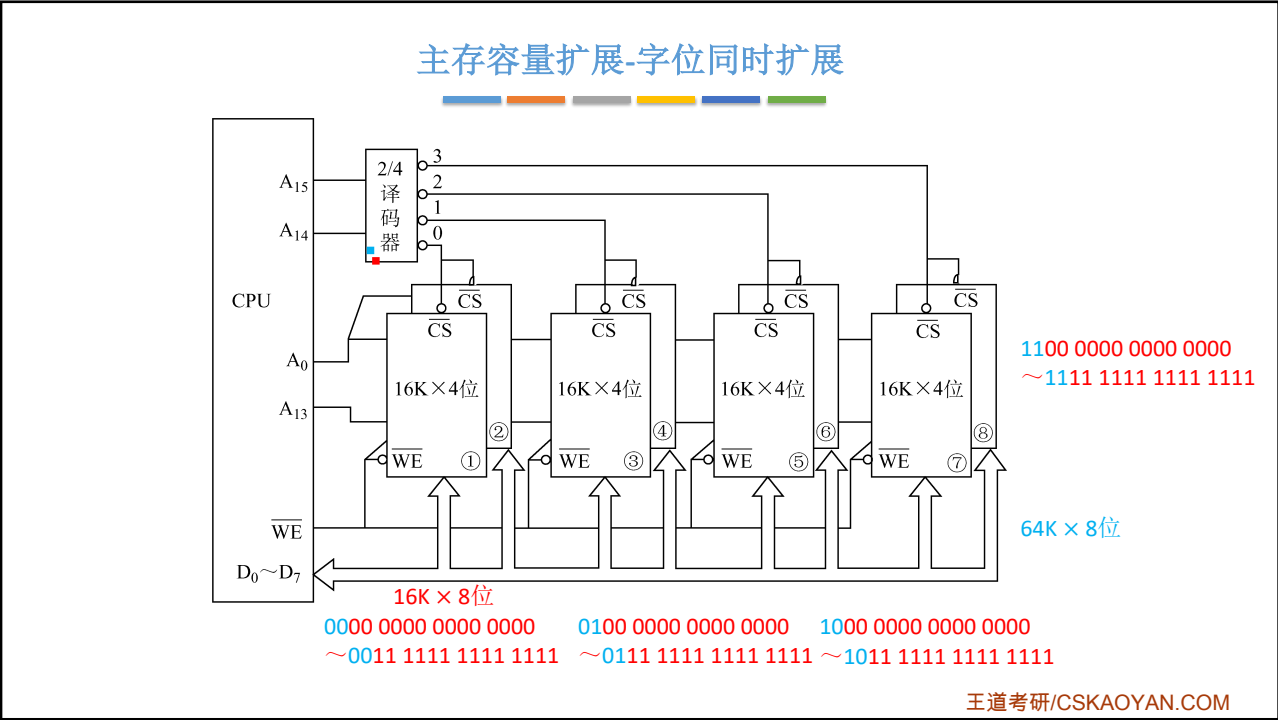
18



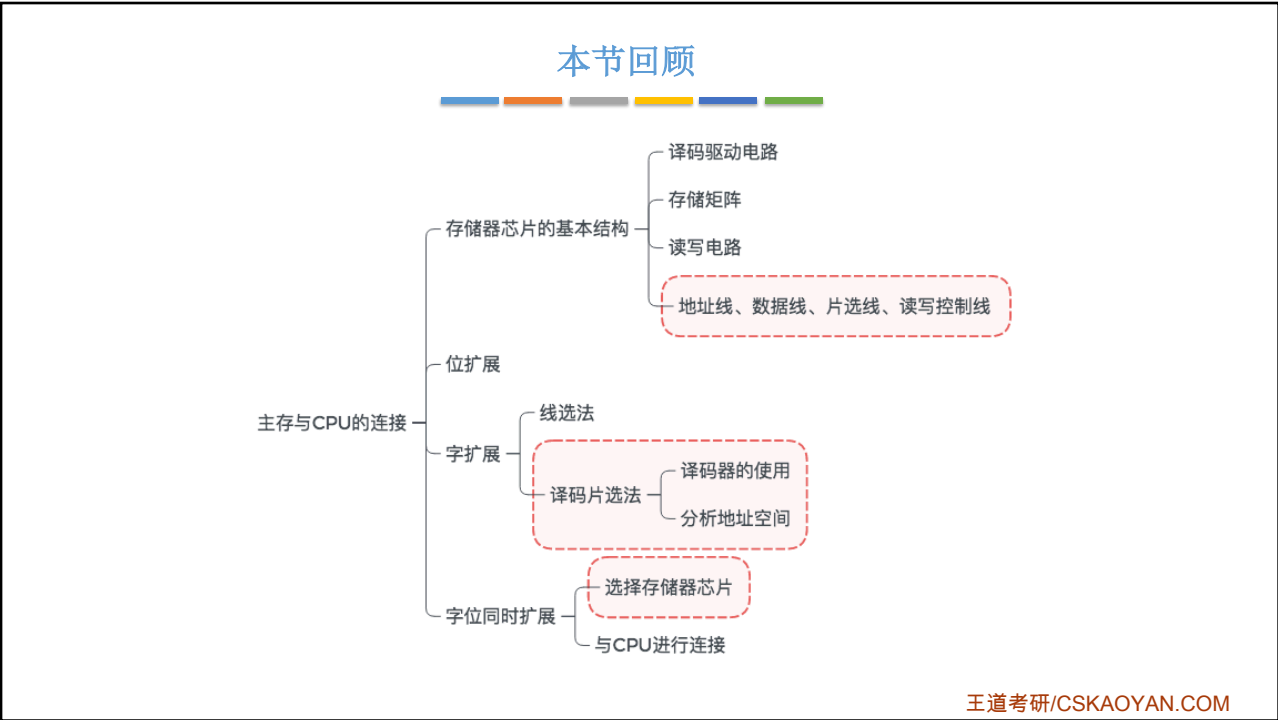
19



20

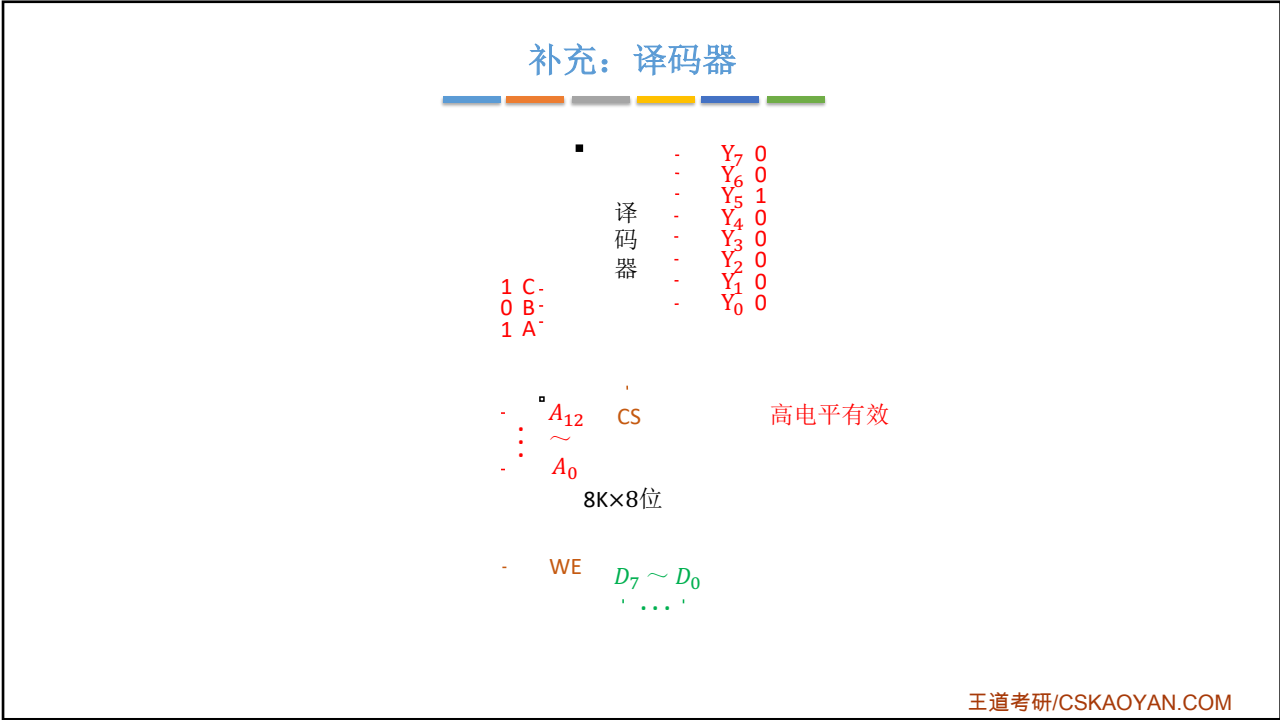


21

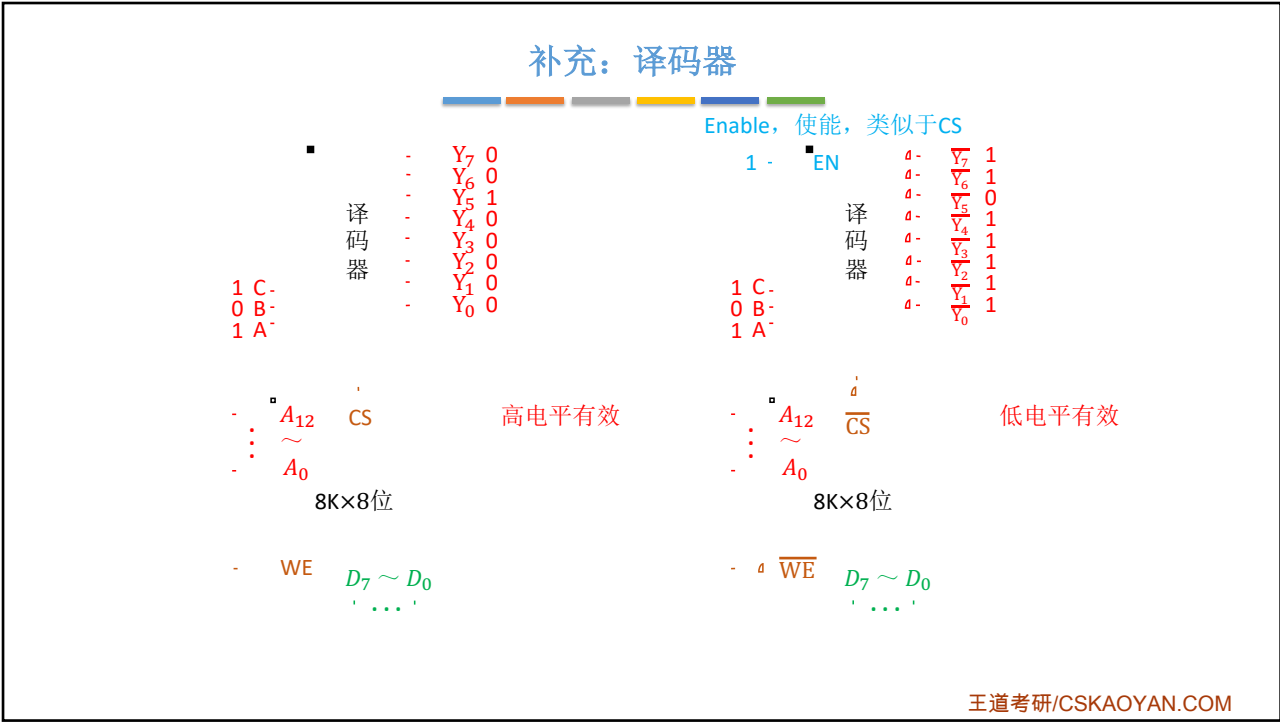


22

公众号：考研拼课11
配套课程请关注



23



24

公众号：考研拼课12
配套课程请关注

补充：译码器

型号
74ls138

多个“使能”
 G_1
 $\overline{G_{2A}}$
 $\overline{G_{2B}}$

译码器

Y_7	0
Y_6	0
Y_5	1
Y_4	0
Y_3	0
Y_2	0
Y_1	0
Y_0	0

1 C-	
0 B-	
1 A-	

$\overline{Y_7}$	1
$\overline{Y_6}$	1
$\overline{Y_5}$	0
$\overline{Y_4}$	1
$\overline{Y_3}$	1
$\overline{Y_2}$	1
$\overline{Y_1}$	1
$\overline{Y_0}$	1

1 C-	
0 B-	
1 A-	

译码器

Y_7	0
Y_6	0
Y_5	1
Y_4	0
Y_3	0
Y_2	0
Y_1	0
Y_0	0

1 C-	
0 B-	
1 A-	

$\overline{Y_7}$	1
$\overline{Y_6}$	1
$\overline{Y_5}$	0
$\overline{Y_4}$	1
$\overline{Y_3}$	1
$\overline{Y_2}$	1
$\overline{Y_1}$	1
$\overline{Y_0}$	1

1 C-	
0 B-	
1 A-	

高电平有效

A_{12} CS
 \sim
 A_0
8K×8位

WE $D_7 \sim D_0$
 \dots

低电平有效

A_{12} \overline{CS}
 \sim
 A_0
8K×8位

\overline{WE} $D_7 \sim D_0$
 \dots

王道考研/CSKAOYAN.COM

先领取详情页的优惠再购物
天猫10年店 全新原装
74LS138 信号开关 IC芯片
¥3.58 包邮 18人付款
信号开关 74LS138 SN74LS138N 解码器/多路分解器 DIP16 IC 芯片

25

补充：译码器

型号
74ls138

多个“使能”
 G_1
 $\overline{G_{2A}}$
 $\overline{G_{2B}}$

译码器

Y_7	0
Y_6	0
Y_5	1
Y_4	0
Y_3	0
Y_2	0
Y_1	0
Y_0	0

1 C-	
0 B-	
1 A-	

$\overline{Y_7}$	1
$\overline{Y_6}$	1
$\overline{Y_5}$	1
$\overline{Y_4}$	1
$\overline{Y_3}$	1
$\overline{Y_2}$	1
$\overline{Y_1}$	1
$\overline{Y_0}$	1

1 C-	
0 B-	
1 A-	

译码器

Y_7	0
Y_6	0
Y_5	1
Y_4	0
Y_3	0
Y_2	0
Y_1	0
Y_0	0

1 C-	
0 B-	
1 A-	

$\overline{Y_7}$	1
$\overline{Y_6}$	1
$\overline{Y_5}$	1
$\overline{Y_4}$	1
$\overline{Y_3}$	1
$\overline{Y_2}$	1
$\overline{Y_1}$	1
$\overline{Y_0}$	1

1 C-	
0 B-	
1 A-	

高电平有效

A_{12} CS
 \sim
 A_0
8K×8位

WE $D_7 \sim D_0$
 \dots

低电平有效

A_{12} \overline{CS}
 \sim
 A_0
8K×8位

\overline{WE} $D_7 \sim D_0$
 \dots

王道考研/CSKAOYAN.COM

注：CPU可使用译码器的使能端控制片选信号的生效时间

26

公众号：考研拼课
配套课程请关注

王道考研/CSKAOYAN.COM

