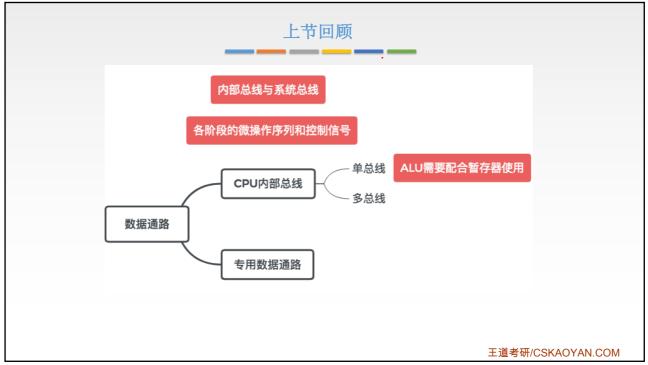
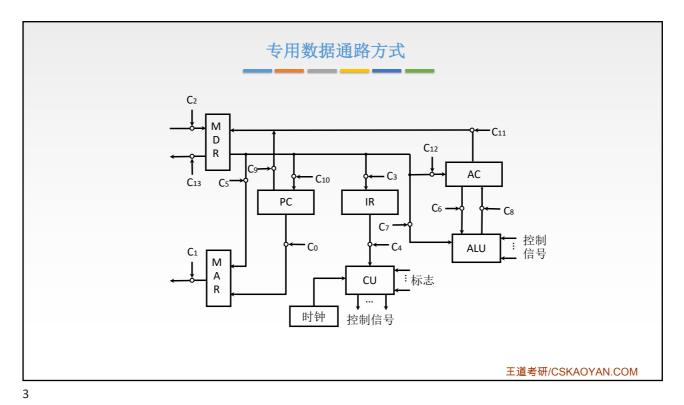
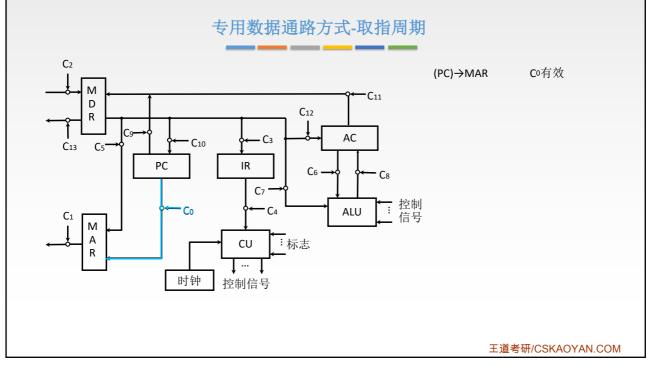
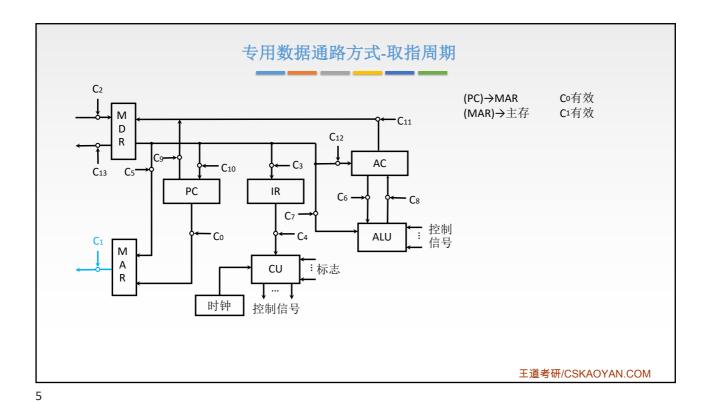


1

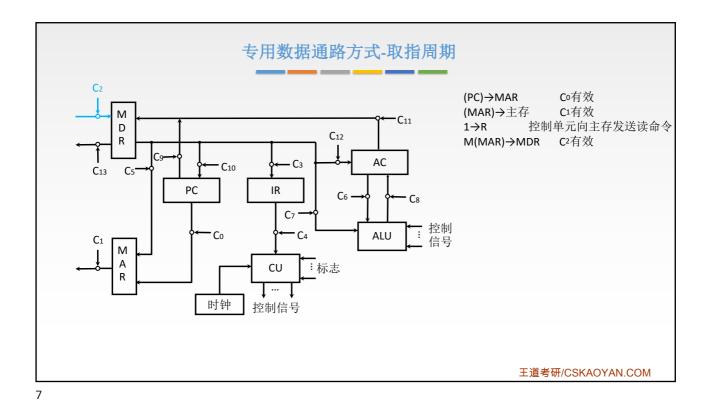




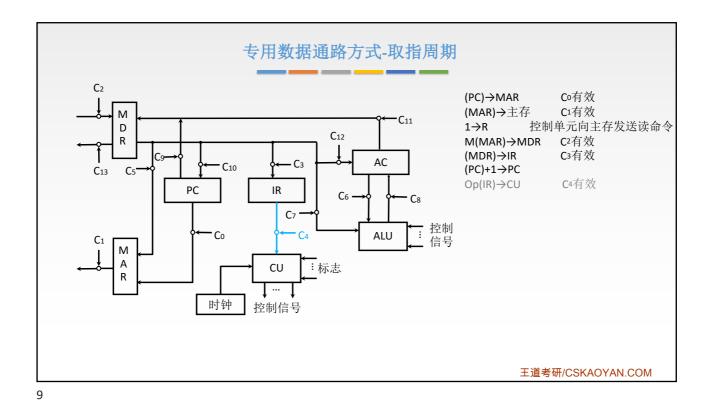




专用数据通路方式-取指周期  $C_2$ C∘有效 (PC)→MAR C1有效 (MAR)→主存 Μ 控制单元向主存发送读命令 D C<sub>12</sub> R ACC<sub>10</sub> C<sub>13</sub> **C**5 IR **C**7 控制 信号 Co ALU Μ A R \_ :标志 CU 时钟 控制信号 王道考研/CSKAOYAN.COM



专用数据通路方式-取指周期  $C_2$ C∘有效 (PC)→MAR C1有效 (MAR)→主存 Μ 1**→**R 控制单元向主存发送读命令 D C<sub>12</sub> C2有效 R M(MAR)→MDR (MDR)→IR C3有效 AC - C<sub>10</sub> (PC)+1→PC C<sub>13</sub> **C**5 IR **C**7 控制 信号 Co C4 ALU Μ A R \_\_ :: 标志 CU 时钟 控制信号 王道考研/CSKAOYAN.COM



专用数据通路方式-例题 下图是一个简化了的CPU与主存连接结构示意图(图中省略了所有的多路选择器)。其中有一个累 加寄存器(ACC)、一个状态数据寄存器和其他4个寄存器:主存地址寄存器(MAR)、主存数据寄 存器(MDR)、程序寄存器(PC)和指令寄存器(IR),各部件及其之间的连线表示数据通路,箭 头表示信息传递方向。 要求: 主存储器(M) (1) 请写出图中a、b、c、d 4个寄存器的名称。 (2) 简述图中取指令的数据通路。 (3) 简述数据在运算器和主存之间进行存/取访问 (4) 简述完成指令LDA X的数据通路(X为主存地共 **MDR** MAR (5) 简述完成指令ADD Y的数据通路(Y为主存地t ACC (6) 简述完成指令STA Z的数据通路(Z为主存地t PC (1) d能自动"+1",是PC ALU PC内容是地址,送MAR, 故c是MAR b与微操作信号发生器相连,是IR 与主存相连的寄存器是MAR和MDR, c是MAR, 微操作信号 则a是MDR 状态寄存器 发生器 王道考研/CSKAOYAN.COM

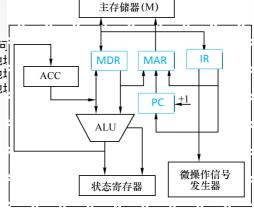
### 专用数据通路方式-例题

下图是一个简化了的CPU与主存连接结构示意图(图中省略了所有的多路选择器)。其中有一个累 加寄存器(ACC)、一个状态数据寄存器和其他4个寄存器:主存地址寄存器(MAR)、主存数据寄 存器(MDR)、程序寄存器(PC)和指令寄存器(IR),各部件及其之间的连线表示数据通路,箭 头表示信息传递方向。

要求:

- (1) 请写出图中a、b、c、d 4个寄存器的名称。
- (2) 简述图中取指令的数据通路。
- (3) 简述数据在运算器和主存之间进行存/取访问
- (4) 简述完成指令LDA X的数据通路(X为主存地t
- (5) 简述完成指令ADD Y的数据通路(Y为主存地基
- (6) 简述完成指令STA Z的数据通路(Z为主存地t

 $(PC) \rightarrow MAR$  $M(MAR) \rightarrow MDR$  $(MDR) \rightarrow IR$ OP(IR)→微~ (PC)+1 -> PC



王道考研/CSKAOYAN.COM

11

# 专用数据通路方式-例题

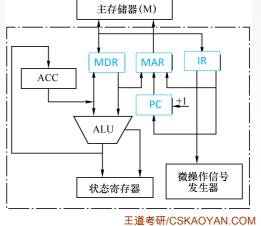
下图是一个简化了的CPU与主存连接结构示意图(图中省略了所有的多路选择器)。其中有一个累 加寄存器(ACC)、一个状态数据寄存器和其他4个寄存器:主存地址寄存器(MAR)、主存数据寄 存器(MDR)、程序寄存器(PC)和指令寄存器(IR),各部件及其之间的连线表示数据通路,箭 头表示信息传递方向。

(3) 简述数据在运算器和主存之间进行存/取访问的数据通路。

存/取的数据放到ACC中 设数据地址已放入MAR 取:

 $M(MAR) \rightarrow MDR$  $(MDR) \rightarrow ALU \rightarrow ACC$ 

存:  $(ACC) \rightarrow MDR$  $(MDR) \rightarrow M(MAR)$ 

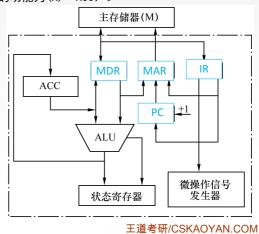


#### 专用数据通路方式-例题

下图是一个简化了的CPU与主存连接结构示意图(图中省略了所有的多路选择器)。其中有一个累加寄存器(ACC)、一个状态数据寄存器和其他4个寄存器:主存地址寄存器(MAR)、主存数据寄存器(MDR)、程序寄存器(PC)和指令寄存器(IR),各部件及其之间的连线表示数据通路,箭头表示信息传递方向。

(4) 简述完成指令LDA X的数据通路(X为主存地址, LDA的功能为(X)→ACC)。

 $X \rightarrow MAR$   $M(MAR) \rightarrow MDR$   $M(MDR) \rightarrow ALU \rightarrow ACC$ 



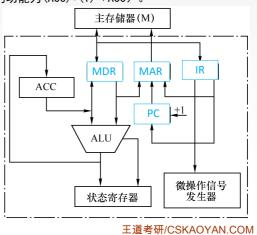
13

# 专用数据通路方式-例题

下图是一个简化了的CPU与主存连接结构示意图(图中省略了所有的多路选择器)。其中有一个累加寄存器(ACC)、一个状态数据寄存器和其他4个寄存器:主存地址寄存器(MAR)、主存数据寄存器(MDR)、程序寄存器(PC)和指令寄存器(IR),各部件及其之间的连线表示数据通路,箭头表示信息传递方向。

(5) 简述完成指令ADD Y的数据通路(Y为主存地址, ADD的功能为(ACC)+(Y)→ACC)。

 $Y \rightarrow MAR$   $Ad(IR) \rightarrow MAR$   $M(MAR) \rightarrow MDR$   $(MDR) \rightarrow ALU, (ACC) \rightarrow ALU$  $ALU \rightarrow ACC$ 



### 专用数据通路方式-例题 下图是一个简化了的CPU与主存连接结构示意图(图中省略了所有的多路选择器)。其中有一个累 加寄存器(ACC)、一个状态数据寄存器和其他4个寄存器:主存地址寄存器(MAR)、主存数据寄 存器(MDR)、程序寄存器(PC)和指令寄存器(IR),各部件及其之间的连线表示数据通路,箭 头表示信息传递方向。 (6) 简述完成指令STA Z的数据通路(Z为主存地址, STA的功能为(ACC)→Z)。 $Z \rightarrow MAR$ 主存储器(M) $(ACC) \rightarrow MDR$ $(MDR) \rightarrow M(MAR)$ IR MDR MAR ACC +1 PC ALU 微操作信号 发生器 状态寄存器 王道考研/CSKAOYAN.COM

本节回顾 内部总线与系统总线 各阶段的微操作序列和控制信号 ALU需要配合暂存器使用 单总线 CPU内部总线 多总线 数据通路 专用数据通路 多路选择器与三态门 涉及的主要操作类型: 基本思路: 利用题目提供的数据通路进行数据传送; 寄存器之间的数据传送; 主存与CPU之间的数据传送; 由CU发出的控制信号实现通路的建立。 使用ALU进行算术逻辑运算。 王道考研/CSKAOYAN.COM 16