1 Logikgatter

1.1 Digitale Ein- und Ausgabe: Hilfsschaltungen

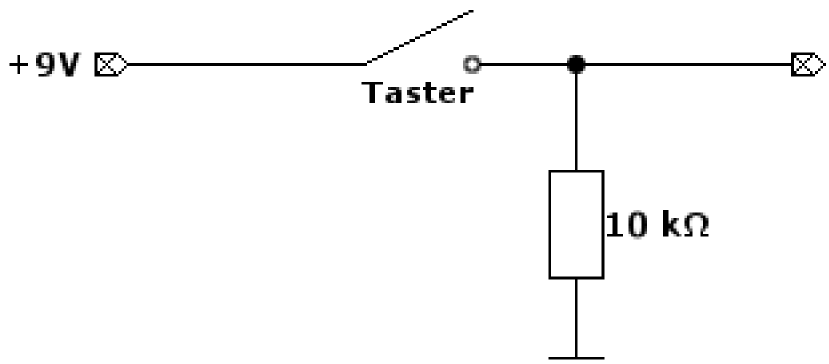

Abbildung 1: Ergänzung des fehlenden Bauteils

Die Schaltung erzeugt High- und Low-Signale die für Logikschaltungen nötig sind.
Der Aufbau aller Schalter die für den Versuch nötig sind wäre zu platzintensiv für das im Versuch genutzte Steckbrett weswegen im Folgenden ein kompaktes Bauelement hierfür verwendet wird.

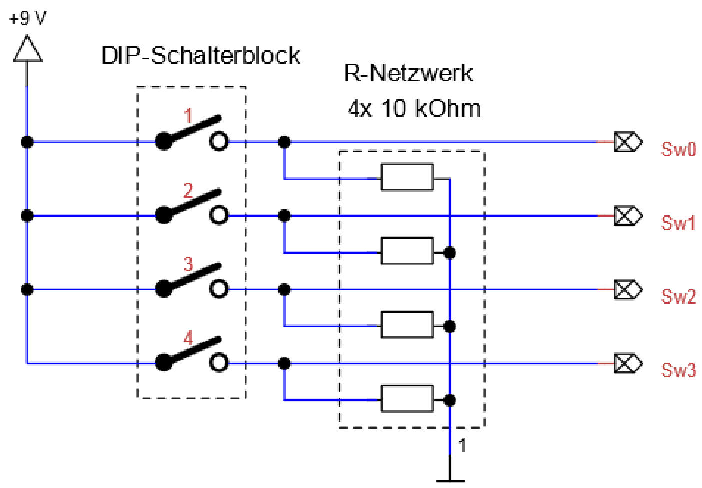

Abbildung 2: Hilfsschaltung des Schalterbauteils

Die Schaltung wird noch um ein Bauelement aus 10 LEDs erweitert.

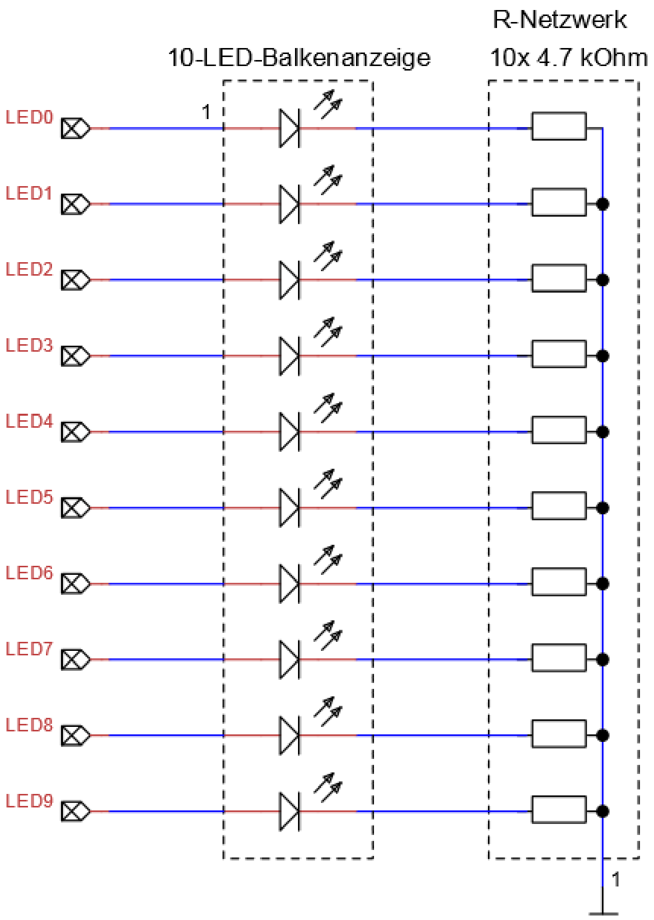

Abbildung 3: Hilfsschaltung der LEDs

1.2 CMOS-Schaltungen

Die Schaltung benutzt sogenannte CMOS (Complementary metal-oxide-semiconductor)-Halbleiterelemente

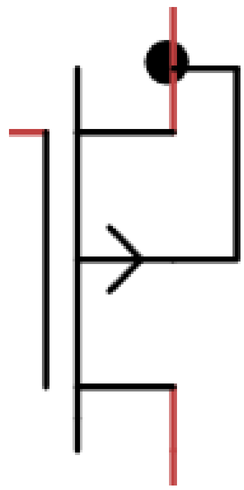

Abbildung 4: Schaltsymbol eines CMOS

Hieraus wird folgende Schaltung aufgebaut

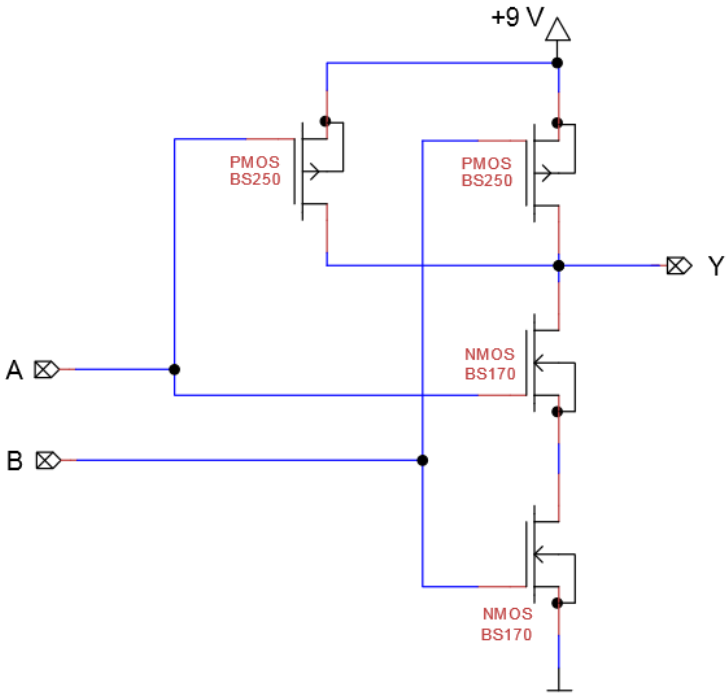

Abbildung 5: NAND Schaltung aus PMOS BS250 und NMOS B170

Wahrheitstafel der Schaltung:

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

Somit handelt es sich um eine NAND Schaltung.
Funktionsweise der Schaltung: Die PMOS Bauelemente sperren wenn ein High Potential am entsprechenden Ausgang anliegt. Die NMOS leiten. Sobald an beiden Ausgängen ein High Potential anliegt sperren die PMOS während beide NMOS leiten. Der Ausgang liegt somit auf Low. Sobald jedoch mindestens einer der Eingänge auf Low liegt leitet der betreffende PMOS während mindestens ein NMOS sperrt. Somit liegt am Ausgang High an.

1.3 NAND Gatter als integrierter Schaltkreis

Da in den weiterführenden Versuchen mehrere NAND-Schaltungen nötig sind werden NAND-Gatter als integrierter Schaltkreis verwendet.

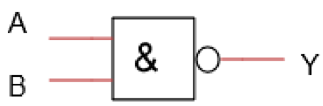

Abbildung 6: Schaltsymbol eines NAND-Gatters

Die Messung am Bauteil ergeben:

Eingang	U
High	8.54 V
Low	0.6 mV

Laut Datenblatt sollte auf Low maximal 0.05 V liegen und auf High mindestens 8.5. Die Messwerte liegen somit im Bereich der im Datenblatt angegebenen Werte.

1.4 Exklusiv-Oder-Gatter(XOR) aufgebaut aus NAND-Gattern

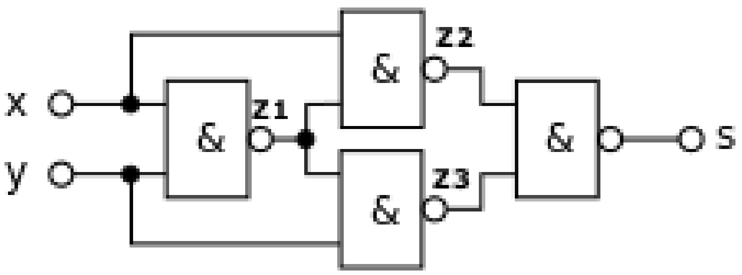

Abbildung 7: XOR-Schaltung aus NAND-Bauteilen

Man kann mit den Regeln der booleschen Algebra zeigen das es sich bei dieser Schaltung um eine XOR-Schaltung handelt:

$$\overline{\overline{\left(\overline{(x \wedge y)} \wedge x\right)} \wedge \overline{\left(\overline{(x \wedge y)} \wedge y\right)}} = \overline{\overline{\left(\overline{(x \wedge y)} \wedge x\right)}} \vee \overline{\overline{\left(\overline{(x \wedge y)} \wedge y\right)}} =$$

$$\left(\overline{(x \wedge y)} \wedge x\right) \vee \left(\overline{(x \wedge y)} \wedge y\right) = ((\overline{x} \vee \overline{y}) \wedge x) \vee ((\overline{x} \vee \overline{y}) \wedge y) =$$

$$\left(\underbrace{(\overline{x} \wedge x)}_{0} \vee (x \wedge \overline{y})\right) \vee \left((\overline{x} \wedge y) \vee \underbrace{(\overline{y} \wedge y)}_{0}\right) = (x \wedge \overline{y}) \vee (\overline{x} \wedge y) = x \veebar y$$

□

Die Wahrheitstafel der Schalötung mit allen Zwischenpuntken ergibt sich zu:

X	Y	Z1	Z2	Z3	S
0	0	1	1	1	0
0	1	1	1	0	1
1	0	1	0	1	1
1	1	0	1	1	0

2 Addierer

2.1 Halbaddierer

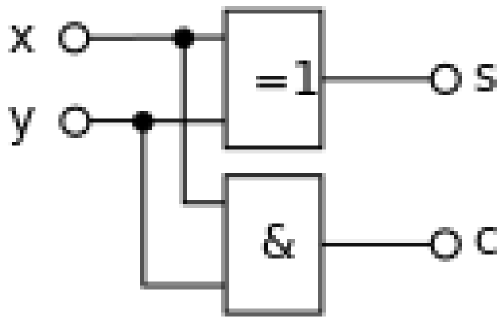

Abbildung 8: Aufbau eines Halbaddierers aus einem XOR- und einem AND-Bauteil

Der Halbaddierer addiert die Eingänge x und y. Der Carry Eingang wird benötigt für den Fall das beide Eingänge auf High (1) stehen, er stellt somit das zweite Bit einer Binärzahl dar. Durch die Wahrheitstafel wird die Funktion der Schaltung sofort klar:

X	Y	C	S	=
0	0	0	0	0
0	1	0	1	1
1	0	0	1	1
1	1	1	0	2

2.2 Volladdierer

Aus drei Halbaddierern und einem OR-Gatter ist es möglich einen Volladdierer für dreistellige Binärzahlen zu bauen.

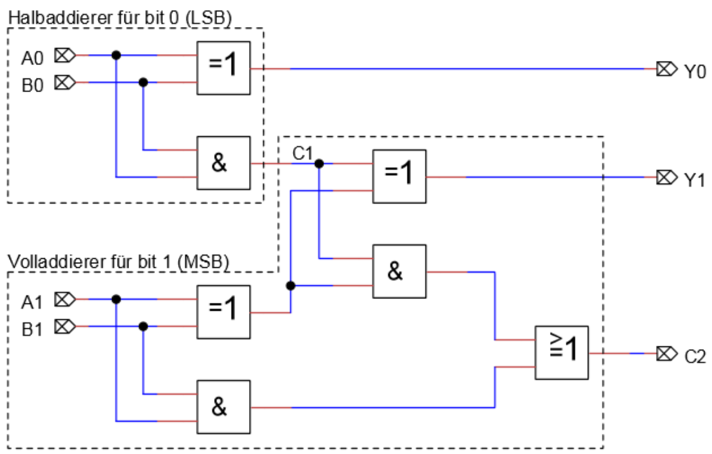

Abbildung 9: Aufbau eines Volladdierers aus drei Halbaddierern und einem OR-Gatter

Es ergibt sich folgende Wahrheitstafel:

A0	B0	C1	A1	B1	Y0	Y1	C2	=
0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	1	0	1
1	0	0	0	0	0	1	0	1
1	1	1	0	0	0	1	0	2
0	0	0	0	1	0	1	0	2
0	1	0	0	1	1	1	0	3
1	0	0	0	1	1	1	0	3
1	1	1	0	1	0	0	1	4
0	0	0	1	0	0	1	0	2
0	1	0	1	0	1	1	0	3
1	0	0	1	0	1	1	0	3
1	1	1	1	0	0	0	1	4
0	0	0	1	1	0	0	1	4
0	1	0	1	1	1	0	1	5
1	0	0	1	1	1	0	1	5
1	1	1	1	1	0	1	1	6

Die Shcaltung kann also Zahlen von 0 bis 6 darstellen. Dies kann auch anhand der Eingänge nachvollzogen werden. Die oberen Eingänge entsprechen 0_{10} oder 1_{10} die unteren 0_{10} oder 2_{10}. Somit ergibt sich als Gesamtsumme $2 + 2 + 1 + 1 = 6$.
Um herauszufinden wieso das XOR-Gatter genügt kann man die Eingänge des C2 Ausgangs betrachten (In der Wahrheitstafel mit C21 und C22 bezeichnet).

A0	B0	A1	B1	C21	C22
0	0	0	0	0	0
0	1	0	0	0	0
1	0	0	0	0	0
1	1	0	0	0	0
0	0	0	1	0	0
0	1	0	1	0	0
1	0	0	1	0	0
1	1	0	1	1	0
0	0	1	0	0	0
0	1	1	0	0	0
1	0	1	0	0	0
1	1	1	0	1	0
0	0	1	1	0	1
0	1	1	1	0	1
1	0	1	1	0	1
1	1	1	1	0	1

Man sieht dass niemals beide Eingänge auf 1 liegen. Somit genügt das XOR-Gatter.
Die Addition zweier Binärzahlen mit n Stellen ergibt stets eine Zahl mit n+1 Stellen. Da das erste Bit der beiden Zahlen eine 1 ist (sonst wäre eine Zahl mit n-1 Bits ausreichend) muss die Summe der beiden ein weiteres Bit haben.