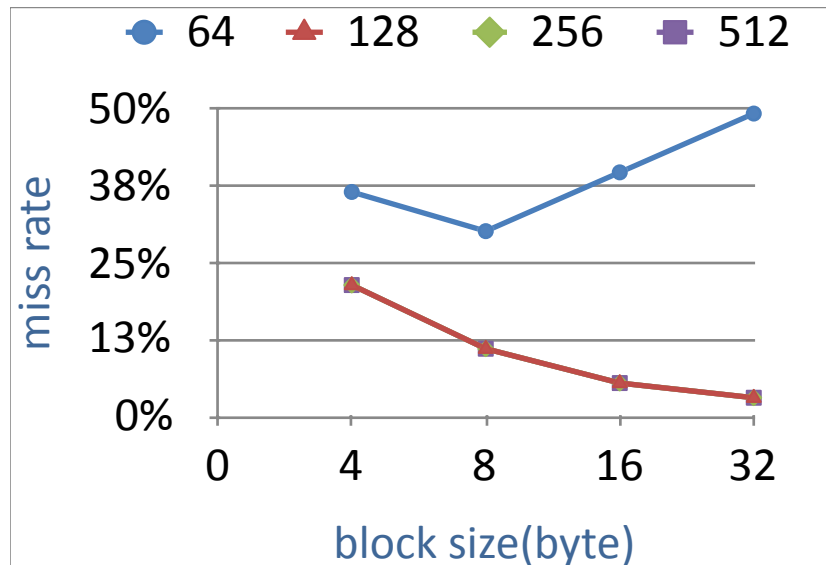


Computer Organization

0316055許庭嫣 / 0316313張逸群

Basic Problem:

1. DCACHE :



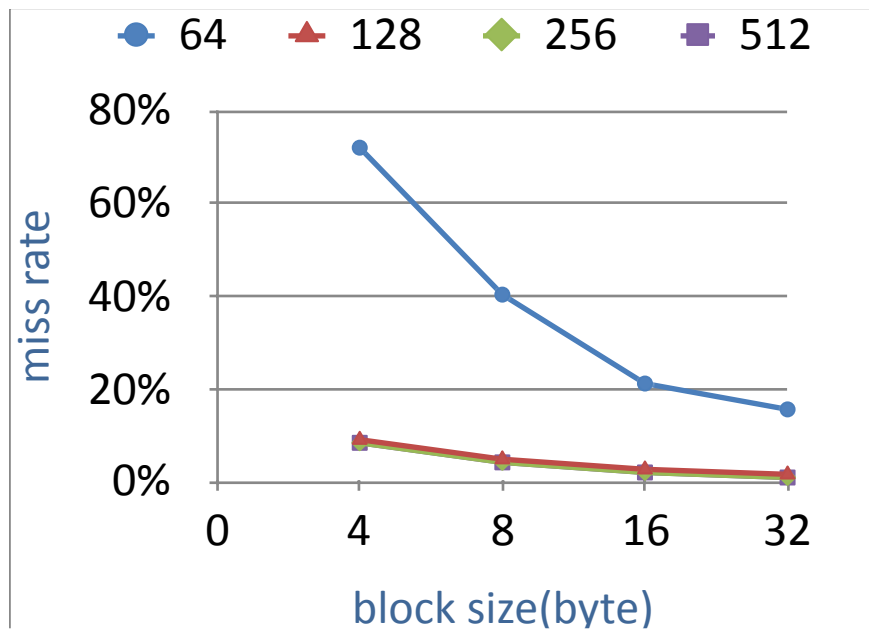
\block size cache size\	4 bytes	8 bytes	16 bytes	32 bytes
64 bytes	36.5079%	30.1587%	39.6825%	49.2063%
128 bytes	21.4286%	11.1111%	5.55556%	3.1746%
256 bytes	21.4286%	11.1111%	5.55556%	3.1746%
512 bytes	21.4286%	11.1111%	5.55556%	3.1746%

- describe the reason of rise and fall of the lines :

在相同cache size下，block size的增加是可以減少compulsory misses（初次存取該block的資料）的，因當block size增加時，同一個index的block數會減少，平均造成的compulsory misses也會因此減少。

然而block size為64 bytes時，不但miss rate沒有減少，還有稍為上漲的趨勢，可能是因為在做matrix的相乘時，會一直access不同的data，cache size又小、同一個index的block數較多一些，所以仍然capacity misses仍然會增加、miss rate也會因此而增加。

2. ICACHE :



\block size cache size\	4 bytes	8 bytes	16 bytes	32 bytes
64 bytes	72.0488%	40.4342%	21.3026%	15.7395%
128 bytes	9.22659%	5.02035%	2.84939%	1.76391%
256 bytes	8.54817%	4.34193%	2.17096%	1.08548%
512 bytes	8.54817%	4.34193%	2.17096%	1.08548%

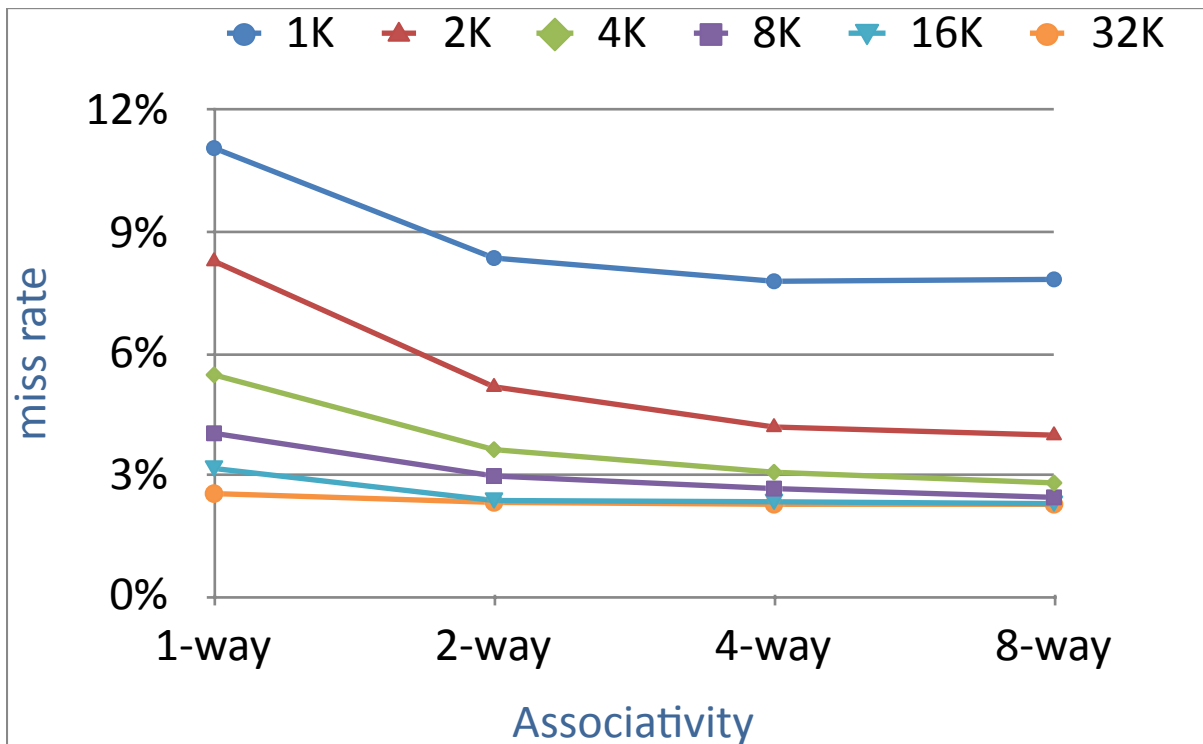
- describe the reason of rise and fall of the lines :

在相同cache size下，block size的增加是可以減少compulsory misses的，因當block size增加時，同一個index的block數會減少，平均造成的compulsory misses也會因此減少。

相較於DCACHE中cache size是64 byte的，雖然cache size也較小，但做matrix的相乘時，因為instruction會一直重複存取，由此而知miss的數量較少，miss rate也較少。

Advanced Problem:

1. LU :



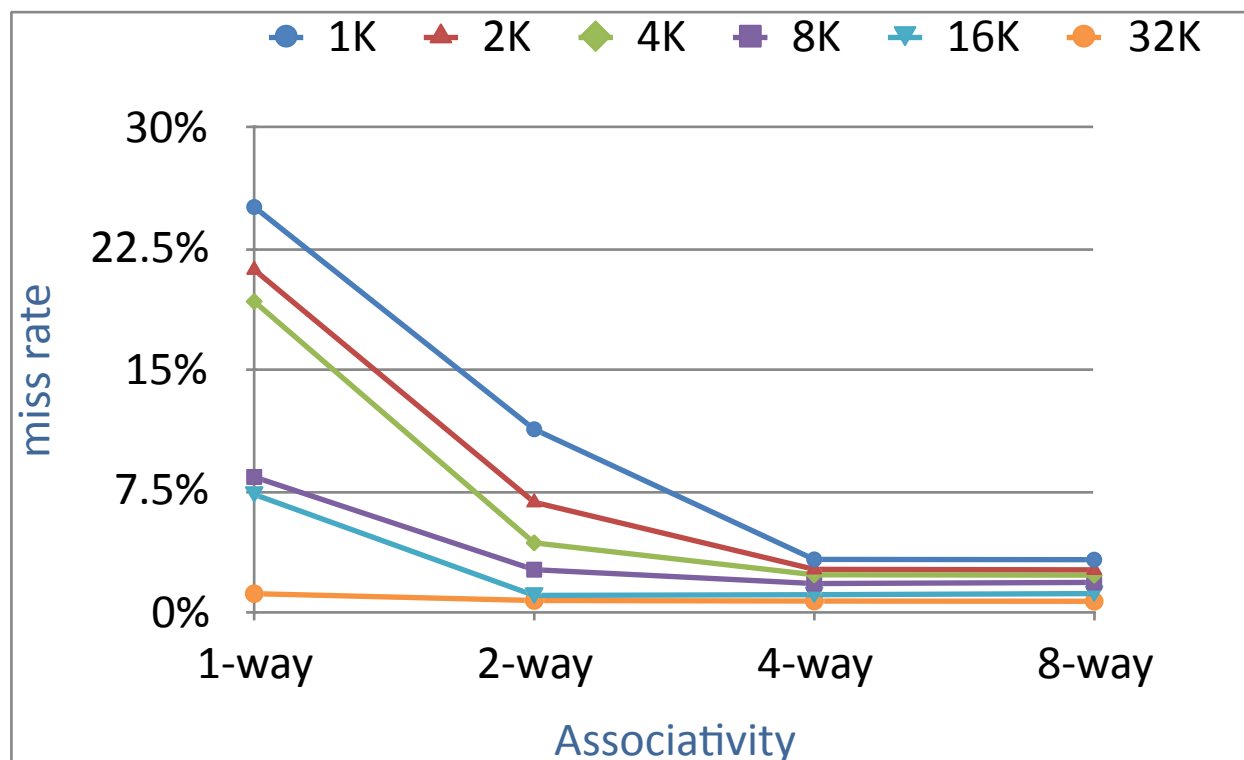
\Associativity cache size\	1-way	2-way	4-way	8-way
1K	0.110681	0.0835529	0.0778174	0.0782824
2K	0.0827779	0.0517749	0.041854	0.0398388
4K	0.0547202	0.0362734	0.0306929	0.0280577
8K	0.0403038	0.0297628	0.0266625	0.0244923
16K	0.031623	0.0237173	0.0234072	0.0229422
32K	0.0254224	0.0232522	0.0227872	0.0227872

- describe the reason of rise and fall of the lines :

在相同的cache size下，增加associativity的話同一個index同一個set的data的數量會增加，同一個index可以放很多個blocks，因此可以減少conflict misses。

而在相同的associativity下，增加cache size可以增加更多index，因此同一個index的blocks的數量會相對減少，會減少capacity misses，降低miss rate。

2. RADIX :



- describe the reason of rise and fall of the lines :

在相同的cache size下，增加associativity的話同一個index同一個set的data的數量會增加，同一個index可以放很多個blocks，因此可以減少conflict misses。

而在相同的associativity下，增加cache size可以增加更多index，因此同一個index的blocks的數量會相對減少，會減少capacity misses，降低miss rate。

3. Total bits :

\Associativity Cache size\	1-way	2-way	4-way	8-way
1K bytes	8560	8576	8592	8608
2K bytes	17088	17120	17152	17184
4K bytes	34112	34176	34240	34304
8K bytes	68096	68224	68352	68480
16K bytes	135936	136192	136448	136704
32K bytes	271360	271872	272384	272896

(bits)