

Without accounting for the External CSR, the interrupt would be taken here

ISS	CSR
0001714E	mstatus.mie=0
00017152	mstatus.mie=0
00017156 MRET	mstatus.mie=1
00000326	mstatus.mie=1
0000032A	mstatus.mie=1
0000032E	mstatus.mie=1
	mstatus.mie=1
00000040	mstatus.mie=0
...	mstatus.mie=0
...	mstatus.mie=0
...	mstatus.mie=0

New interrupt input, but not taken since mstatus.mie=0

Pipeline				
IF	ID	EX	WB	External CSR
...	mstatus.mie=0
00017152	mip=00010000 mstatus.mie=0
00017156 MRET	00017152	mstatus.mie=0
00000326	00017156 MRET	00017152	..	mstatus.mie=0
0000032A	00000326	00017156 MRET	00017152	mstatus.mie=0
0000032E	0000032A	00000326	00017156 MRET	mstatus.mie=1
FLUSH	FLUSH	FLUSH	FLUSH	mstatus.mie=1
00000040				mstatus.mie=1
...	00000040			mstatus.mie=1
...	...	00000040		mstatus.mie=1
...	00000040	mstatus.mie=0

Accounting for the External CSR, the interrupt is taken properly here