



INSTITUTO SUPERIOR TÉCNICO

MESTRADO INTEGRADO EM ENGENHARIA ELECTROTÉCNICA E DE
COMPUTADORES

ELECTRÓNICA DE POTÊNCIA

Conversor CC/CC

Redutor, Ampliador & Redutor-Ampliador

João Bernardo Sequeira de Sá	n.º 68254
Maria Margarida Dias dos Reis	n.º 73099
Rafael Augusto Maleno Charrama Gonçalves	n.º 73786
Nuno Miguel Rodrigues Machado	n.º 74236

Turno de Segunda-feira das 17h00 - 20h00

Lisboa, 28 de Dezembro de 2015

Índice

1	Introdução	2
2	Condução do Trabalho	2
2.1	Conversor Redutor	2
2.1.1	Carga R	2
2.1.2	Carga RL	4
2.1.3	Carga RLC	5
2.2	Conversor Ampliador	10
2.3	Converor Redutor-Ampliador	13

1 Introdução

O objetivo deste trabalho é estudar o funcionamento das três principais topologias de conversores CC/CC, sendo estas o conversor redutor, conversor ampliador e redutor-ampliador.

Este tipo de conversores pode ser visto como o equivalente em corrente contínua de um transformador cuja relação de transformação é variável. Quer isto dizer que, através de um conversor CC/CC, é possível converter uma certa fonte de tensão contínua com valor fixo para uma fonte de tensão com valor variável, fazendo-se uma elevação ou redução do valor [1].

Sendo assim, pode-se considerar que este trabalho está dividido em três partes sendo que em cada uma se estuda o funcionamento de uma topologia diferente.

A primeira topologia a considerar é o conversor redutor. O objetivo neste caso é obter-se à saída uma tensão inferior à de entrada, sendo que se pode controlar esta diferença através do fator de ciclo.

De seguida estuda-se o conversor ampliador, onde o objetivo é o contrário da anterior topologia, querendo-se obter à saída uma tensão superior à de entrada. Novamente esta relação pode ser controlada através do fator de ciclo.

Por fim, tem-se o conversor redutor-ampliador, onde é possível obter na saída um valor inferior ou superior da tensão de entrada. Novamente o parâmetro de controlo aqui é o fator de ciclo, onde, abaixo de um certo valor, se obtém uma redução da tensão e acima uma ampliação desta. Em condições de operação semelhantes este conversor não consegue obter uma redução de tensão tão grande quanto o conversor redutor e o mesmo pode ser dito entre a ampliação e o conversor ampliador.

2 Condução do Trabalho

2.1 Conversor Redutor

2.1.1 Carga R

No estudo do conversor redutor começa-se por considerar uma carga resistiva pura, sendo o circuito considerado apresentado na Figura 1

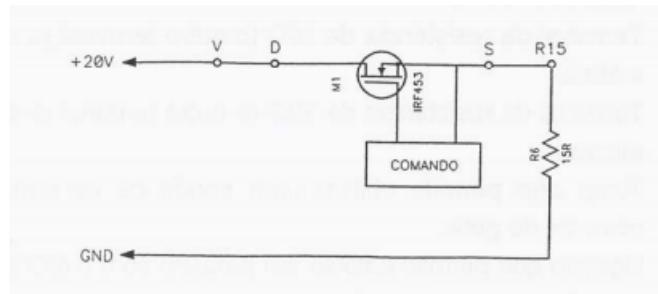


Figura 1: Esquema do conversor redutor com carga resistiva.

Após feitas as ligações necessárias, regula-se o gerador de funções para que se obtenha o sinal quadrado com as características desejadas e alimenta-se o circuito de *drive* e potência tal como

indicado no guião.

2.1.1.1 Formas de onda da tensão V_{GA} e corrente de *gate* para 50 kHz

As forma de onda para a tensão V_{GA} e corrente de *gate* podem ser observadas na Figura 2.



Figura 2: Formas de onda da tensão V_{GA} e corrente de *gate* para carga resistiva do conversor redutor.

Para observar melhor a passagem à condução do transistor MOSFET e o consequente pico de corrente, reduziu-se a escala de tempo, sendo o obtido apresentado na Figura 3.

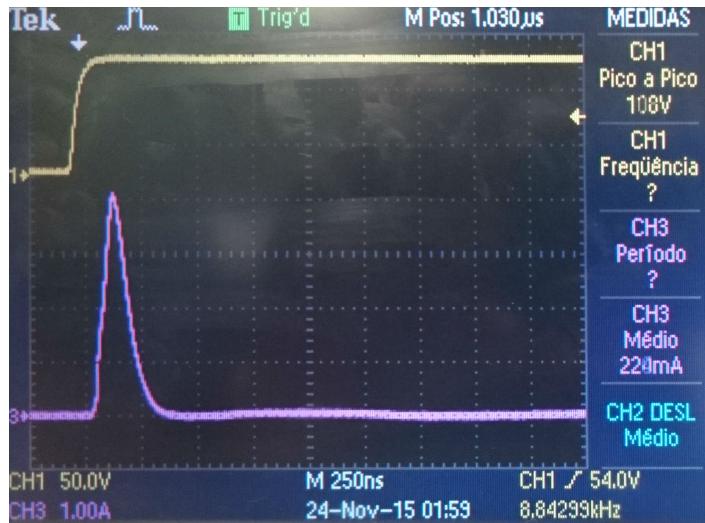


Figura 3: Formas de onda da tensão V_{GA} e corrente de *gate* para carga resistiva do conversor redutor.

Em ambas as imagens tem-se a amarelo a tensão V_{GA} e a rosa a corrente de *gate*.

2.1.1.2 Formas de onda da tensão e corrente na carga

De seguida observar-se na Figura 4 as formas de tensão e corrente na carga.

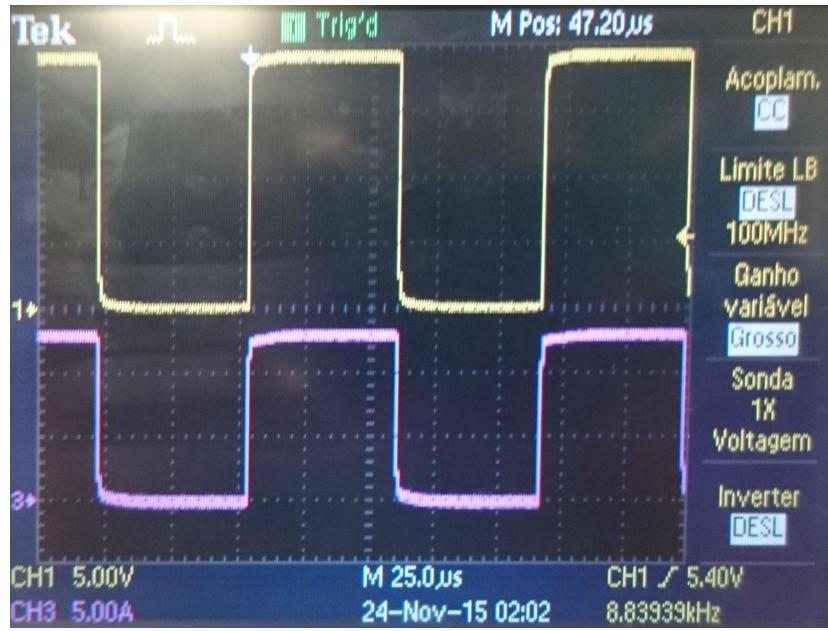


Figura 4: Formas de onda da tensão (a amarelo) e corrente (a rosa) na saída para carga resistiva do conversor redutor.

A partir da Figura 4 e Figura 2 pode melhor compreender-se o funcionamento deste conversor.

De notar que a tensão de saída tem um valor inferior ao de entrada, tendo sido lido 114 V para a entrada e aproximadamente 20 V na carga, estando o conversor a reduzir efetivamente a tensão, tal como desejado. Estando-se a trabalhar com uma carga puramente resistiva, não existe qualquer desfasagem entre tensão e corrente na carga, sendo que esta apenas existe quando o transistor MOSFET está à condução.

Observa-se que a tensão na carga não é, no entanto, uma forma quadrada perfeita tal como seria desejado. Isto é provocado por se estar a trabalhar a uma frequência de 50 kHz, demasiado elevada para que o MOSFET não apresente qualquer atraso.

As principais fontes para este erro são as componentes incrementais, que representam a não idealidade deste componente, pelo que a frequência de operação será limitada.

2.1.2 Carga RL

De seguida coloca-se uma bobine em série com a resistência na saída para que se possa estudar o comportamento do circuito a uma carga RL.

O esquema equivalente para este funcionamento está na Figura 5

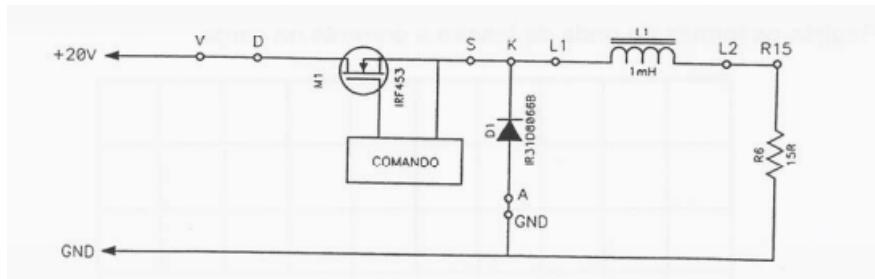


Figura 5: Esquema do conversor redutor com Carga RL.

2.1.2.1 Formas de onda da tensão no Díodo D_1 e corrente na carga para 10 kHz

Após feitas as alterações ao circuito e reduzida a frequência de trabalho para 10 kHz foram observadas as formas de onda da tensão no díodo D_1 e corrente na carga, sendo o obtido presente na Figura 6.

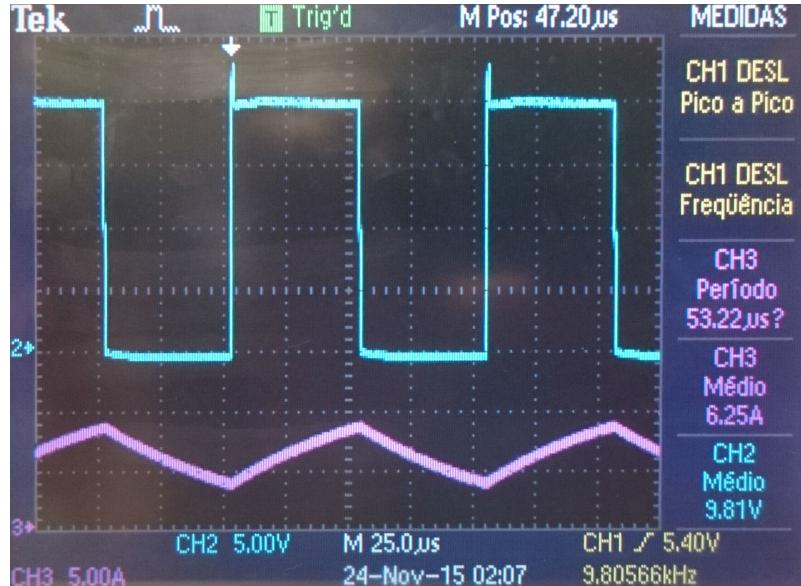


Figura 6: Formas de onda da tensão aos terminais de D_1 (a azul) e corrente (a rosa) na saída para carga RL do conversor redutor.

Através da Figura 6 fica evidenciado o comportamento do circuito. Nota-se que quando o transistor MOSFET está ao corte, o díodo estará consequentemente à condução, pelo que a bobine irá carregar. No instante em que o MOSFET passa à condução, o díodo D_1 estará ao corte e a bobine irá descarregar.

Este processo de carga e descarga da bobine produz um *ripple* na corrente de saída que está diretamente ligado com a frequência de comutação e o tamanho da bobine; naturalmente é de interesse que este *ripple* seja tão reduzido quanto possível, o que implica “jogar” com as duas restrições já mencionadas.

2.1.2.2 Frequênciia limiar do regime lacunar

O regime lacunar observa-se quando se tem uma frequência de comutação tal, que a bobina descarregue até que a corrente caia até zero.

Embora não se tenha tirado este valor no laboratório e a figura correspondente, ao fazer a simulação do circuito em estudo observou-se que a frequência limite para o regime lacunar seria próxima de 4 kHz.

mencionar qual a figura da simulação

2.1.3 Carga RLC

Para finalizar o estudo do conversor redutor, estudou-se o seu comportamento para uma carga RLC, colocando-se em paralelo com a resistência e bobina o condensador C_6 .

2.1.3.1 Formas de onda da tensão V_{DS} e corrente I_D para 20 kHz

O pretendido era observar as formas de onda da tensão V_{DS} e corrente I_D . No entanto durante o laboratório o lido foi tal como se apresenta na Figura 7.

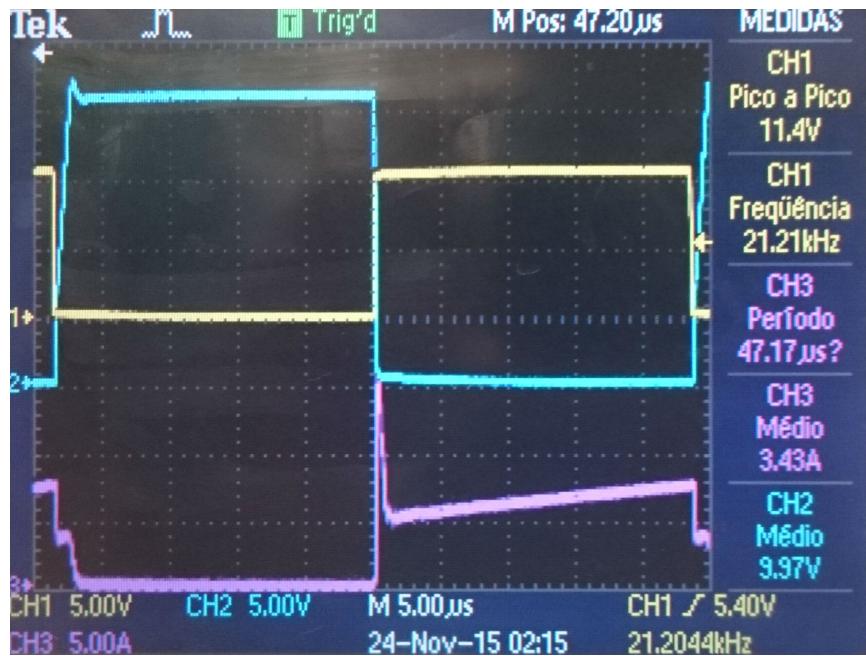


Figura 7: Formas de onda da tensão V_{DS} (a amarelo), corrente de dreno I_D (a rosa) e tensão na carga (a azul).

Tendo em conta que o diodo apenas está a conduzir quando o MOSFET está ao corte, nota-se que a tensão na saída é zero quando o transistor está ON e o contrário quando OFF; tal como se observa para os sinais a amarelo e a azul na Figura 7.

A rosa tem-se, tal como já foi dito, a corrente I_D , sendo esta a mesma que irá carregar a bobine enquanto o MOSFET está a conduzir e o diodo ao corte.

2.1.3.2 Formas de onda da tensão e corrente no Díodo D_1

Infelizmente não se obteve as formas de onda pretendidas nesta secção no entanto conhecendo o comportamento do conversor elas são conhecidas.

A tensão aos terminais do diodo é tal como se observa a azul na Figura 7, fora alguma possível queda de tensão na bobine, e a corrente neste é a complementar do que se observa a rosa na mesma figura.

Esta corrente irá apresentar o mesmo valor médio que I_D , no entanto, como apenas irá haver corrente a percorrer no diodo quando o transistor MOSFET está ao corte, os períodos em que esta será diferente de zero serão os mesmos em que a corrente de dreno é zero. Observa-se ainda que enquanto que I_D corresponde ao carregamento da bobine, a corrente que atravessa o diodo corresponde à descarga, pelo que o seu declive será negativo.

2.1.3.3 Formas de onda da tensão na carga e corrente na bobine

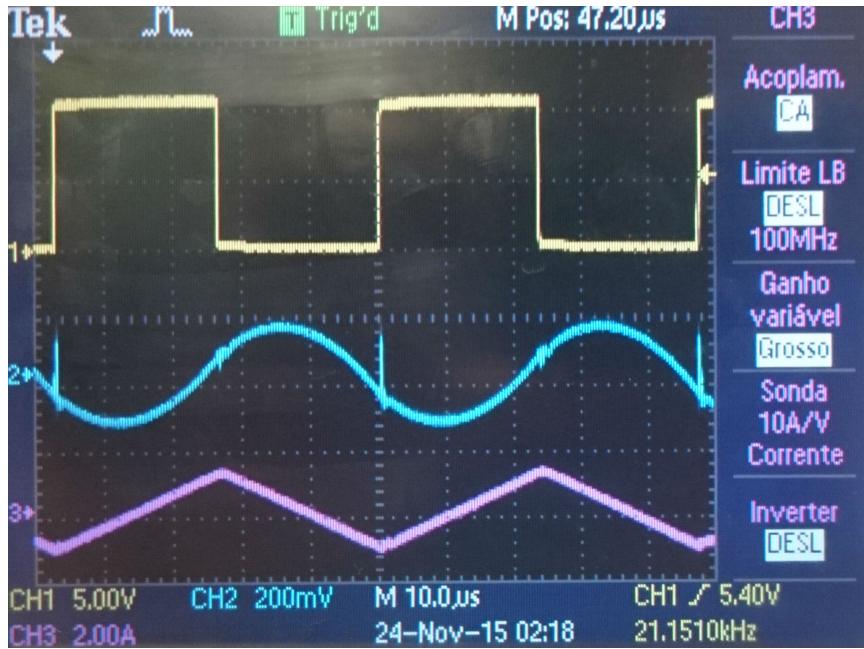


Figura 8: Formas de onda da tensão V_{DS} (a amarelo), corrente na bobine (a rosa) e tensão ao terminais da bobine (a azul).

caption

A partir desta figura pode-se melhor compreender o comportamento do conversor redutor sujeito a uma carga RLC. Tem-se que durante o período em que o MOSFET está em condução, o diodo estará ao corte e a bobine carrega; observável pelo declive crescente da corrente na saída.

Quando o MOSFET passa ao corte, o diodo passa à condução pelo que a bobine começa a descarregar; sendo que se tem corrente com declive negativo. Para a corrente na bobina, tem-se um valor médio desta igual a zero, tal como esperado quando se está a lidar com este componente, e nota-se também que o valor médio da tensão aos seus terminais é igualmente zero.

2.1.3.4 Tensão na carga em função do fator de ciclo

O fator de ciclo relaciona a tensão de entrada com a de saída e a sua expressão para o conversor redutor é conhecida e tal como se apresenta na Equação 2.1.

$$D = \frac{V_o}{V_i} \quad (2.1)$$

Sendo assim, fazendo variar o fator de ciclo, e conhecendo o valor da tensão de entrada, que é imposto como igual a 20 V, pode então obter-se o valor teórico para a tensão de saída através da Equação 2.2.

$$V_o = \frac{D}{V_i} \quad (2.2)$$

Pode então fazer-se uma comparação entre os valores esperados teoricamente e os lidos no laboratório, estando esta comparação presente na Tabela 1.

Tabela 1: Comparação entre valores teóricos e experimentais da tensão de saída em função do fator de ciclo para o conversor Redutor.

Fator de ciclo, D	Vo teórico [V]	Vo experimental [V]
0,150	3,000	2,580
0,300	6,000	5,250
0,500	10,000	9,350
0,700	14,000	13,200
0,850	17,000	16,200

Para que seja possível observar esta relação de forma mais expedita, apresenta-se também um gráfico para a mesma, visível na Figura 9.

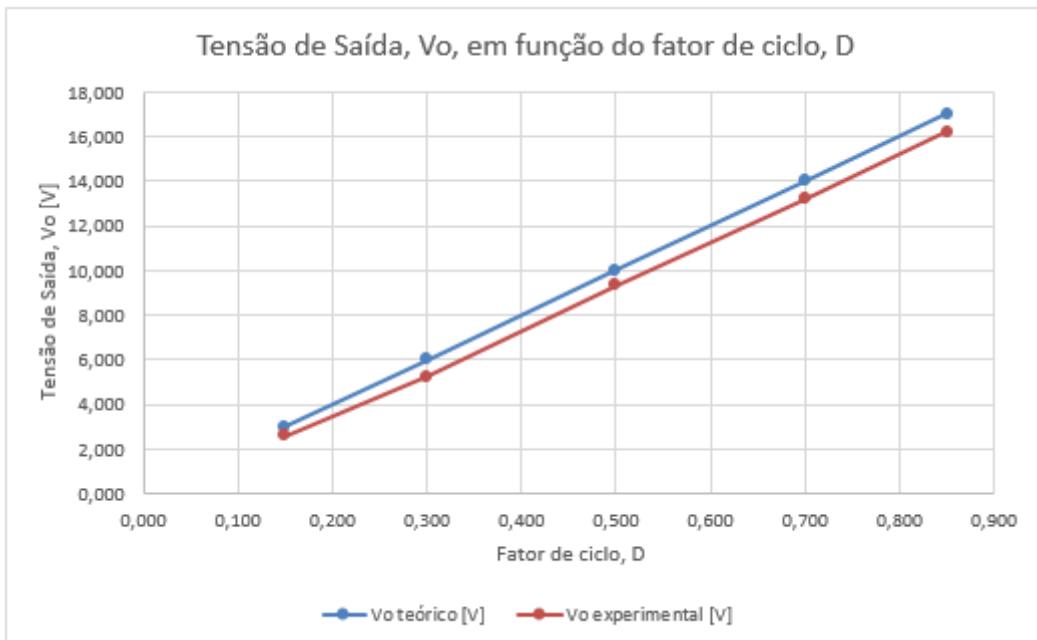


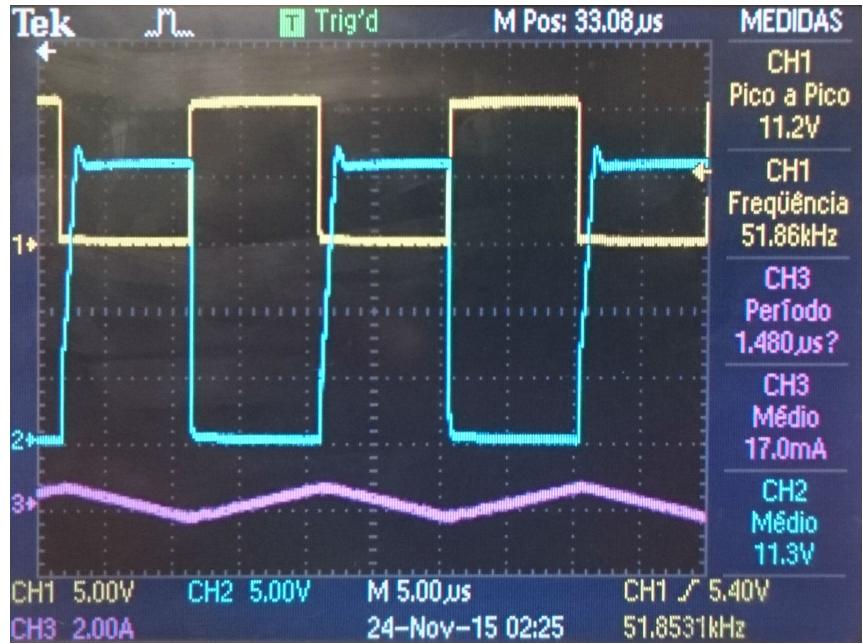
Figura 9: Gráfico de comparação entre valores teóricos e experimentais da tensão de saída em função do fator de ciclo para o conversor redutor.

Observa-se assim que, através do fator de ciclo, é possível controlar o grau de atenuação da tensão de saída face à de entrada, estando o conversor a funcionar tal como desejado, ou seja, um “transformador” redutor de tensão DC.

Nota-se no entanto uma ligeira diferença entre o valor teórico e o experimental, que se deve essencialmente a possíveis perdas e não idealidades dos componentes semicondutores, que não estão consideradas na aplicação da Equação 2.1.

2.1.3.5 Efeito de um *Snubber* entre o Dreno e *Source* do MOSFET para 50 kHz

De seguida aumentou-se a frequência para que fosse possível evidenciar o efeito do *snubber* entre o dreno e *source* do MOSFET. As formas de onda obtidas podem ser vistas na Figura 10.



Na figura anterior pode ver-se a amarelo a tensão aos terminais do MOSFET, a azul a tensão na carga e a rosa a corrente na bobine.

Com a presença do *snubber* pretende-se um efeito idêntico ao de um filtro passa baixo, para que seja possível eliminar os picos de alta frequência na tensão. Nota-se no entanto, por observação da figura, que o efeito é marginal, pelo que a frequência de corte do *snubber* deverá ser superior à de operação considerada.

2.1.3.6 Forma de onda da tensão V_{AK} do Díodo D_1 para 200 kHz

Na sequência da subsecção anterior aumentou-se a frequência de operação para 200 kHz sendo as formas de onda obtidas apresentadas na Figura 11.

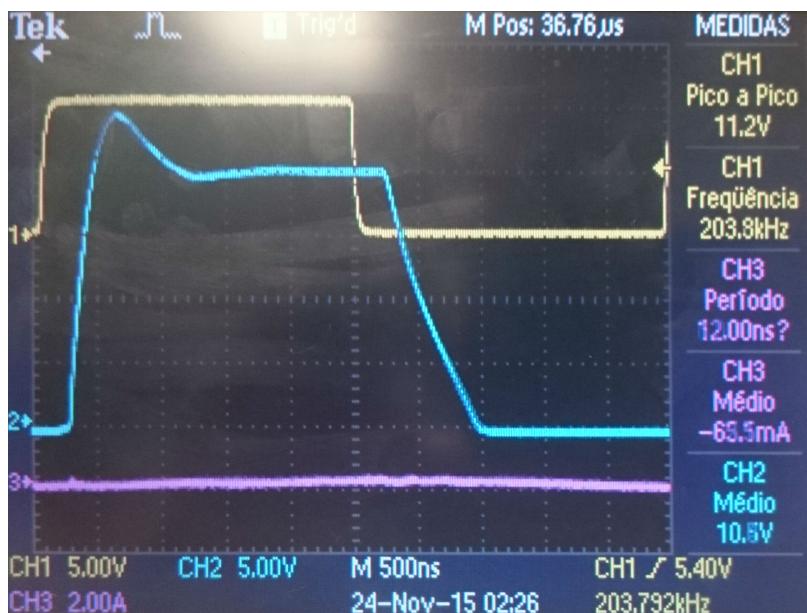


Figura 11: Formas de onda da tensão V_{AK} do Díodo D_1 para 200 kHz.

Novamente, a amarelo tem-se a tensão aos termianis do MOSFET, a azul a tensão aos terminais do diodo e a rosa a corrente na bobine.

Pode ver-se agora que a frequência do pico da tensão no díodo será bastante inferior pelo que esta frequência de operação estará próxima da de corte do *snubber*, pelo que o seu efeito já é apreciável nesta situação.

2.2 Conversor Amplificador

O próximo conversor a estudar será o ampliador, estando o seu esquema equivalente presente na Figura 12.

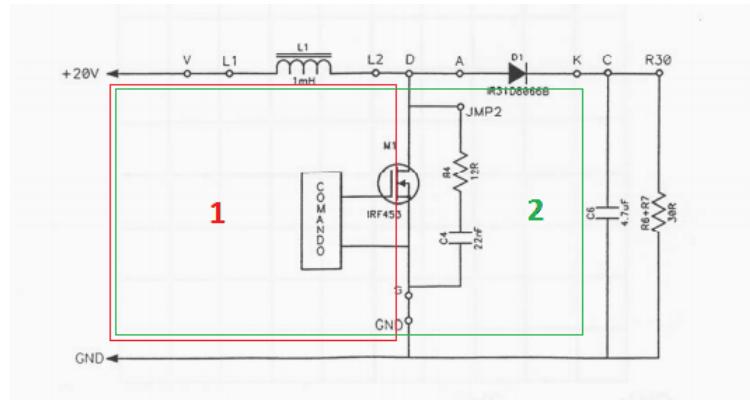


Figura 12: Esquema equivalente do conversor ampliador.

Nota-se que se podem distinguir duas malhas neste circuito, 1 e 2, tal como é possível ver-se na figura.

2.2.0.7 Formas de onda da tensão V_{DS} e da corrente I_D para 40 kHz

Na Figura 13 podem ver-se as formas de onda desejadas.

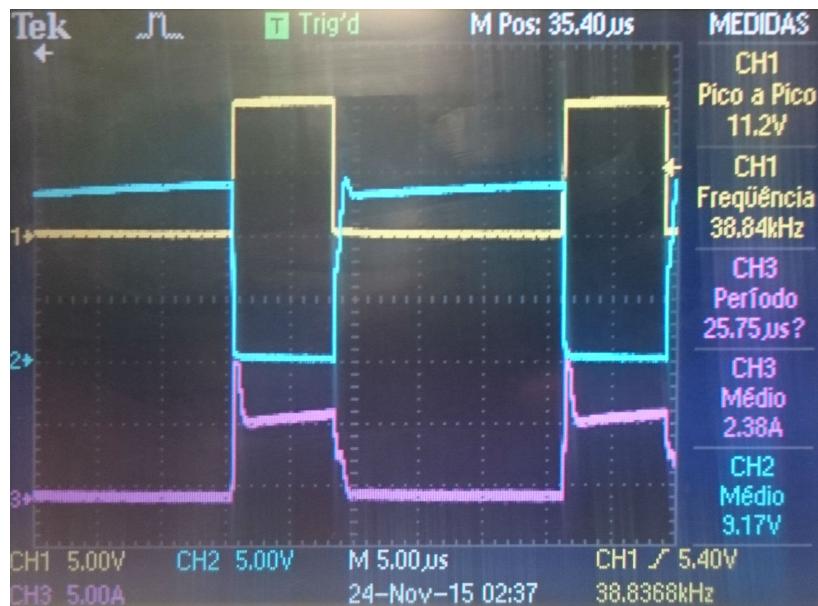


Figura 13: Formas de onda da tensão V_{DS} e corrente I_D .

A amarelo tem-se a tensão V_{DS} aos terminais do MOSFET, a azul a tensão aos terminais do díodo e a rosa a corrente I_D .

2.2.0.8 Formas de onda na Resistência e corrente em D_1

De seguida observaram-se as formas de onda na resistência e corrente no díodo podendo ser vistas na Figura 14.

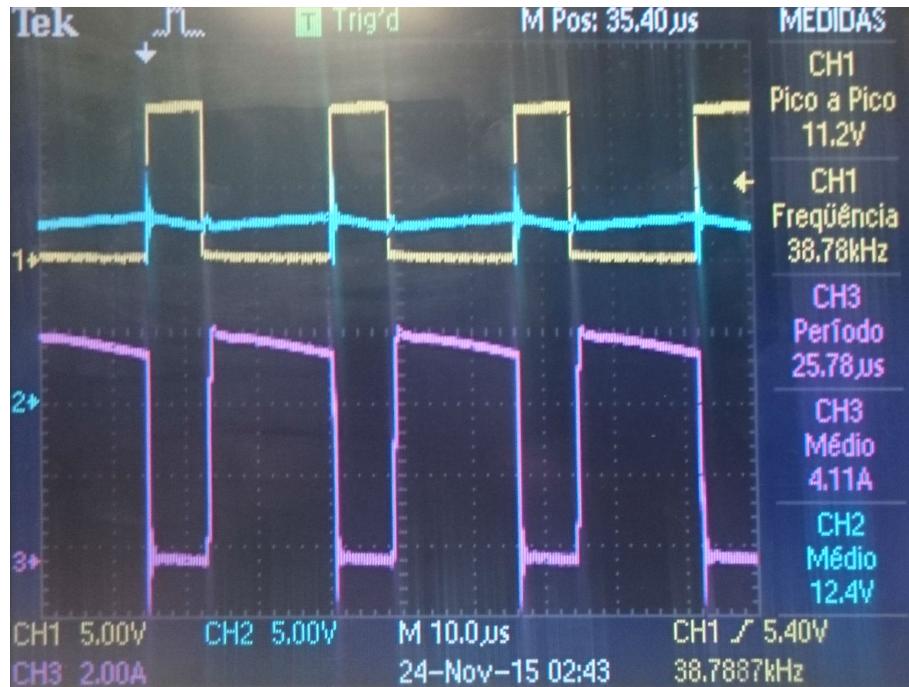


Figura 14: Formas de onda da tensão na resistência (a azul) e corrente (a rosa) no díodo.

A partir da Figura 13 e da Figura 14 fica evidenciado o funcionamento deste conversor.

Observa-se que quando o MOSFET está à condução, tensão V_{DS} diferente de zero, o díodo está ao corte e a bobine carrega, corrente I_D com declive positivo, pois esta estará confinada à malha 1 da Figura 12. Simultaneamente nota-se que o condensador descarrega, tensão na resistência com declive negativo.

Quando o MOSFET passa ao corte, o díodo passa à condução, tensão V_{DS} igual a zero, ficando a corrente confinada à malha 2 da Figura 12. Nesta situação a bobine descarrega, corrente no díodo com declive negativo, e carrega o condensador, tensão na resistência com declive positivo.

2.2.0.9 Tensão na carga em função do fator de ciclo

Tal como já foi feito para o conversor redutor, faz-se agora um estudo do efeito do fator de ciclo na tensão de saída.

A expressão para o fator de ciclo no caso do conversor ampliador é tal como na Equação 2.3.

$$D = 1 - \frac{V_i}{V_o} \quad (2.3)$$

Sendo assim, fazendo variar o fator de ciclo, e conhecendo o valor da tensão de entrada, imposto como igual a 10 V, pode obter-se o valor teórico para a tensão de saída através da Equação 2.4.

$$V_o = \frac{V_i}{1 - D} \quad (2.4)$$

Pode assim fazer-se uma comparação entre os valores obtidos em laboratório e teoricamente, tal como se pode observar na Tabela 2.

Tabela 2: Comparação entre valores teóricos e experimentais da tensão de saída em função do fator de ciclo para o conversor ampliador.

Fator de ciclo, D	V _o teórico [V]	V _o experimental [V]
0,150	11,765	10,000
0,200	12,500	10,900
0,300	14,286	12,300
0,400	16,667	14,300

De forma a que melhor se observe a comparação entre os resultados, apresenta-se também o gráfico na Figura 15.

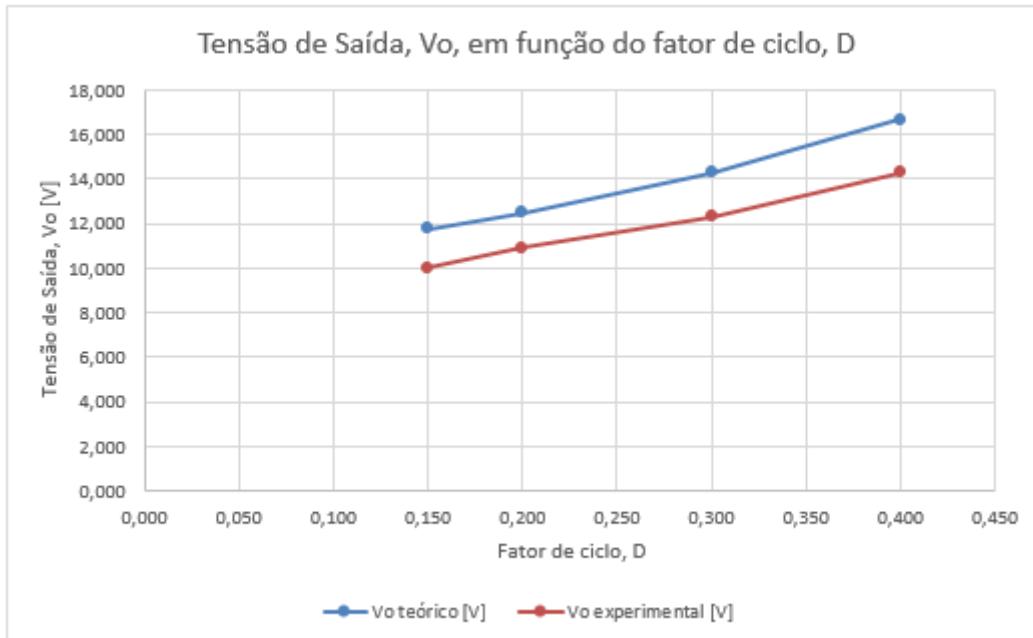


Figura 15: Gráfico de comparação entre valores teóricos e experimentais da tensão de saída em função do fator de ciclo para o conversor ampliador.

Tal como no conversor redutor, nota-se que existe uma ligeira discrepância que se considera ser novamente devida a perdas nos componentes e não idealidades dos semicondutores que não estão contabilizadas na expressão teórica.

2.3 Conversor Redutor-Ampliador

O último conversor a considerar neste trabalho laboratorial é o redutor-ampliador, cujo circuito equivalente está presente na Figura 16.

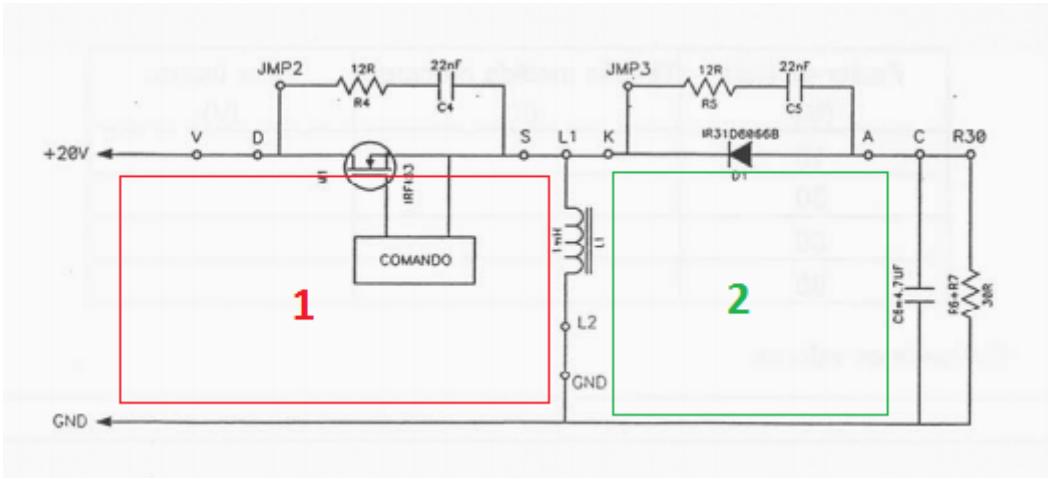


Figura 16: Esquema equivalente do conversor Ampliador.

Novamente consideram-se duas malhas para este circuito, a 1 e 2, indicadas também na Figura 16.

2.3.0.10 Formas de onda da tensão e corrente aos terminais da bobina para 40 kHz

Para começar a estudar o funcionamento deste conversor observou-se as formas de onda da tensão e corrente aos terminais da bobina, sendo estas observáveis na Figura 17.

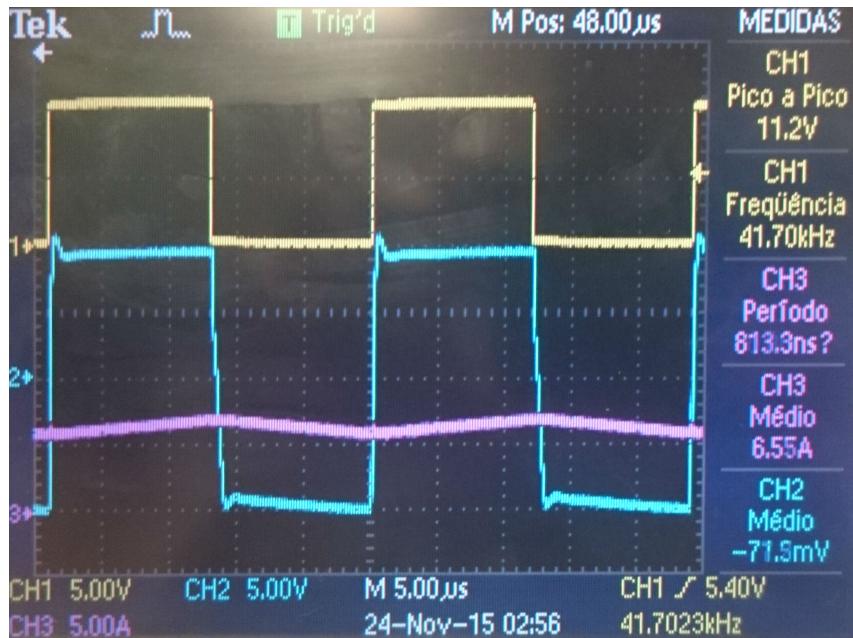


Figura 17: Formas de onda da tensão e corrente aos terminais da bobina.

Nesta figura tem-se a amarelo a tensão V_{DS} , a tensão e a corrente na bobine a azul e rosa respectivamente.

2.3.0.11 Formas de onda da tensão na Resistência e corrente no Díodo D₁

Em seguida leu-se as formas de onda da tensão na resistência e corrente no Díodo D₁, estando estas representadas na Figura 18.

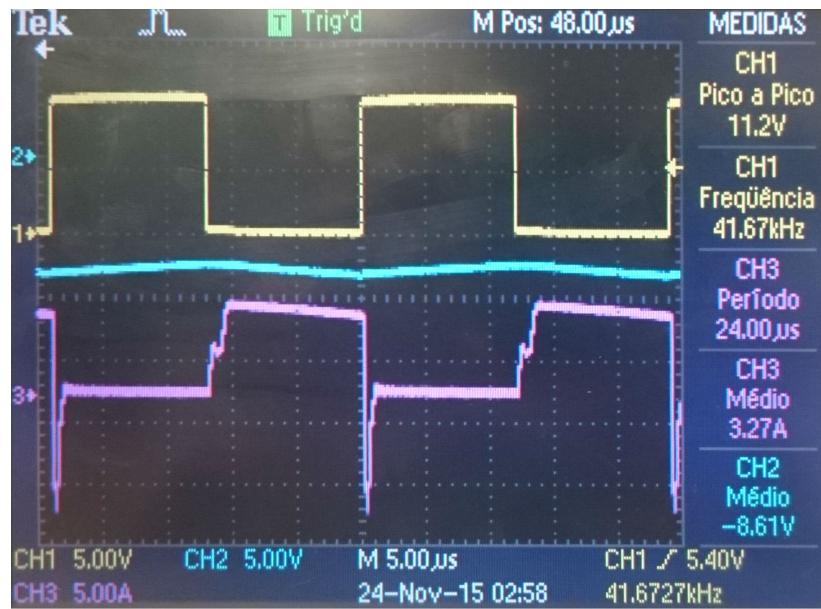


Figura 18: Formas de onda da tensão na resistência e corrente no díodo D₁.

Tem-se a azul a tensão na resistência, a rosa a corrente no díodo e novamente a amarelo a tensão V_{DS}.

Com as duas figuras anteriores é agora possível compreender o funcionamento deste conversor. Durante o período em que o MOSFET está à condução, V_{DS} diferente de zero, o díodo está ao corte, corrente no díodo igual a zero, pelo que a corrente está confinada à malha 1 da Figura 16 e a bobine carrega, corrente na bobine apresente declive positivo. Nota-se também que durante este período o condensador descarrega, evidenciado pelo declive negativo da tensão na resistência.

No período em que o MOSFET está ao corte, V_{DS} igual a zero, D₁ está a conduzir, corrente no díodo é diferente de zero, estando a corrente confinada à malha 2, fazendo a bobine descarregar, declive negativo da corrente na bobine, enquanto que o condensador por sua vez carrega, tensão na resistência apresenta declive positivo.

Nota-se que existe um desacoplamento entre a entrada e a saída, garantidos pela posição do MOSFET. Também se observa que a tensão de saída será simétrica da de entrada, assim imposta pela orientação do díodo D₁; esta orientação é necessária para que quando o transistor está a ON o díodo esteja OFF, tendo-se o funcionamento desejado.

2.3.0.12 Tensão na carga em função do fator de ciclo

Novamente faz-se o estudo do efeito do fator de ciclo na tensão de saída, sendo a de entrada imposta.

A expressão para o fator de ciclo no caso do conversor ampliador é tal como na Equação 2.5.

$$D = \frac{\frac{V_i}{V_o}}{\frac{V_i}{V_o} + 1} \quad (2.5)$$

Sendo assim, fazendo variar o fator de ciclo, e conhecendo o valor da tensão de entrada, imposto como igual a 10 V, pode obter-se o valor teórico para a tensão de saída através da Equação 2.6.

$$V_o = \frac{V_i \cdot D}{1 - D} \quad (2.6)$$

Segue-se uma comparação entre os valores obtidos em laboratório e teoricamente, podendo estes ser observados na Tabela 3.

Tabela 3: Comparação entre valores teóricos e experimentais da tensão de saída em função do fator de ciclo para o conversor redutor-ampliador.

Fator de ciclo, D	V _o teórico [V]	V _o experimental [V]
0,150	-1,765	-2,040
0,300	-4,286	-5,090
0,500	-10,000	-9,710
0,600	-15,000	-16,200

Para que seja possível comparar os resultados, apresenta-se também o gráfico na Figura 19.

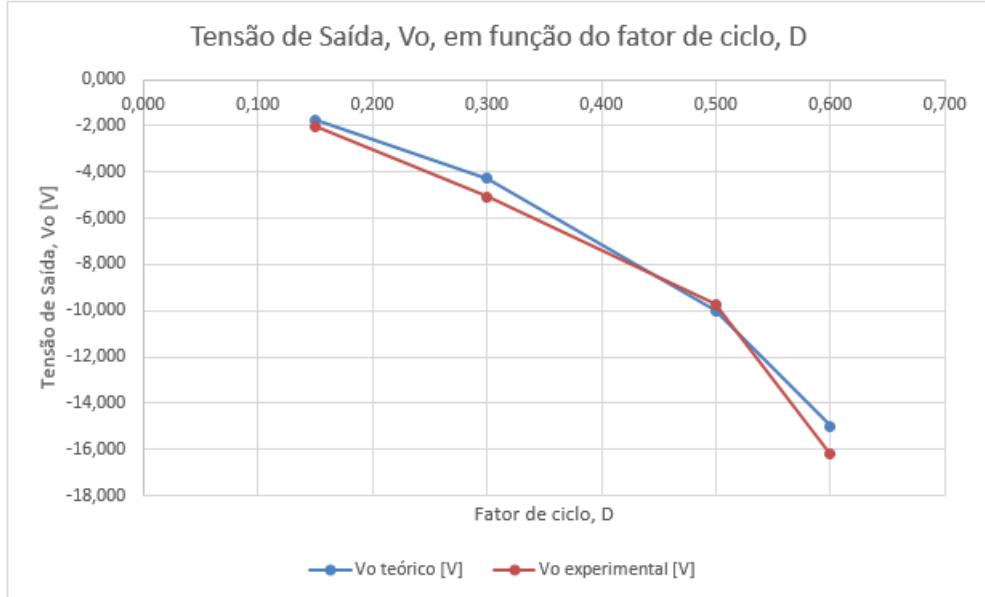


Figura 19: Gráfico de comparação entre valores teóricos e experimentais da tensão de saída em função do fator de ciclo para o conversor redutor-ampliador.

Nota-se que existe uma ligeira discrepância nos resultados obtidos novamente, que se considera ser devida a perdas nos componentes e não idealidades dos semicondutores não contabilizadas na expressão teórica. Outra fonte de erro é também ter-se considerado que a tensão de entrada é 10 V mas a utilizada no laboratório pode ter sido ligeiramente diferente.

2.3.0.13 Rendimento do conversor para um fator de ciclo de 60%

Considerando agora um fator de ciclo de 60% leu-se os valores médios da corrente e tensão na entrada e saída do circuito. Os valores obtidos para cada uma destas grandezas foi:

$$V_i = 10 \text{ V} \quad (2.7)$$

$$V_o = -15 \text{ V} \quad (2.8)$$

$$I_i = 1 \text{ A} \quad (2.9)$$

$$I_o = -0,470 \text{ A} \quad (2.10)$$

Tendo estes valores é agora possível obter o valor da potência na entrada e saída do conversor.

$$P_i = V_i \cdot I_i = 10 \cdot 1 = 10 \text{ W} \quad (2.11)$$

$$P_o = V_o \cdot I_o = -15 \cdot -0,470 = 7,05 \text{ W} \quad (2.12)$$

Tendo isto é possível obter-se o rendimento deste conversor.

$$P_o = \frac{P_o}{P_i} = \frac{7,05}{10} = 0,705 \text{ W} \quad (2.13)$$

Nota-se que este rendimento é algo reduzido, mesmo tendo em conta possíveis perdas, pode não ser o mais indicado para algumas aplicações.

Algumas formas de conseguir melhores rendimentos seria considerar outra frequência de operação ou outros componentes de filtragem e semicondutores.

Referências

- [1] Rashid, Muahammad H. (2004), Power Electronics - Circuits, Devices and Applications, *Prentice Hall*
- [2] Kassakian, John G. et al (1992, June), Principles of Power Electronics, *Addison-Wesley Publishing Company*
- [3] Silva, Fernando (1998), Eletrónica Industrial, Fundação Calouste Gulbenkian