



INSTITUTO SUPERIOR TÉCNICO
MESTRADO INTEGRADO EM ENGENHARIA ELECTROTÉCNICA E DE
COMPUTADORES

SISTEMAS INTEGRADOS ANALÓGICOS

Design de um Amplificador

Errata

João Bernardo Sequeira de Sá	n.º 68254
Maria Margarida Dias dos Reis	n.º 73099
Nuno Miguel Rodrigues Machado	n.º 74236

Lisboa, 3 de Maio de 2015

Índice

1	Errata	1
1.1	Introdução	1
1.2	Detecção dos erros	1
2	Funcionamento Teórico do Circuito	2
3	Dimensionamento dos Transístores	4
3.1	<i>Slew-Rate</i>	4
3.2	<i>Slew-Rate</i> , Ganho, Largura de Banda e Margem de Fase	11
3.3	<i>Budget</i> da Corrente	17
4	Área	22
5	Conclusões	23

1 Errata

1.1 Introdução

Este capítulo foi acrescentado ao relatório final no intuito de corrigir os resultados obtidos e apresentados no último relatório, *middle target*. Como referenciado, pretende-se projectar um amplificador *folded cascode* CMOS OTA de dois andares de acordo com as especificações da seguinte tabela.

Tabela 1: Características do amplificador a projectar.

Especificação	Símbolo	Valor
Tensão de Alimentação	V_{DD}	3.3 V
Ganho para Sinais de Baixa Amplitude	A_v	70 dB
Largura de Banda	Bw	60 kHz
Margem de Fase	PM	60°
Capacidade da Carga	C_L	0.25 pF
<i>Slew-Rate</i>	SR	200 V/ μ s
<i>Budget</i> da Corrente	I_{DD}	400 μ A
Área de <i>Die</i>	/	0.02 mm ²

1.2 Detecção dos erros

Foi identificado dois erros distintos no relatório intermédio que comprometem os resultados apresentados anteriormente. A primeira correcção foi referente ao *schematic* do *testbench* que permite simular o circuito em testes de resposta AC, foi colocado um *switch* que simula a bobine, circuito aberto para um regime AC e curto-circuito para um regime DC. Foi também alterado a amplitude do sinal de entrada de 3.3 V para 1.6 V, esta alteração garante que os transístores não saem da saturação. De seguida pode-se comparar o novo *testbench* com o anterior.

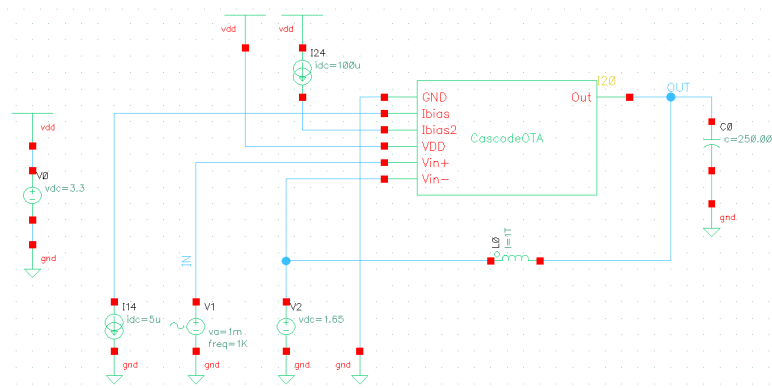


Figura 1: *Schematic* do *testbench* anterior que permite simular o circuito em testes de resposta AC.

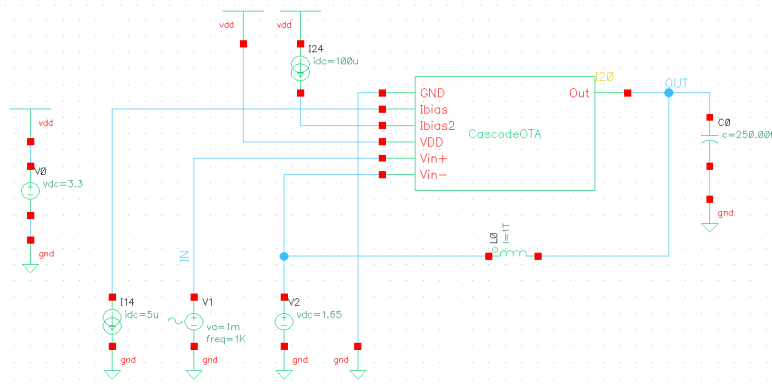


Figura 2: *Schematic* do novo *testbench* anterior que permite simular o circuito em testes de resposta AC.