

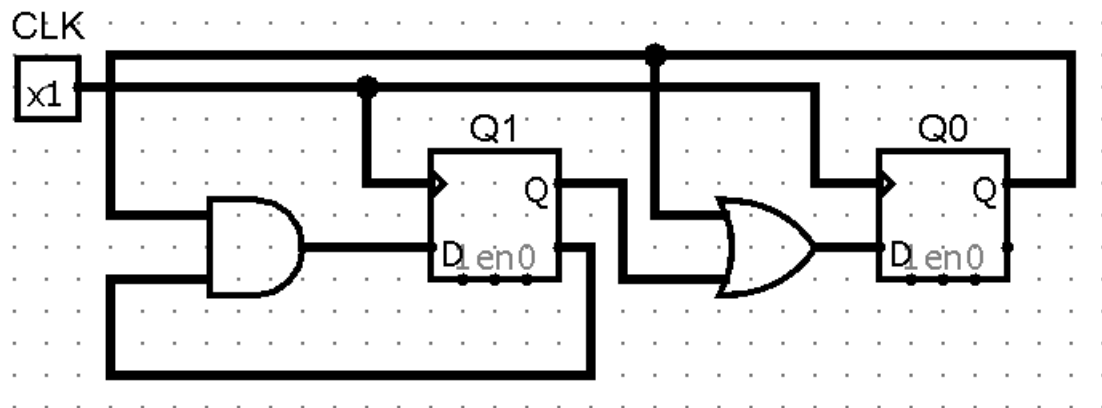
## Probleme propuse pentru pregătirea examenului scris la PL.

### I. Logică combinațională

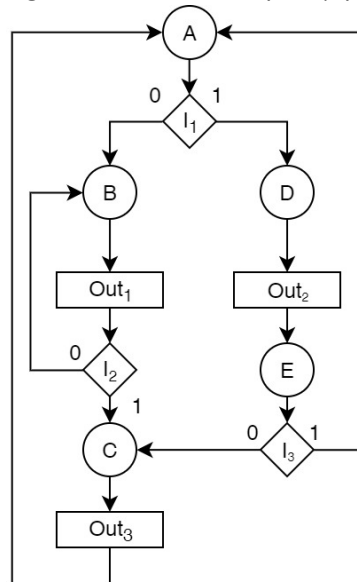
- Se dau funcțiile logice de mai jos. Converteți-le pe fiecare în cealaltă formă canonică în mod explicit:
  - $f(a, b, c) = \sum (1, 2, 6)$
  - $f(a, b, c, d) = \prod (1, 3, 4, 10, 11, 12, 14)$
- Fie funcția logică:  $f = \sum (0, 2, 3, 4) + \sum_x (5, 7, 9)$ 
  - Minimizați funcția  $f$  în formă canonică disjunctivă
  - Minimizați funcția  $f$  în formă canonică conjunctivă
  - Câte funcții distincte  $f$  există? Care sunt acestea?
- Să se minimizeze folosind metoda Quine-McCluskey funcția  $f = \sum (1, 2, 5, 7, 8, 11, 13, 15)$  și apoi să se implementeze funcția minimizată folosind doar porți logice SI-NU.
- Folosind multiplexoare 8:1 și un număr minim de porți logice suplimentare să se proiecteze prin cascaderă un multiplexor 16:1. Explicați pașii soluției.
- Realizați un demultiplexor 1:8 folosind unul dintre decodificatoarele studiate. Explicați cum ați determinat soluția.
- Implementați funcția  $f = \sum (1, 2, 5, 7, 8, 11, 13, 15)$  folosind:
  - Multiplexor 16:1
  - Multiplexor 8:1 și minimul de circuite suplimentare
  - Multiplexor 4:1 și minimul de circuite suplimentare
- Proiectați și explicați pașii soluției pentru a obține un comparator pentru 2 numere A și B pe 3 biți fiecare. Numerele sunt reprezentate în sistemul complement față de 2. Ieșirile comparatorului sunt F1 (A>B), F2 (A=B) și F3 (A<B).
- Proiectați și explicați un circuit de tip scăzător pentru 2 numere, A & B reprezentate fără semn pe 2 biți fiecare.
- Proiectați un codificator prioritar 8:3 cu ieșirile reprezentate în complement față de 2. Desenați schema logică cu porți logice și explicați cum ați ajuns la soluție.
- Pe o linie de comunicații serială (pe 1 bit), un transmițător transmite cifre zecimale către un receptor. Considerând că fiecare cifră zecimală este codificată independent, arătați cum este codificat numărul 9874 în cazul utilizării pentru transmisie a următoarelor coduri:
  - BCD
  - Gray
  - 2 din 5
  - Hamming
- Converteți numărul (+57) și numărul (+26) în reprezentarea în complement față de 2 pe suficient de mulți biți pentru a alinia numerele, apoi realizați pe reprezentarea obținută următoarele operații
  - $(+26) + (-57)$
  - $(-26) + (+57)$
  - $(-26) + (-57)$
  - $(+26) + (+57)$

## II. Circuite logice secvențiale

- Să se proiecteze folosind bistabile de tip JK un circuit logic secvențial care are o intrare de comandă *SENS* care determină următoarea funcționare a circuitului:
  - Dacă *SENS*=1 atunci la ieșirea circuitului se generează numerele de la 0 la 6, iar dacă
  - SENS*=0 atunci la ieșirea circuitului se generează numerele de la 6 la 0.
  - Pentru oricare mod de funcționare de la a) sau b) există și o ieșire *M*, care este setată pe 1 atunci când la celelalte ieșiri este o valoare multiplu de 2.
- Proiectați folosind bistabile D un numărător sincron reversibil a cărui buclă de numărare este următoarea  $0 \leftrightarrow 1 \leftrightarrow 4 \leftrightarrow 6 \leftrightarrow 7 \leftrightarrow 9 \leftrightarrow 10 \leftrightarrow 0$ . Explicați pașii soluției și implementați numărătorul cu autocorecție și autoinițializare.
- Determinați graful de tranziții al circuitului de mai jos, prezentați mai întâi tabelul de tranziții:

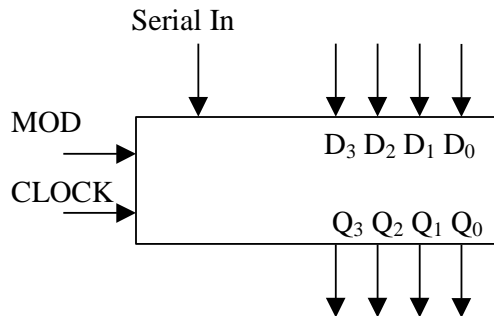


- Sintetizați sistemul secvențial sincron descris prin organigrama de mai jos folosind tehnica cu bistabile pentru implementarea registrului de stare. Explicați pașii soluției.



- Proiectați un dispozitiv universal pe 4 biți care să aibă selectabil în orice moment al funcționării unul dintre următoarele regimuri de funcționare (nu uitați să explicați soluția în scris):
  - Reset
  - Încărcare paralelă
  - Numărare directă
  - Deplasare la stânga

6. Proiectați un numărător binar a cărui buclă de numărare conține numerele multiplu de 5 din intervalul 0 – 40. Explicați pașii soluției, nu desenați doar schema circuitului.
7. Proiectați un generator de numere pseudo-aleatoare pe 4 biți cu o secvență de lungime maximă 12 (adică primul număr generat se repetă abia după 12 impulsuri de clock). Explicați pașii soluției.
8. Proiectați cu bistabile D sistemul numeric din figură, cu următoarele proprietăți:
  - a. pentru MOD = 0, pe următorul ceas se realizează deplasarea datelor  
Serial In  $\rightarrow$  Q<sub>3</sub>  $\rightarrow$  Q<sub>2</sub>  $\rightarrow$  Q<sub>1</sub>  $\rightarrow$  Q<sub>0</sub>.
  - b. pentru MOD = 1, se încarcă sincron în paralel codul de pe liniile de date D<sub>3</sub>-D<sub>2</sub>-D<sub>1</sub>-D<sub>0</sub>.



9. Implementați CLS-ul de la problema 4 folosind de data aceasta registrul de stări implementat cu numărător și generatorul stării următoare cu multiplexoare.