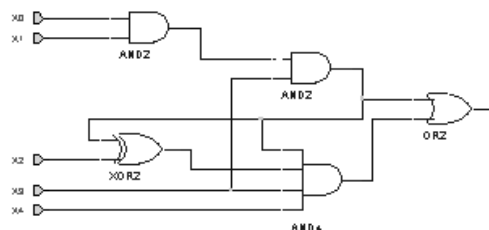


1. Se dă numărul $X = 1011001$.

- Presupunând că X este un număr întreg reprezentat în sistemul de numerație „Mărime cu semn”, obțineți reprezentarea lui în sistemul de numerație „Complementul lui 2”.
- Presupunând că X este un număr întreg reprezentat în sistemul de numerație „Mărime cu semn”, obțineți reprezentarea lui $-X$ în sistemul de numerație „Complementul lui 1”.
- Presupunând că X este un număr întreg reprezentat în sistemul de numerație „Complementul lui 2”, obțineți reprezentarea lui $-X$ în același sistem de numerație.

2. Se dă numărul $X = 1011001$.

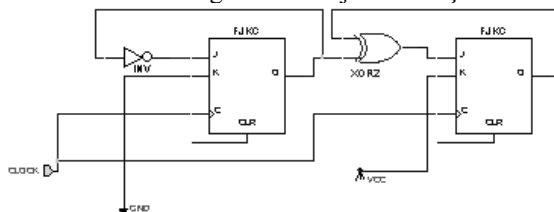
- Presupunând că X este un număr întreg reprezentat în sistemul de numerație „Mărime semn”, obțineți reprezentarea lui în sistemul de numerație „Complementul lui 2”.
- Presupunând că X este un număr întreg reprezentat în sistemul de numerație „Mărime cu semn”, obțineți reprezentarea lui $-X$ în același sistem de numerație.
- Presupunând că X este un număr întreg reprezentat în sistemul de numerație „Complementul lui 2”, obțineți reprezentarea lui $-X$ în același sistem de numerație.



3. Determinați dacă circuitul de mai sus este sau nu combinațional, pe baza unui algoritm expus și apoi aplicat pe acest caz.

4. Se dă funcția $f = \Sigma(1, 2, 4, 7, 8, 11, 13, 14)$.

- Să se exprime funcția în forma canonică normal disjunctivă
 - Să se exprime funcția în forma canonică normal conjunctivă
 - Să se implementeze cu porți SAU-EXCLUSIV.
 - Să se minimize funcția folosind ambele forme posibile.
5. Să se minimizeze prin metoda Quine-McCluskey funcția $f = \Sigma(0, 1, 3, 4, 5, 7, 9, 11, 12, 13, 20, 27, 29, 31)$ și apoi să se implementeze folosind numai porți SAU-NU.
6. Proiectați cu bistabili JK un numărător sincron direct care conține numerele prime din intervalul $[0-31]$. Discuție: modul de realizare a auto-inițializării și auto-corecției. Explicați soluția aleasă.
7. a) Proiectați un bloc de memorie FIFO având o dimensiune de 4 cuvinte a câte 8 biți fiecare. Explicați pe scurt cum ați ales soluția.
b) Să se determine graful de tranziții al circuitului din figura de mai jos. Discuție.

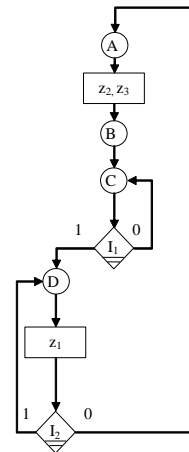


8. Se dau funcțiile: $f_1 = \Sigma(0, 1, 2, 3, 5, 8, 10, 14) + \Sigma_X(4, 6, 7)$; $f_2 = \Sigma(0, 3, 4, 5) + \Sigma_X(6, 7, 9)$.

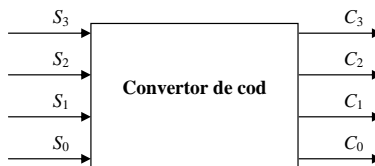
- Să se exprime f_1 în forma canonică conjunctivă.
- Să se minimizeze f_2 folosind forma minima conjunctivă.
- Să se minimizeze f_1 folosind forma minima disjunctivă.
- Să se implementeze f_1 folosind doar porți SI-NU.

9. Proiectați sistemul logic secvențial descris de organigrama alăturată, folosind metoda bazată pe numărător MSI:

- Desenați cutia neagră, evidențiind intrările, ieșirile și stările interne.
- Realizați implementarea efectivă, folosind pentru registrul de stări metoda bazată pe numărător MSI, iar pentru generarea ieșirilor folosiți decodificator cu poți logice. Explicați soluția pe parcurs.



- Arătați că MULTIPLEXORUL este o funcție universală și demonstrați pentru implementarea funcției $f = \Sigma(0, 1, 5, 6, 8, 14, 15)$.
 - Proiectați un convertor de numere pe 4 biți din *Mărime și semn* în *Complementul lui 2*.



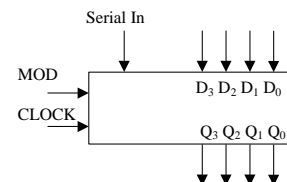
11. Implementați un DEMULTIPLEXOR 1:8 folosind un dispozitiv PLA (Programmable Logic Array) adecvat (trebuie să alegeți un dispozitiv PLA de dimensiune adecvată, să desenați structura lui internă și să explicați cum funcționează).

- Proiectați un PLA (Programmable Logic Array) care să implementeze sistemul de funcții prezentat mai jos. Desenați mai întâi cutia neagră a circuitului unde să identificați în mod clar intrările și ieșirile. În cadrul soluției folosiți numărul minim de resurse posibil și explicați succint cum ați ajuns la schema logică finală.

$$\begin{aligned} f_1 &= \Sigma(1,2,4) \\ f_2 &= \Sigma(3,4,7) \\ f_3 &= \Sigma(2,4,5) \\ f_4 &= \Sigma(3,8,9,11) \end{aligned}$$

- Proiectați cu bistabile D sistemul numeric din figură, cu următoarele proprietăți:

- pentru $MOD = 0$, pe următorul ceas se realizează deplasarea datelor Serial In $In \rightarrow Q_3 \rightarrow Q_2 \rightarrow Q_1 \rightarrow Q_0$.
- pentru $MOD = 1$, se încarcă imediat, în paralel, codul de pe liniile de date $D_3-D_2-D_1-D_0$.



14. Proiectați sistemul logic secvențial descris de organigrama alăturată, cu Memorie și Multiplexor:

- Desenați cutia neagră, evidențiind intrările, ieșirile și stările interne.
- Realizați implementarea efectivă, folosind metoda bazată pe Memorie și Multiplexor.

