

Ejercicios_U5_Componentes_Memoria:

1. **Latencia en Memoria:**
 - **Latencia:** Tiempo que tarda en acceder a los datos de la memoria desde que se aplica una dirección hasta que se obtiene el dato.
2. **Clasificación de Memorias:**
 - **Capacidad** (de menor a mayor): Cinta magnética, discos, memoria principal, caché, registro.
 - **Tiempo de acceso** (de menor a mayor): Registro, caché, memoria principal, discos, cinta magnética.
 - **Costo** (de menor a mayor): Cinta magnética, discos, memoria principal, caché, registro.
3. **Memoria ROM:**
 - **512 x 4:**
 - 9 entradas de dirección (porque $512 = 2^9$).
 - 4 líneas de entrada/salida de datos.
 - Almacena 512 palabras de 4 bits.
4. **Memoria RAM (4K x 8):**
 - **4K palabras y 8 bits de longitud** por palabra.
 - El selector de módulo de memoria debe estar **en bajo** para habilitar la memoria.
 - **Operación de lectura:** Las líneas I/O son salidas; para escritura, son entradas.
5. **Memorias Volátiles vs No Volátiles:**
 - **Volátil:** Pierde los datos al apagarse (ej. RAM).
 - **No volátil:** Mantiene los datos sin necesidad de energía (ej. ROM, Flash).
6. **Tipos de Memorias:**
 - **RAM:** Volátil, acceso aleatorio.
 - **ROM:** No volátil, solo lectura.
 - **PROM:** No volátil, programable una vez.
 - **EPROM:** No volátil, borrable con luz UV.
 - **EEPROM:** No volátil, borrable eléctricamente.
 - **Flash:** No volátil, rápida, y se usa en dispositivos USB.
7. **Diseño de Banco de Memoria RAM:**
 - Para diseñar un banco de 1 GB, se utilizan circuitos de 512M x 4 y 256M x 4.
 - **Decodificación de direcciones:** Se distribuyen los circuitos según las direcciones A0-A29.

Ejercicios_U5_Componentes_Procesador:

1. **Ciclo de Trabajo: Fetch - Decode - Execute:**
 - **Fetch:** El procesador obtiene la instrucción de la memoria.
 - **Decode:** La instrucción se decodifica para saber qué hacer.

- **Execute:** El procesador ejecuta la instrucción.
2. **Procesadores CISC:**
 - **Características:** Juego de instrucciones complejo, mayor consumo de energía, instrucciones de múltiples ciclos, microcódigo.
 - **Ejemplos:** Intel x86, AMD Athlon, Motorola 68000.
 3. **Procesadores RISC:**
 - **Características:** Juego de instrucciones simplificado, mayoría de instrucciones en un ciclo, menor consumo de energía, eficiencia de pipeline.
 - **Ejemplos:** ARM Cortex-A, IBM PowerPC, SPARC.
 4. **Comparación entre RISC y CISC:**
 - **Ciclo de instrucción promedio:** El RISC tiene un menor CPI (ciclos por instrucción) comparado con CISC, lo que lo hace más rápido en ejecución.
 5. **MIPS y Tiempo de Ejecución:**
 - Fórmula para calcular el **CPI**, **MIPS** (millones de instrucciones por segundo) y **Tiempo de ejecución**.
 - Ejemplo con un procesador de 40 MHz que tiene operaciones de enteros, datos transferidos, punto flotante y control.
 6. **Pipelining:**
 - **Pipelining** permite ejecutar múltiples instrucciones en distintas etapas de manera simultánea, mejorando la eficiencia y velocidad del procesador.
 7. **Procesador Superscalar:**
 - Puede ejecutar más de una instrucción por ciclo, utilizando múltiples unidades funcionales.
 8. **FLOPS:**
 - Medida de rendimiento para operaciones de punto flotante, como en supercomputadoras.
-

Ejercicios_U6_Almacenamiento_Externo:

1. **Discos Duros:**
 - **Velocidades típicas:** 7200 RPM y 5400 RPM.
2. **Componentes del Disco Magnético:**
 - **Superficies:** Caras del disco donde se almacena la información.
 - **Sectores:** Unidades de almacenamiento de 512 bytes.
 - **Pistas:** Caminos circulares en la superficie donde se graba la información.
 - **Cilindros:** Conjunto de pistas a la misma distancia del eje.
3. **Seagate SkyHawk ST8000VX0022:**
 - Especificaciones destacadas: 8TB, 5400 RPM, 256MB de caché, SATA 6Gb/s.
 - **Sectores:** 17,179,869,184 sectores.
 - **Cilindros:** 16,383.
4. **Cálculo de Capacidad y Transferencia:**
 - Ejemplo con discos rígidos: capacidad de 256GB y velocidad de transferencia de 93.75 Mb/s.

5. Tiempo de Lectura y Transferencia:

- Ejemplo de un disco de 300 MB con 815 cilindros y 19 cabezas, calculando el tiempo necesario para leer una pista y transferir los datos al CPU.