

6. Diseñar un banco de memoria RAM de 1 GByte. Se dispone de un circuito integrado de 512 M palabras de 4 bits y dos de 256 M palabras de 4 bits. Se pide:
- Indicar cuántos y cuáles circuitos integrados se van a usar.
 - Armar un mapa de memoria en el que se vea la primera dirección y la última para cada circuito integrado.
 - Decodificar los selectores de integrado (Chip Select).
 - Dibujar el circuito.

a. $1 \times 512 \text{ M} \times 4 \text{ bits } (\text{D}0 \text{ a D}3)$ $1 \times 512 \times 4 \text{ bits } (\text{D}4 \text{ a D}7)$
 $2 \times 256 \text{ M} \times 4 \text{ bits } (\text{D}0 \text{ a D}3)$ $2 \times 256 \times 4 \text{ bits } (\text{D}4 \text{ a D}7)$

acotemos los duplicados porque son de 4 bits

$$1 \text{ GB} = 2^9$$

$$1 \text{ K} = 2^{10} = 1024$$

$$1 \text{ M} = 1\text{K} \times 1\text{K} = 2^{10} \times 2^{10} = 2^{20}$$

$$1 \text{ G} = 1\text{M} \times 1\text{K} = 2^{10} \times 2^{20} = 2^{30}$$

$$\Rightarrow 256 \text{ M} = 2^9 \times 2^{20} = 2^{28} \quad \Rightarrow \text{A}_0 \text{ hasta A}_{27}$$

$$512 \text{ M} = 2^9 \times 2^{20} = 2^{29} \quad \Rightarrow \text{A}_0 \text{ hasta A}_{28}$$

Tenemos 3 circuitos integrados

1 de 512 y 2 de 256
IC1 e IC2

30 direc. de A0 hasta A29

b. Mapa de memoria

A ₂₉	A ₂₈	A ₂₇	A ₂₆	...	A ₀
0	0	0	0	...	0
0	0	1	1	...	1

1º direc. de IC1

últ. direc. de IC1, son todos 1, como va de A₀ - A₂₇, A₂₈ y A₂₉ en cero

0	1	0	0	...	0
0	1	1	1	...	1

la 1º direc. del 2º IC1 es sumarle 1 al últ. del IC anterior

últ. direc. de IC2, como es de 256 la últ. son siempre 1.

1	0	0	0	...	0
1	1	1	1	...	1

1º direc. IC3

últ. direc. IC3

Sabemos que está bien porque empezamos con todos ceros y terminamos con todos 1.

C.

A29	A28	
0	0	CS 1
0	1	CS 2
1	X	CS 3

d.

