Sprawozdanie

Inżynieria Układów Programowalnych

Nazwa ćwiczenia	Sterowanie wyświetlaczem LED	
Numer ćwiczenia	6	
Imię	Mateusz	
Nazwisko	Gabryel	
Numer indeksu	181329	
Kierunek	Elektronika i Telekomunikacja	
Numer grupy dziekańskiej	3	

Opis działania zadania:

Układ po zaprogramowaniu, umożliwia sterowanie wyświetlaczem LED. Głównym celem ćwiczenia jest sterowanie czterema cyframi wyświetlacza LED. Zaprojektowany układ poprzez ustawienie przycisków oraz przełączników wyświetla na wyświetlaczu LED dowolną 4-znakową liczbę szesnastkową wraz z przecinkami. Zaprojektowany układ składa się z dwóch komponentów: display oraz encoder & memory. Pierwszy z nich jest odpowiedzialny za sterowanie wyświetlania na poszczególnych segmentach wyświetlacza. Drugi z nich jest odpowiedzialny za kodowanie wprowadzonych bitów oraz przekazanie do wyświetlenia. W projekcie został zastosowany moduł dzielnika częstotliwości z zadania numer 5, aby umożliwić przełączanie wyświetlacza na kolejną cyfrę co 1 [ms]. W przeprowadzonej weryfikacji na płytce został wprowadzony na wyświetlacz LED numer indeksu studenta w postaci heksadecymalnej, przy czym 4 najstarsze cyfry zostały wprowadzone na kolejne wyświetlacze 7 – segmentowe, a najmłodsza cyfra została przedstawiona za pomocą kropek.

Numer indeksu studenta w postaci decymalnej: 181329

Numer indeksu studenta w postaci heksadecymalnej: 2C451

4 najstarsze cyfry wyświetlane na wyświetlaczach 7 – segmentowych: 2C45

Najmłodsza cyfra przedstawiona za pomocą kropek: 1

Układ posiada łącznie 12 przycisków:

NUMER PRZYCISKU	PRZYCISK	ZADANIE PRZYCISKU
1	SW7	Zapalenie kropki
1		wyświetlacza AN3
2	SW6	Zapalenie kropki
		wyświetlacza AN2
3	SW5	Zapalenie kropki
3	3,43	wyświetlacza AN1
4	SW4	Zapalenie kropki
•		wyświetlacza ANO
5	SW3	Ustawienie 4 – bitowej
		wartości
6	SW2	Ustawienie 4 – bitowej
	3112	wartości
7	SW1	Ustawienie 4 – bitowej
· · · · · · · · · · · · · · · · · · ·		wartości
8	SW0	Ustawienie 4 – bitowej wartości
9	BTN3	Wprowadzenie
9		wprowadzonej wartości na wyświetlacz AN3
		Wprowadzenie
10	BTN2	wprowadzonej wartości na
10		wyświetlacz AN2
		Wprowadzenie
11	BTN1	wprowadzonej wartości na
		wyświetlacz AN1
	BTN0	Wprowadzenie
12		wprowadzonej wartości na
		wyświetlacz AN0

Opis pliku top_encoder.vhd:

1.

2.

```
-- Mateusz Gabryel 181329 EiT 3
       library IEEE:
       use IEEE.STD_LOGIC_1164.ALL;
      use IEEE.STD_LOGIC_SIGNED.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;
      use IEEE.STD_LOGIC_ARITH.ALL;
      use STD.STANDARD.ALL;
 9 - ENTITY top_encoder IS
           PORT ( clk_i : in STD_LOGIC;
10
11
                    btn_i : in STD_LOGIC_VECTOR (3 downto 0);
                    sw_i : in STD_LOGIC_VECTOR (7 downto 0);
led7_an_o : out STD_LOGIC_VECTOR (3 downto 0);
12
                    led7_seg_o : out STD_LOGIC_VECTOR (7 downto 0)
16 END top_encoder;
18 ARCHITECTURE Behavioral OF top_encoder IS
20 - COMPONENT top_divider IS
          PORT ( clk_i: in STD_LOGIC;
22
                   rst_i: in STD_LOGIC;
23
                    clk_divider: out STD_LOGIC
25 - END COMPONENT;
27 COMPONENT top_display IS
         PORT ( led7_seg_o: out STD_LOGIC_VECTOR(7 downto 0);
led7_an_o: out STD_LOGIC_VECTOR(3 downto 0);
29
                    digit_i: in STD_LOGIC_VECTOR(31 downto 0);
display_clk: in STD_LOGIC;
30
31
32
                   rst_i: in STD_LOGIC
34 \(\hat{\rightarrow}\) END COMPONENT;
      signal a: STD_LOGIC_VECTOR (6 downto 0):= "1111111";
37
      signal digit_i: STD_LOGIC_VECTOR (31 downto 0);
38
      signal b: STD LOGIC;
40
42 🖯 divider: top_divider
        PORT MAP ( clk_i => clk_i, rst_i => '0',
43
45
                          clk_divider => b
46 🖨
                         );
48 🖨 display: top_display
49
        PORT MAP ( led7_seg_o => led7_seg_o,
                          led7_an_o => led7_an_o,
digit_i => digit_i,
50
51
                          display_clk => b,
53
                          rst_i => '0'
54 🖨
                         );
55
      WITH sw i(3 downto 0) SELECT -- realizacja przypisania selektywnego do zak
             a <= "0000001" WHEN "0000", -- 0
57
                    "1001111" WHEN "0001", -- 1
58
                     "0010111" WHEN "0001", -- 1
"0010010" WHEN "0010", -- 2
"0000110" WHEN "0011", -- 3
59
60
61
                      "1001100" WHEN "0100", -- 4
                     "0100100" WHEN "0101", --
                                                                                                         85 (P)
86 · · ·
87 · · ·
88 (P)
                                                                                                                       if(sw_i(5) = '1') then digit_i(8) <= '0'; -- kropka dla AN1
                     "0100000" WHEN "0110",
"0001111" WHEN "0111",
63
                                                                                                                              digit i(8) <= 'l';
64
                                                                                                                       END if;
                     "0000000" WHEN "1000", -- 8
65
                                                                                                         89 :
90 🖨
                     "0000100" WHEN "1001", -- 9
66
                                                                                                                      if(sw_i(6) = '1') then digit_i(16) <= '0'; -- kropka dla AN2
    else
    digit_i(16) <= '1';
END if;</pre>
                                                                                                         90 $\begin{align*}
91 \\
92 \\
93 \\
94 \\
95 \\
\end{align*}
67
                     "0001000" WHEN "1010", -- A
                     "1100000" WHEN "1011",
68
                                                    -- B
                      "0110001" WHEN "1100", -- C
69
                      "1000010" WHEN "1101", -- D
70
                                                                                                                       if(sw_i(7) = '1') then digit_i(24) <= '0'; -- kropka dla AN3
                     "0110000" WHEN "1110", -- E
                                                                                                                       digit_i(24) <= '1';
END if;</pre>
                     "0111000" WHEN "1111", -- F
                                                                                                         "111111" WHEN others; -- ? (nieokreslone)
73
                                                                                                                       -- vpisanie ustavionej vartosci na odpoviedni segment if(btn_i(0) = 'l') then digit_i(7 downto 1) <= a; -- vpisanie na ANO END if; l(btn_i(1) = 'l') then digit_i(15 downto 9) <= a; -- vpisanie na ANI
75 PROCESS(clk_i, sw_i, btn_i,a)
                                                                                                                       END if; if(btn_i(2) = '1') then digit_i(23 downto 17) <= a; -- *pisanie na AN2
78 🖨
            \verb|if(rising_edge(clk_i)|| then \\
                                                                                                                       if(btn_i(3) = '1') then digit_i(31 downto 25) <= a; -- wpisanie na AN3
79
80 🖨
                 if(sw_i(4) = '1') then digit_i(0) <= '0'; -- kropka dla ANO
                      else
82
                          digit_i(0) <= '1';
83 🖨
                 END if;
```

3.

84 :

- 1. Deklaracja użycia biblioteki IEEE oraz deklaracja użycia pakietów i ich składników.
- 2. Deklaracja przydziału portów:
 - clk_i: zegar wejściowy
 - btn i: przyciski umożliwiające wprowadzenie wartości na poszczególne wyświetlacze
 - sw_i: przyciski wprowadzające wartości
 - led7_an_o: pojedyncza część wyświetlacza LED
 - led7 seg o: segmenty pojedynczego wyświetlacza
- **3.** Realizacja przypisania selektywnego do zakodowania wprowadzanych wartości z postaci binarnej na postać heksadecymalną.
- 4. Włączenie kropek dziesiętnych danego segmentu wyświetlacza LED.
- **5.** Przepisanie wprowadzonej oraz zakodowanej wartości na żądany za pomocą przycisków BTNx segment wyświetlacza LED.

Do prawidłowego działania układu na płytce FPGA jest potrzebny plik constraint iup6.xdc:

```
3 create clock -add -name sys_clk_pin -period 10.00 -waveform {0 5} [get ports { clk_i }];
 4 #virtual DIP Switches
7 set_property -dict { PACKAGE_PIN F16 | IOSTANDARD LVCMOS33 } [get_ports { sw_i[2] }];
8 set_property -dict { PACKAGE_PIN D14 | IOSTANDARD LVCMOS33 } [get_ports { sw_i[3] }];
9 set_property -dict { PACKAGE_PIN G18 | IOSTANDARD LVCMOS33 } [get_ports { sw_i[4] }];
10 set_property -dict { PACKAGE_PIN F18 | IOSTANDARD LVCMOS33 } [get_ports { sw_i[5] }];
11 set_property -dict { PACKAGE_PIN E17 | IOSTANDARD LVCMOS33 } [get_ports { sw_i[6] }];
13 #virtual Buttons
18 | #7-segment display
19 : #segments (active low)
20 set property -dict { PACKAGE_PIN T10 IOSTANDARD LVCMOS33 } [get_ports { led7_seg_o[7] }]; #IO_L24N_T3_A00_D16_14 Sch=ca
26 set property -dict { PACKAGE_PIN L18 | IOSTANDARD LVCMOS33 } [get_ports { led7_seg_o[1] }]; #IO_L4P_T0_D04_14 Sch=cg
27 set_property -dict { PACKAGE_PIN H15 | IOSTANDARD LVCMOS33 } [get_ports { led7_seg_o[0] }]; #IO_L19N_T3_A21_VREF_15 Sch=dp
28 : #digits (active low)
29 set_property -dict { PACKAGE_PIN J17 IOSTANDARD LVCMOS33 } [get_ports { led7_an_o[0] }]; #IO_L23P_T3_F0E_B_15 Sch=an[0]
30 set property -dict { PACKAGE_PIN J18 IOSTANDARD LVCMOS33 } [get ports { led7_an_o[1] }]; #IO_L23N T3 FWE B 15 Sch=an[1] 31 set property -dict { PACKAGE_PIN T9 IOSTANDARD LVCMOS33 } [get_ports { led7_an_o[2] }]; #IO_L24P_T3_A01_D17_14 Sch=an[1]
                                          IOSTANDARD LVCMOS33 } [get_ports { led7_an_o[2] }]; #IO_L24P_T3_A01_D17_14 Sch=an[2]
32 set property -dict { PACKAGE_PIN J14 IOSTANDARD LVCMOS33 } [get_ports { led7_an_o[3] }]; #IO_L19P_T3_A22_15 Sch=an[3]
33 ## Configuration options, can be used for all designs
34 set property CONFIG VOLTAGE 3.3 [current design]
35 | set property CFGBVS VCCO [current design]
```

Opis pliku top_display.vhd:

```
-- Mateusz Gabryel 181329 EiT 3
                    library IEEE;
                    use IEEE.STD_LOGIC_1164.ALL;
                    use IEEE.STD_LOGIC_SIGNED.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;
 1.
                    use IEEE.STD_LOGIC_ARITH.ALL;
                    use STD.STANDARD.ALL;
                9 DENTITY top_display IS
                      10
               12
                              digit_i: in STD_LOGIC_VECTOR(31 downto 0);
2.
               13
                              display_clk: in STD_LOGIC;
                             rst_i: in STD_LOGIC
               14
               15
                            );
               16 END top_display;
               18 \stackrel{.}{\ominus} ARCHITECTURE Behavioral OF top_display IS
               19
                    signal counter_display : INTEGER := 0; --licznik do rejestru
               20
                     BEGIN
                     WITH counter_display SELECT --realizacja przypisania selektywnego do realizacji rejestru przesuwne
               21
               22
                        led7_an_o <= "0111" WHEN 1, -- AN3
                                      "1011" WHEN 2, -- AN2
               23
                                      "1101" WHEN 3, -- AN1
"1110" WHEN 4, -- AN0
               24
               25
 3.
               26
                                      "0000" WHEN OTHERS;
               27
                        WITH counter_display SELECT
               28
                         led7_seg_o <= digit_i(31 downto 24) WHEN 1, -- AN3</pre>
               29
                                       digit_i(23 downto 16) WHEN 2, -- AN2
                                       digit_i(15 downto 8) WHEN 3, -- AN1 digit_i(7 downto 0) WHEN 4, -- AN0
               30
               31
               32
                                        "00000000" WHEN OTHERS;
               34 🗇 PROCESS (display_clk, rst_i)
               35
               36
                    BEGIN
                        if(rst_i = '1') then -- reset
                             counter_display <= 0;
               39
                         elsif(rising_edge(display_clk)) then
                                if(counter_display=4) then -- zmiana z ANO na AN3 (symulacja)
    counter_display <= 1; -- AN3</pre>
               40 🖨
4.
               41
               42
                                     counter_display <= counter_display+1; -- dalsze kroki rejestru przesuwnego</pre>
               44 🖨
                                END if;
                                END if;
               46 END PROCESS;
               47 🗀 END Behavioral;
```

- 1. Deklaracja użycia biblioteki IEEE oraz deklaracja użycia pakietów i ich składników.
- **2.** Deklaracja przydziału portów:
 - led7_seg_o: segmenty pojedynczego wyświetlacza
 - led7_an_o: pojedyncza część wyświetlacza LED
 - digit i: wejście zakodowanych wartości
 - display_clk: zegar wyświetlacza
 - rst_i: reset asynchroniczny
- **3.** Realizacja przypisania selektywnego do realizacji rejestru przesuwnego, potrzebnego do włączania pojedynczych części wyświetlacza LED ANx oraz potrzebnego do wpisania zakodowanych wartości.
- **4.** Realizacja licznika i zmiany segmentów.

W pliku tb_led_display.vhd została wykonana symulacja:

```
-- Mateusz Gabryel 181329 EiT 3
           library IEEE;
           use IEEE.STD_LOGIC_1164.ALL;
 5 ENTITY th IS
 8 - ARCHITECTURE Behavioral OF tb IS
10 COMPONENT top encoder IS
                OMPONENT top_encoder IS

PORT (clk_i: in STD_LOGIC;

btn_i: in STD_LOGIC_VECTOR (3 downto 0);

sw_i: in STD_LOGIC_VECTOR (7 downto 0);

led_an_o: out STD_LOGIC_VECTOR (3 downto 0);

led7_seg_o: out STD_LOGIC_VECTOR (7 downto 0)
17 @ END COMPONENT top encoder;
19 signal clk_i : STD_LOGIC := '0';
     signal off.; STD_LOGIC_VECTOR (3 downto 0) := "00000";
signal btn_i : STD_LOGIC_VECTOR (3 downto 0) := "000000000";
signal sw_i : std_logic_vector (7 downto 0) := "000000000";
signal led7_an_o : STD_LOGIC_VECTOR (3 downto 0) := "1111";
signal led7_seg_o : STD_LOGIC_VECTOR (7 downto 0) := "1111111";
constant PERIOD: TIME := 10 ns; -- 100 MHz
                    PORT MAP ( clk_i => clk_i,
                                             btn_i => btn_i,

sw_i => sw_i,

led7_an_o => led7_an_o,

led7_seg_o => led7_seg_o
34 📥
         clk_i <= NOT clk_i AFTER PERIOD/2; -- realizacja prostego zegara
                  BEGIN
                             N

WAIT FOR 4 ms; -- AN3

btn_i(3) <= 'l';

btn_i(2) <= '0';

btn_i(1) <= '0';

btn_i(0) <= '0';

sw_i(0) <= '1';

sw_i(1) <= 'l';
43
44
 45
46
                                 sw_i(2) <= 'l';
sw_i(3) <= 'l';
49
                           -- kropki

sw_i(4) <= 'l';

sw_i(5) <= 'l';

sw_i(6) <= '0';

sw_i(7) <= '0';

WAIT FOR 2 ms; -- i

btn_i(3) <= '0';

btn_i(2) <= 'l';
51
53
54
55
56
57
                                 btn_i(2) <= '1';
btn_i(1) <= '0';
                                 btn_i(0) <= '0';
58
59
                               swil(0) <= '0';
sw_i(0) <= '0';
sw_i(1) <= '1';
sw_i(2) <= '0';
sw_i(3) <= '1';</pre>
 60
61
62
                       -- kropki

sw_i(4) <= 'l';

sw_i(5) <= '0';

sw_i(6) <= '0';

sw_i(7) <= 'l';

WAIT FOR 2 ms; -- ANI

btn_i(3) <= '0';

btn_i(2) <= '0';
 64
65
66
67
68
69
70
71
72
73
74
75
76
77
78
79
                                 btn_i(1) <= '1';
btn_i(0) <= '0';
                                 sw_i(0) <= '0';
sw_i(1) <= '0';
sw_i(2) <= '0';
sw_i(3) <= '0';
                                 sw_i(4) <= '1';
                           sw_1(4) <= 'l';

sw_i(5) <= '0';

sw_i(6) <= 'l';

sw_i(7) <= '0';

WAIT FOR 2 ms; -- ANO

btn_i(3) <= '0';

btn_i(2) <= '0';
 80
81
82
83
84
                                  btn_i(1) <= '0';
btn_i(0) <= '1';
 85
   86
87
                                    sw_i(0) <= '1'
sw_i(0) <= '0';
sw_i(1) <= '1';
                                     sw_i(1) <= '1';
sw_i(2) <= '0';
sw_i(3) <= '0';
   89
   91
                                       sw_i(4) <= '0';
sw_i(5) <= '1';
sw_i(6) <= '0';
   93
                                         sw_i(7) <= '1';
   97 A END PROCESS:
   98 END Behavioral;
```

Wyniki symulacji:

