學號:r07943095　　姓名:劉世棠　　系級:EDA 碩一

1. Fault 是指較基礎層面上的錯誤，如短路、bug;Error 則是 fault 造成資訊上的錯誤;Failure 則是錯誤的訊息導致系統的結果錯誤

2. 三個例子:

   (1)祕魯航空 603 號班機因為高度計數值錯誤(failure)最終導致墜機。

   (2)車諾比的核電廠因為控制棒在發生時變形而無法有效發生作用，所以最終連鎖反應造成輻射汙染。

   (3)伊朗航空 655 班機因為被文森斯號(在兩伊戰爭時)誤認為戰鬥機而被擊落，造成機上乘客全數罹難。

3. Reliability R(t)是代表從 0 到 t 的期間內都可以使用的機率，像是飛機就必須要有 high reliability，因為中間不能提供正確的資訊會導致重大災難。

4. 比較:

   (1)Reliability 是從 0 到 t 都要正確運作的機率，而 availability 則是在時間為 t 時可以正常運作即可。

   (2)如果系統不能復原，則在系統一直運作的情況下 A(t)等於 R(t)。

   (3)因為在系統不可復原的情況下 R(t) = A(t)，所以 A(t) = $e^{-\lambda t}$, λ 是 failure rate。

5. 以一年 365 天為基準:

   (1)90%:36.5 天

   (2)75%:91.25 天

   (3)50%:182.5 天

6. 以一年 365 天為基準，則 A(t) = (365*24*60 - 3) / (365*24*60) = 99.99943%

7. 硬體 fault 是指 defect;軟體 fault 是指 bug

8. 因為硬體上的 redundancy 是為了防止 defect，而 defect 並不是在每次製造都會發生，而運作過程中也不一定會每個零件都壞掉，與之相對，軟體如果也使用一樣的程式碼，那 bug 一樣會存在，故不能混為一談。

9. 因為 $f_{sd} = x_{n+1} f + x'_{n+1} f_d$，因為 dual function 是指給予相反的 input pattern 則他的輸出也會相反，所以當 Xn+1 為 1 時，fsd 會等於 f 吃原本的 pattern，此時將輸入 pattern 反向後餵入(0->1,1->0)，則 fsd 會等於 f'（因為 fd 吃反向 pattern 會是 f'），所以輸出剛好反過來，self-dual 成立。

10. 首先我不忽略 undetected fault(如:數值為 1 且 stuck at 1)，因為要兩個 PI 都 stuck-at-0 才能將 fault 傳到 PO，故:

    PO stuck-at-0 : P0^2

    P1 stuck-at-1 : 2*P1-P1^2

11.Fault 比較

(1)Permanent fault 會一直存在。

(2)Intermittent fault 是會有週期性的出現和消失的 fault。

(3)Transient fault 是指暫時性的，如高能粒子所造成的 fault。

(4)因為電路中會有 fan-out，所以單個 fan-out 在多個 bit 可能會造成影響，其餘的就像是 redundant information 的設計也有可能會有這樣的影響。

12.題組:

(1)因為 bridge fault 有可能會有 feedback，所以會有機會產生記憶效果，因而不能只使用單一 stuck-at-fault 去做建模組的動作，不過若是兩條訊號互相 dual 則會有可能被 model 成 stuck-at-fault。

(2)如果這邊是只模擬的話我認為是可以的，因為電晶體會有 driving 能力的強弱，所以可能會有 wire-or、wire-and，而這些便可以被模擬成額外電路，不過並非所有都可以適用。

13.如果 F= D + E + F 且 D=A+B ,E=B+C ,F=C+A，則 E stuck-at-0 不會造成 error 出現。

14.假設一年為 365 天，且第一年非閏年: 1-(1-failure rate)^(365X5X24+1) = 0.0053%

MTTF = 1/failure_rate = 826446280 (hr)

15. 題組:

(1)因為 R(t)在 failure rate 穩定時為$e^{-(failure\ rate)t}$，所以

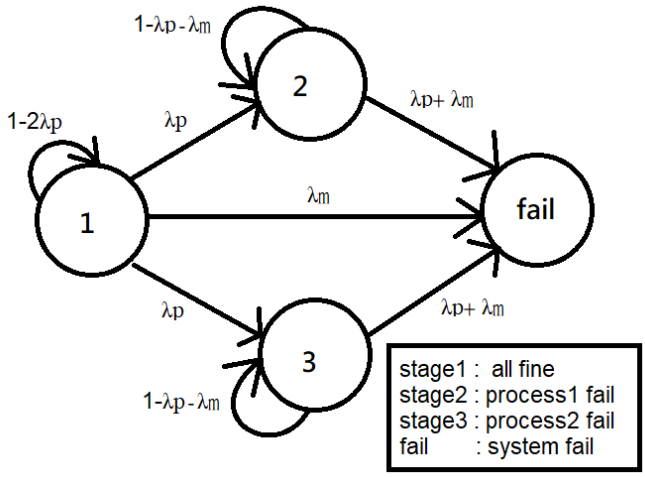
failure_rate = -ln(R(t))/t = 4.66x10-6 per hour , t = 365x24

(2)R_parallel(t) = $1 - \prod(1 - R(t)) = 1 - 0.0016 = 99.84\%$ 。

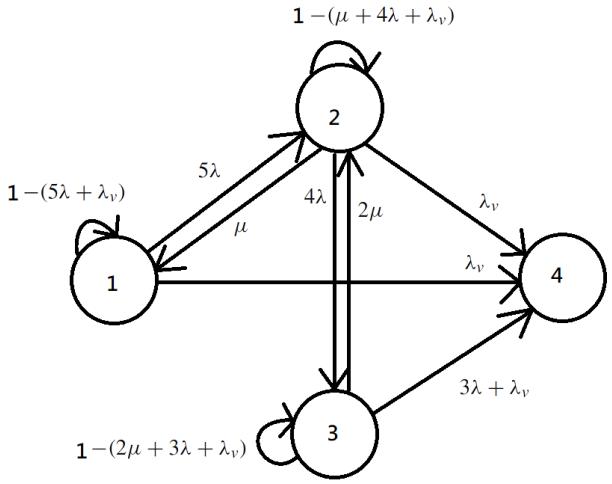
16. R(t) =

$$R1(t) \times \left(1 - (1 - R4(t)) \times \left(1 - R2(t) \times \left(1 - (1 - R2(t)) \times (1 - R2(t))\right)\right)\right)$$

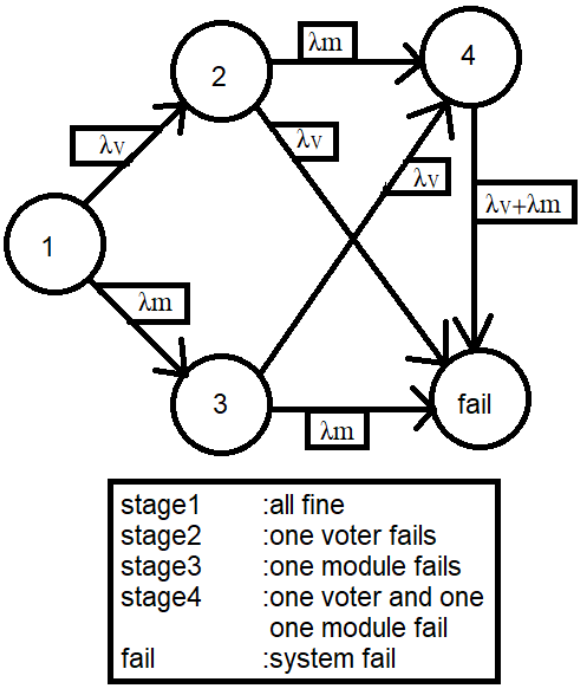
17. Markov:



18. Markov:



19.Markov:



stage1	:all fine
stage2	:one voter fails
stage3	:one module fails
stage4	:one voter and one one module fail
fail	:system fail

20.Compare:

(1)Watchdog timer 有著便宜、簡單的優點，但是他是假設 module 是整個一起壞，所以一旦不符合假設，那這個 watchdog timer 將無法偵錯。

(2)Heartbeats 也是類似的功能，不過這邊可以透過溝通去調整他的週期，作出更聰明的選擇，而缺點也一樣，它也是假設只要有按時回應則 module 就會正常運作(實際上並非如此)。