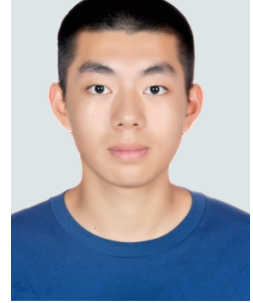


# 龚开宸

手机：18270359936 · 邮箱：kaichen@email.ncu.edu.cn

性别：男 · 籍贯：江西



## 基本信息

GPA: 3.72 / 4

专业排名: 12 / 211 (5.3%)

语言技能: CET-4: 571 CET-6: 568

本科院校: 南昌大学-计算机科学与技术 (211 工程, 双一流建设高校)

## 项目经历

### XV6 操作系统内核改进

XV6 是一个类 unix 操作系统。在阅读源码和官方手册的基础上, 为 XV6 增加了新功能, 优化了 XV6 的性能。在项目加深了对操作系统的理解, 锻炼了系统编程的能力。

功能实现:

- 为 XV6 增加了 backtrace, sysinfo 等系统调用。backtrace 可以根据栈帧打印函数调用链, 能够提升调试的效率。sysinfo 能在终端打印出系统目前所可用的内存大小和目前非阻塞状态的进程数量, 能有效的监控系统运行情况。
- 为 XV6 添加一个用户中断, 可通过系统调用设置周期性的执行用户指定的 handler 函数。这个功能可以为一些计算密集型程序的设计调试提供帮助。
- 为 XV6 进行了写时复制 (copy on write)。在使用 fork 创建子进程时, 不分配新空间, 只拷贝引用。当子进程试图修改资源内容时, 再为其分配物理内存。

### 基于 Logisim 的 RISC-V CPU

使用 Logisim 实现了二级流水的 RISC-V CPU。支持 R, I, S, B, U, J 六种类型的指令, 共 35 条。

实现过程:

- 模块化设计 将 CPU 分为 5 个子模块: ALU、RegFile、Imm-Gen、Data Path 和 Control Logic。
- 指令实现 先完成 ALU、RegFile 模块, 之后从 I 型指令开始, 不断完善 Data Path、Control Logic 和 Imm-Gen。完成一类指令后, 对 CPU 进行集成测试。
- 流水线设计 将 CPU 的运行过程分为两个阶段, 取指令 (IF) 和指令执行 (EX)。在两个阶段之间, 通过寄存器保存程序计数器 (PC) 和 PC 对应的指令 (INS), 此外, 还需通过控制信号 PCsel 和多路选择器来解决因条件转移指令带来的控制冒险。

### 基于经典卷积神经网络的图片分类

阅读经典神经网络论文, 并尝试复现。

- 数据集 CIFAR-10, 训练框架 Pytorch, 训练平台 NVIDIA 3070 (内存 8G)。
- 阅读了经典神经网络 AlexNet、VGG、GoogLeNet 以及 ResNet 的相关论文。对论文中采用的训练方案进行了复现此外还了解 batch normalization、kaiming 初始化等相关论文工作。
- 结论 VGG 网络占用内存最大 (batch size 为 128 下, 内存占用为 7648MB); 采用预训练的 ResNet 分类效果最好, 正确率为 98.3%。

## 编程技能

熟悉 cpp / c、java、python、Android 开发以及 Linux 系统的使用。

## 荣誉奖项

2021-2022 学年一等奖学金、优秀共青团员、社会活动积极分子等。

## 社会活动

- 南昌大学新媒体研发部成员, 为部门同学提供 Linux 基础的课程培训。(2021-2023)
- 南昌大学百年校庆志愿者 (2021), 第八届互联网 + 创新创业大赛志愿者 (2021)。活动期间, 为老师、同学提供技术支持。