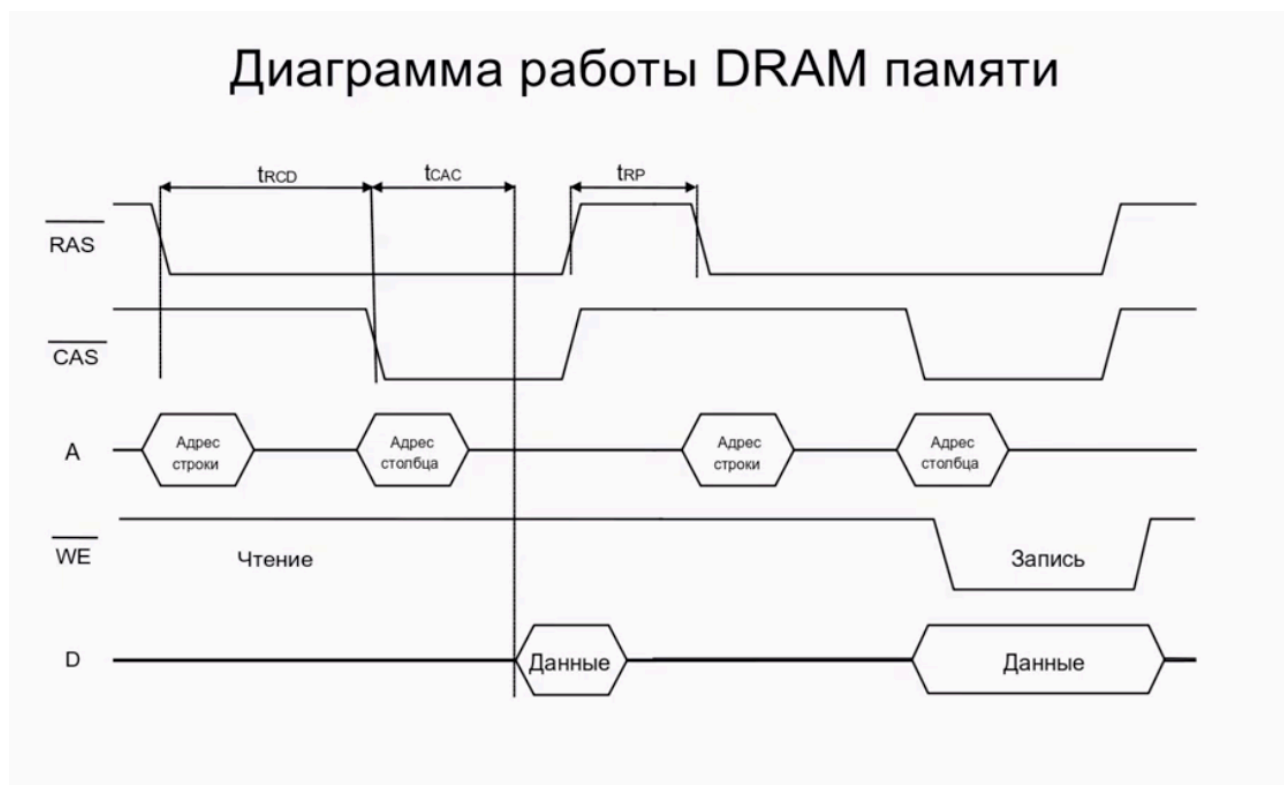


2. Диаграмма работы DRAM памяти



Адрес передается в виде двух частей: адрес строки и адрес столбца, сопровождается они сбросом своих строб (RAS - сигнал CS (cheap select), определяет, что память находится в рабочем состоянии, CAS (можно считать полностью необходимой информацией для работы памяти)).

Между передачей адресов некоторая задержка t_{rcd} (RAS to CAS Delay).

После этого выдается адрес столбца, за это время успели усилить и регенерировать информацию целой строки, после этого можно выдать адрес столбца, и выбираем из строки некоторые данные.

Еще проходит время t_{cac} (CAS Delay, задержка после CAS до выдачи данных). Данные появляются на шине и могут находиться достаточно долго, до момента, пока мы не сбросим сигнал CS или RAS - это говорит, что выходные буфера закрываются, сигнал не RAS используется для перезарядки линии чтения записи (t_{rp} , RAS Precharge).

После этого, например, начинается запись, снова сбрасывается RAS, выдали адрес строки, столбца, говорим, что будем сейчас записывать (то есть операция относится к текущей транзакции, передается вместе с адресом столбца), микросхема также выбирает данные, но дает возможность передать входные данные в микросхему памяти.

Данные фиксируются в момент переключения CAS в 0 (данные буфериизированны, чтобы сформировать устойчивые сигналы управления внутри)