# Πανεπιστήμιο Θεσσαλίας - Τμήμα Ηλεκτρολόγων Μηχανικών και Μηχανικών Υπολογιστών

## ΗΥ330 - Ψηφιακά Συστήματα VLSI

Χειμερινό Εξάμηνο - Ακαδημαϊκό Έτος 2016-2017

#### 2ο Σύνολο Ασκήσεων

 $14/10/2016 \epsilon \omega \varsigma 31/10/2016$ 

Χ. Σωτηρίου

## 1η Άσκηση

Για τρανζίστορ NMOS και PMOS, με  $W=3\mu m, L=2\mu m,$  τάσης 2.5V, διεργασίας MOSIS-TSMC  $0.25\mu m,$  και χρησιμοποιώντας τα σχετικά μοντέλα SPICE επιπέδου 3:

#### (α) Χαρακτηριστικές Ids/(Vds, Vgs)

Κάνοντας στατική ανάλυση σημείου πόλωσης, δηλ. DC, σχηματίστε τις χαρακτηριστικές των δυο τύπων τρανζίστορ, και συγκεκριμένα το ρεύμα  $Ids_{n,p}$  ως προς  $Vgs_{n,p}$  και  $Vds_{n,p}$ , με ανάλυση 0.25V.

- Σχολιάστε τις χαρακτηριστικές, εντοπίζοντας τα σημεία Vds = Vgs Vt, και τις κάθετες αποστάσεις ως προς το Vgs.
- Υπολογίστε (i) την στιγμιαία αντίσταση  $R_{eqabs} = \frac{V}{I}$ , και (ii) την ισοδύναμη μέση αντίσταση  $R_{eqav} = \frac{\Delta V}{\Delta I}$  για την περιοχή κορεσμό των τρανζίστορς, για τις εξής τιμές του Vgs:  $\{0.8,\,1.2,\,2,\,2.5\}$ . Σχολιάστε τις διαφορές στις τιμές στιγμιαίας και μέσης αντίστασης και τις διαφορετικές τιμές συναρτήσει του Vgs.

## (β) Ισοδύναμη Αντίσταση RC Τρανζίστορ

Χρησιμοποιώντας ενα NMOS για την εκφόρτιση, και ενα PMOS για την φόρτιση (δυο διαφορετικές προσομοιώσεις) ενός πυκνωτή μεγέθους της αρεσκείας σας (σας προτείνεται C=0.1 pF) υπολογίστε την μέση ισοδύναμη αντίσταση των δυο τύπων τρανζίστορ.

Σχολιάστε τις τιμές που υπολογίσατε ως προς: (i) τον τύπο του τρανζίστορ, και (ii) σε σχέση με τα αποτελέσματα του (α).

# 2η Άσκηση

Για τους ίδιους τύπους τρανζίστορ της 1ης Άσκησης, πραγματοποιώντας μεταβατική ανάλυση στο NGSPICE, υπολογίστε την Τάση Κατωφλίου,  $V_T$ , προσομοιώνοντας τις συνθήκες της πτώσης τάσης που επιδεικνύουν τα τρανζίστορ οταν συνδέονται σε σειρά.

Τροποποιήστε την προσομείωση για δυο όμοια τρανζίστορ σε σειρά. Πόση είναι η συνολική πτώση τάσης και γιατί;

### 3η Άσκηση

Θεωρήστε εναν αντιστοφέα, με τρανζίστορ NMOS και PMOS,  $W=3\mu m,~L=2\mu m,$  τάσης 2.5V, διεργασίας MOSIS-TSMC 0.25 $\mu m$ .

#### (α) Καμπύλη Μεταβίβασης Vout/Vin

Κάνοντας ανάλυση στατικού σημείου πόλωσης, δηλ. DC, σχηματίστε την χαρακτηριστική καμπύλη μετάβασης του αντιστροφέα. Υπολογίστε, βάση της παράστασης τα:  $V_M$ ,  $V_{OH}$ ,  $V_{IH}$ ,  $V_{IL}$ , και βάση αυτών τα περιθώρια αναλογικών τιμών δυναμικού της πύλης (θορύβου) που αντιστοιχούν στο λογικό 0 και λογικό 1.

Αλλάξτε το μέγεθος των τρανζίστορ (κατά το λιγότερο δυνατό), έτσι ώστε να δημιουργήσετε συμμετρία στα παραπάνω περιθώρια. Σχολιάστε την τροποποίηση σε αυτά, τι αλλάξατε και με ποιό φυσικό φαινόμενο σχετίζεται.

#### (β) Κλιμάκωση Τάσης και Καμπύλη Μεταβίβασης

Τι θα συμβεί στα περιθώρια θορύβου και στην κατανάλωση, αν κλιμακώσουμε το δυναμικό της τάσης προς τα κάτω; Θα υπάρχει βελτίωση η επιδείνωση τους; Παράξτε τις αντίστοιχες καμπύλες μετάβασης για  $Vdd = \{0.7, 1.2, 1.8\}$ .

Μετρήστε και σχολιάστε τις τροποποιήσεις στα περιθώρια τιμών. Επιπλέον μετρήστε το μέσο στατικό ρεύμα για κάθε σημείο (και για τα 2.5V). Υπολογίστε την μέση ισχύ για την κάθε τιμή του Vdd και σχηματίστε σχετική γραφική παράσταση. Τι συμπέρασμα βγάζετε για ισχύ και κατανάλωση;

# 4η Άσκηση

Θεωρήστε τις παρακάτω δυαδικές συναρτήσεις.

$$f_{aoi21} = (a+bc)'$$

$$f_{oai31} = (ab+b(c+d))'$$

$$f_{maj} = (ab+bc+ac)'$$

$$f_{aoi22} = (ac+bd)'$$

## (α) Σχεδίαση Σχηματικου καί Ορισμός μεγεθών τρανζίστορ

Σχεδιάζοντας το σχηματικό υλοποίησης των παραπάνω δυαδικών συναρτήσεων ως στατικές πύλες CMOS, με τον μικρότερο δυνατό αριθμό τρανζίστορ, υπολογίστε τα μεγέθη των τρανζίστορ έτσι ώστε η συνολική αντίσταση που εμφανίζουν τα δίκτυα ανέκλυσης, καθέλκυσης να είναι  $6.5 \mathrm{k}\Omega$ .

 $\Delta$ ίνονται οι ισοδύναμες αντιστάσεις τρανζίστορ NMOS και PMOS ως  $13 k\Omega$  και  $31 k\Omega$  αντίστοιχα, για τάση 2.5 V,  $W=L=2\lambda$ , και για διεργασία  $0.25 \mu m$ , όπου  $\lambda=0.125 \mu m$ .

#### (β) Σχεδίαση Γραμμοδιαγραμμάτων

Για κάθε πύλη που σχεδιάσατε στο (α) σχεδιάστε το αντίστοιχο αδιάστατο γραμμοδιάγραμμα που επιδεικνύει την σχεδίαση της διάταξης των τρανζίστορ και των διασυνδέσεων.

#### (γ) Σχεδίαση Κάτοψης

Σχεδιάστε στο Magic, στην τεχνολογία SCMOS, τα γραμμοδιαγράμματα ως standard cells βιβλιοθήκης EDA.

Επιβεβαιώστε την ορθή λειτουργία τους, χρησιμοποιώντας το NGSPICE και επιδείξτε τις σχετικές κυμματομορφές.

#### (δ) Ανάλυση Χωρητικοτήτων Κάτοψης

Εκφράστε για την πύλη AOI21 του  $(\gamma)$ , το εμβαδό και περίμετρο της διάχυσης του κάθε τρανζίστορ, και υπολογίστε τις χωρητικότητες διάχυσης για την μετάβαση  $1 \rightarrow 0$  στην έξοδο.

 $\Delta$ ίνονται:

$$C_{j} = 2\frac{fF}{\mu m^{2}},$$
 
$$C_{jsw} = 0.28\frac{fF}{\mu m},$$
 
$$K_{nj} = 0.57, K_{njsw} = 0.61, K_{pj} = 0.79, K_{pjsw} = 0.86$$

## (ε) Ανάλυση Καθυστέρησης

Για την πύλη AOI21, χρησιμοποιώντας το μοντέλο καθυστέρησης Elmore, υπολογίστε την χείριστη καθυστέρηση του δικτύου καθέλκυσης, βάση των χωρητικοτήτων του (δ), όταν η πύλη οδηγεί την συνολική χωρητικότητα που παρουσιάζουν τέσσερις όμοιες της.

## 5η Άσκηση

Θεωρήστε την παρακάτω υλοποίηση του Πλήρους Αθροιστή με 4 συνολικά πύλες:

$$C'_{out} = (AB + AC_{in} + BC_{in})'$$

$$C_{out} = (C'_{out})'$$

$$S'_{out} = (ABC_{in} + C'_{out}(A + B + C_{in}))'$$

$$S_{out} = (S'_{out})'$$

# (α) Σχεδίαση Σχηματικου καί Ορισμός μεγεθών τρανζίστορ

Σχεδιάστε το σχηματικό υλοποίησης του Πλήρους Αθροιστή, ως στατική πύλη CMOS, με τον μικρότερο δυνατό αριθμό τρανζίστορ, και υπολογίστε τα μεγέθη των τρανζίστορ έτσι ώστε η συνολική αντίσταση που εμφανίζουν τα δίκτυα ανέκλυσης, καθέλκυσης να είναι  $6.5 \mathrm{k}\Omega$ .

 $\Delta$ ίνονται οι ισοδύναμες αντιστάσεις τρανζίστορ NMOS και PMOS ως  $13 k\Omega$  και  $31 k\Omega$  αντίστοιχα, για τάση 2.5 V,  $W=L=2\lambda$ , και για διεργασία  $0.25 \mu m$ , όπου  $\lambda=0.125 \mu m$ .

Σχολιάστε τον συνολικό, απαιτούμενο αριθμό τρανζίστορ για το συγκεκριμένο κύκλωμα.

#### (β) Σχεδίαση Γραμμοδιαγραμμάτων

Για τις δυο πύλες,  $C'_{out}$ ,  $S'_{out}$ , σχεδιάστε τα αντίστοιχα αδιάστατα γραμμοδιάγραμματα που επιδειχνύουν την σχεδίαση της διάταξης των τρανζίστορ χαι των διασυνδέσεων.

#### (γ) Σχεδίαση Κάτοψης

Σχεδιάστε στο Magic, στην τεχνολογία SCMOS, το κύκλωμα του Πλήρους Αθροιστή ως standard cell βιβλιοθήκης EDA.

Επιβεβαιώστε την ορθή λειτουργία του, χρησιμοποιώντας το NGSPICE και επιδείξτε τις σχετικές κυμματομορφές.

#### (δ) Σχεδίαση Κάτοψης

Σχεδιάστε εναν 8-bit Αθροιστή στο Magic με σειριακό κρατούμενο, διασυνδέοντας 8 Πλήρης Αθροιστές, ως έτοιμα υποκυκλώματα στο Magic , σε μια αλυσίδα. Επιβεβαιώστε την ορθή λειτουργία του 8-bit Αθροιστή δοκιμάζοντας μερικά αθροίσματα.

# Προθεσμία Παράδοσης, Υποβολή της Άσκησης

Για την παράδοση του 1ου συνόλου Ασκήσεων θα πρέπει να υποβάλλετε για την κάθε άσκηση όλα τα σχετικά αρχεία, με το κατάλληλο συνοδευτικό επεξηγηματικό κείμενο.

Η προθεσμία παράδοσης του 1ου  $\Sigma$ υνόλου  $\Lambda$ σκήσεων είναι η 31/10/2016. Μέχρι τότε θα πρέπει να έχετε υποβάλλει τις λύσεις των ασκήσεων μέσω του e-Class.