

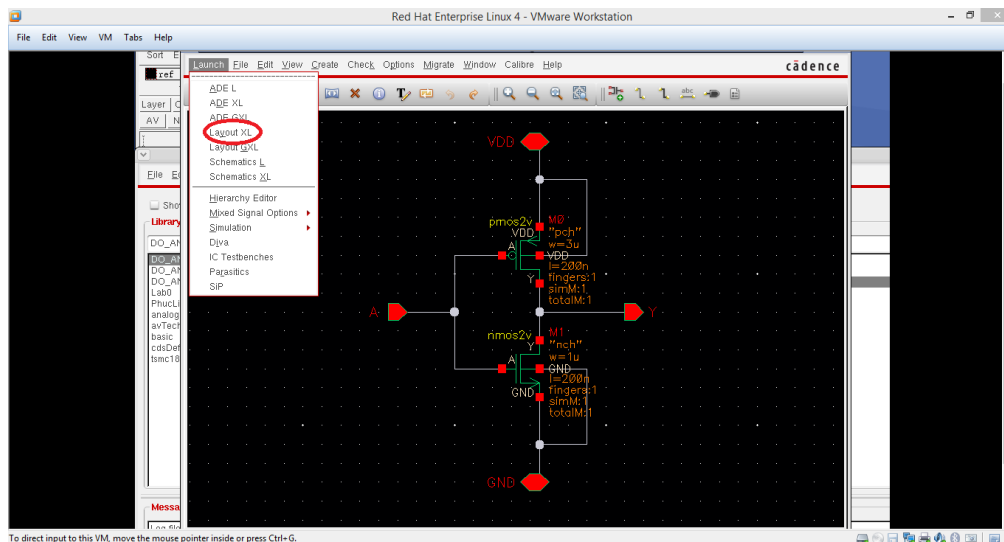
THỰC HIỆN LAYOUT CÔNG NOT

Kích thước của NMOS và PMOS

W_n	$1\mu m$
L_n	$200nm$
W_p	$3\mu m$
L_p	$200nm$

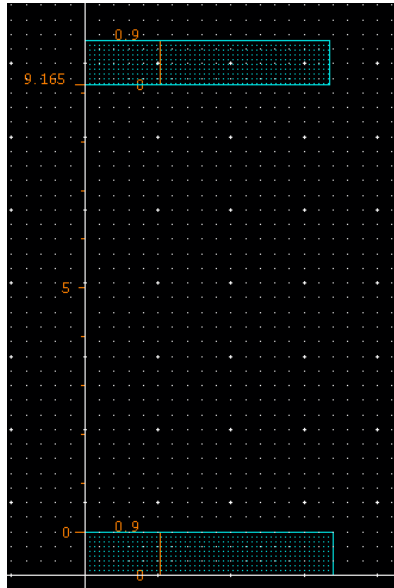
Sử dụng Virtuoso Layout Suite XL để thực hiện thiết kế layout cho cổng NOT. Các bước thực hiện được trình bày sau đây:

Bước 1: Qui ước độ lớn của hằng số $\lambda = \frac{180\text{ nm}}{2} = 90\text{ nm} = 0.09\text{ }\mu m$. Chọn **Launch** → **Layout XL** để vẽ Layout



Bước 2: Vẽ đường VDD và GND cho mạch

Bây giờ ta sẽ chuẩn bị bắt đầu cho việc thiết kế layout của cổng NOT. Đầu tiên, chúng ta sẽ tạo hai đường “rails” cho nguồn (power) và đất (ground) sử dụng lớp Metal1. Ở các thiết kế lớn hơn việc sử dụng nhiều cổng logic là điều không thể tránh khỏi. Do đó, độ cao của hai đường “rails” cũng như khoảng không gian ở giữa hai đường này cần phải giống nhau để thuận tiện cho việc kết nối các cổng riêng biệt lại với nhau. Trong tài liệu này, chiều cao của hai đường “rails” được chọn ứng với giá trị nhỏ nhất có thể thực hiện được là $10\lambda = 0.9\text{ }\mu m$. Khoảng không gian giữa hai đường này được chọn ở giá trị nhỏ nhất có thể để phù hợp với việc thiết kế các cổng trong thư viện là $9.165\text{ }\mu m$.



Chiều dài của đường “rails” là tùy ý, ở bước cuối cùng của thiết kế chúng ta sẽ điều chỉnh lại sao cho diện tích của thiết kế là nhỏ nhất có thể.

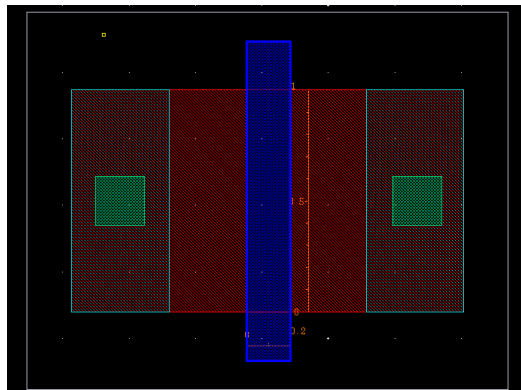
Cách vẽ hai đường power và ground:

- Nhấn phím “r” và chọn vào lớp Metal1 trên thanh LSW
- Click chuột vào nơi muốn vẽ lớp Metal1, giữ và kéo đến khi vẽ được một lớp Metal1 hình chữ nhật
- Nhấn phím “k” để vẽ cây thước
- Nhấn phím “ctrl” và cuộn chuột để zoom đến nơi mong muốn trong giao diện layout
- Dùng cây thước ở bước trên bằng cách nhấn phím “k” để đo chiều rộng và chiều cao của lớp Metal1 chúng ta vừa vẽ
- Sau đó nhấn phím “s”, kéo chuột sao cho đi qua cạnh của lớp Metal1 và cây thước, sau đó click chuột + di chuyển để có thể thay đổi kích thước như mong muốn. Kích thước sẽ được thay đổi và hiện trên cây thước
- Để tắt tất cả các cây thước chọn “shift+ k”
- Tương tự, chúng ta có thể vẽ một lớp bất kỳ với kích thước tùy ý
- Chú ý: có thể dùng các phím tắt như
 - + c: sao chép
 - + m: di chuyển
 - + ctrl + a: chọn tất cả
 - + u: quay lại bước trước đó

+ n: khi nhấn phím “k” tạo cây thước, nhấn phím “n” để cho cây thước đo theo hướng chuẩn (0 độ, 45 độ, 90 độ,...)

Bước 3: Thực hiện thiết kế NMOS

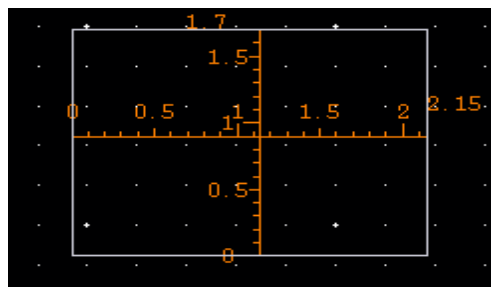
NMOS được tạo thành từ các lớp: DIFF, NIMP, POLY1, CONT, METAL1. Tùy vào PDK sử dụng cho việc layout mà có các định nghĩa về tên của các lớp khác nhau. Hình ảnh dưới đây minh họa NMOS sau khi được thiết kế hoàn thành



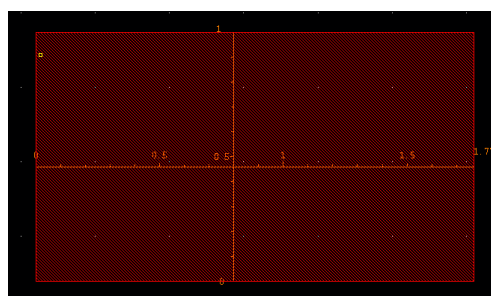
Chiều rộng của lớp POLY1 thể hiện độ dài L của NMOS và chiều cao của lớp DIFF thể hiện độ rộng W của NMOS.

Cách vẽ NMOS

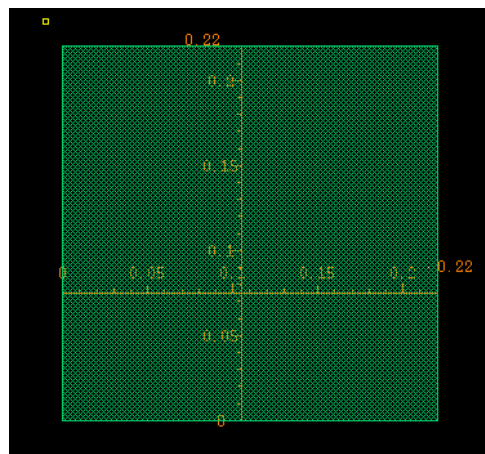
1. Lớp NIMP



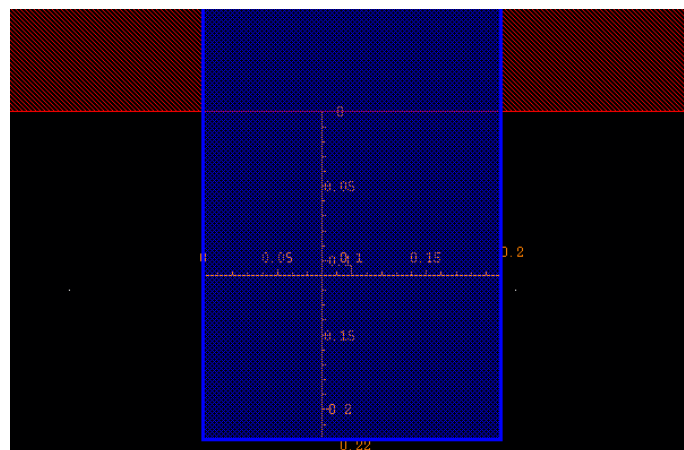
2. Lớp DIFF



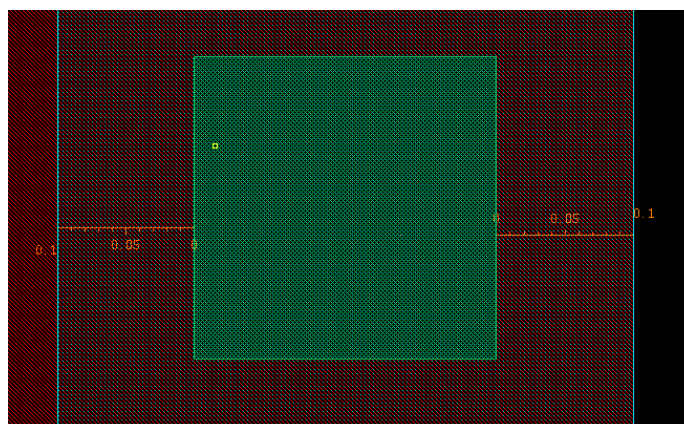
3. Lớp CONT



4. Lớp POLY1

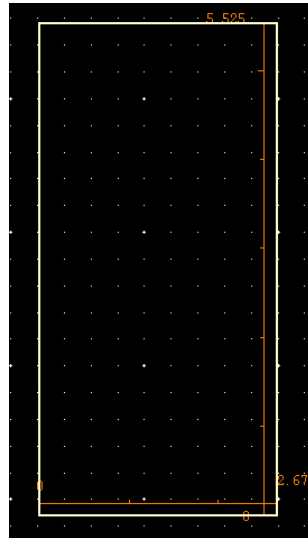


5. Lớp Metal1

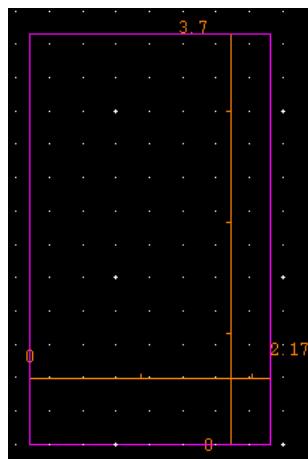


Cách vẽ PMOS

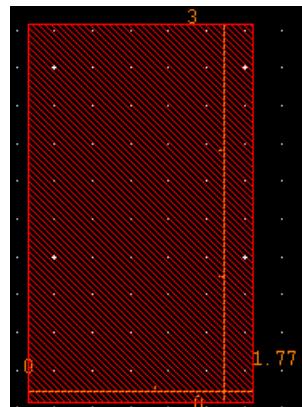
1. Lớp NWELL



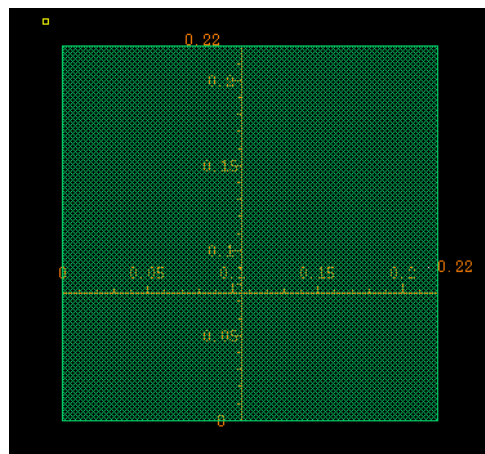
2. Lớp PIMP



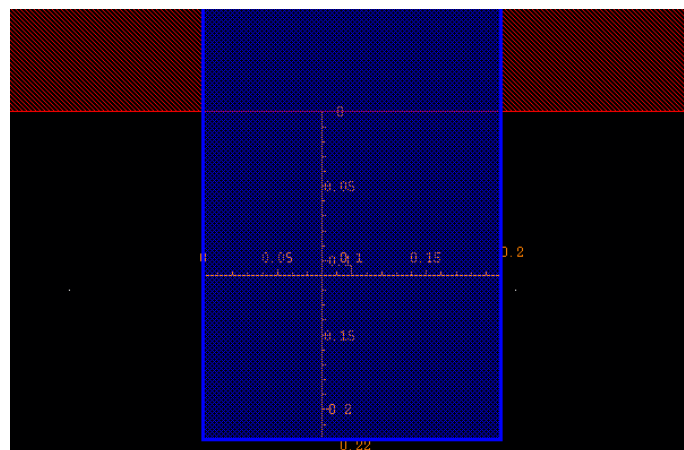
3. Lớp DIFF



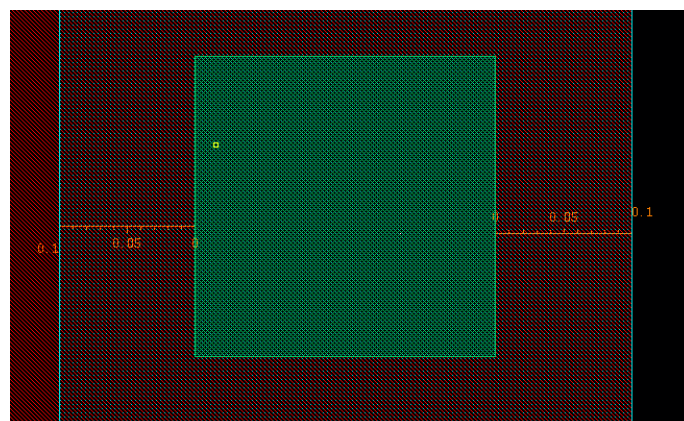
4. Lớp CONT



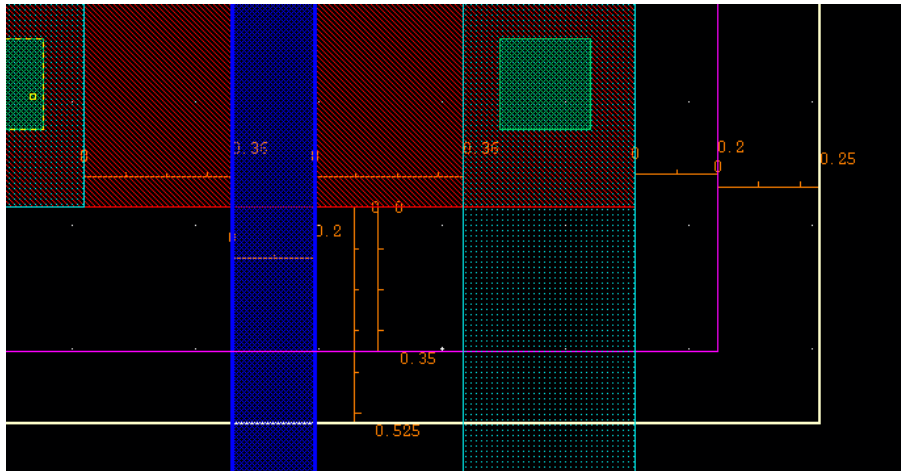
5. Lớp POLY1



6. Lớp Metal1

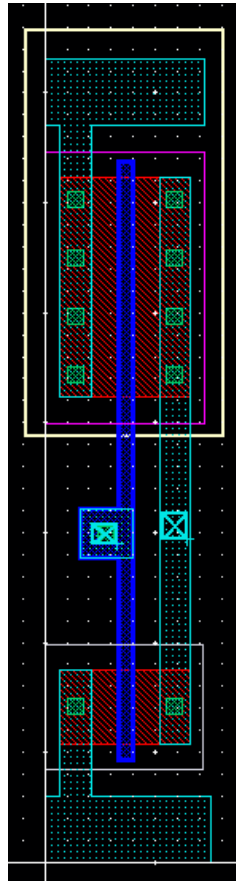


7. NMOS hoàn chỉnh với khoảng cách giữa các lớp như sau:



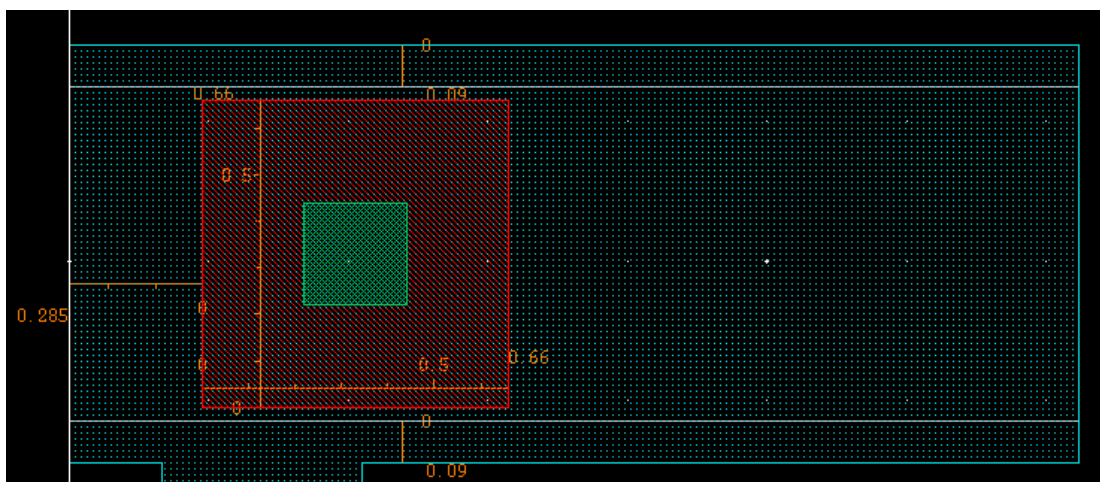
Bước 5: Sắp xếp và đi dây

Tiếp theo, ta thực hiện sắp xếp PMOS và NMOS bên trong không gian giữa hai đường nguồn và đất. PMOS được đặt ở gần nguồn và NMOS được đặt ở gần đất. Thực hiện nối hai cực G của NMOS và PMOS lại với nhau bằng cách sử dụng lớp POLY1, cực S của PMOS nối với cực D của NMOS sử dụng lớp METAL1, cực D của PMOS nối lên nguồn và cực S của NMOS nối xuống đất nhờ sử dụng lớp METAL1.

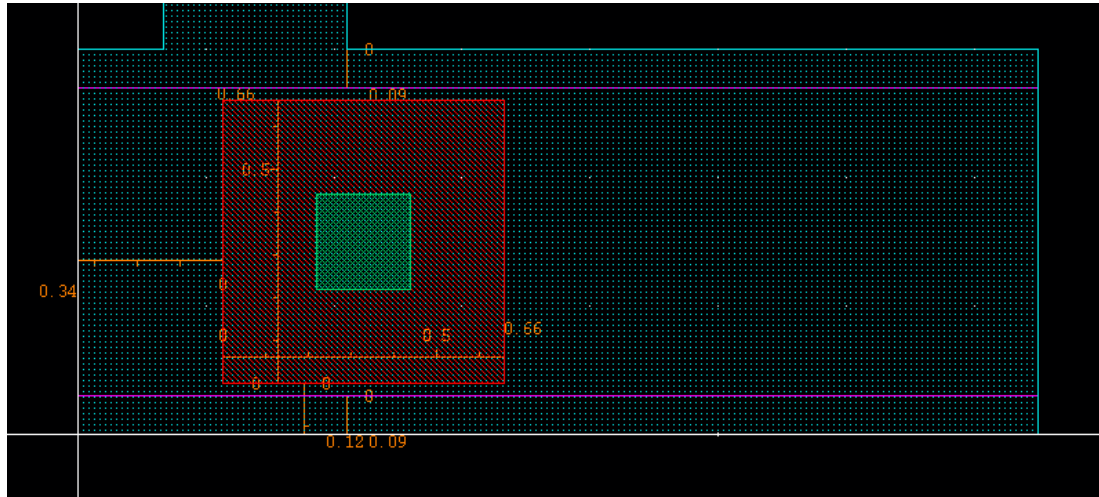


Bước 6: Thực hiện vẽ cực B cho PMOS và NMOS

PMOS có cực B được tạo thành từ lớp DIFF và lớp NIMP, bởi vì cực B nổi lên nguồn nên ta sắp xếp hai lớp này chồng lên đường nguồn (lớp METAL1) và sử dụng CONT để kết nối các lớp này lại với nhau.



NMOS có cực B được tạo thành từ lớp DIFF và lớp PIMP, bởi vì cực B nổi xuống đất nên ta sắp xếp hai lớp này chồng lên đường đất (lớp METAL1) và cũng sử dụng CONT để kết nối các lớp này lại với nhau.



Bước 7: Đặt các PIN I/O, nguồn, đất và hoàn thành thiết kế layout

Sau khi các bước trên đã được thực hiện xong, chúng ta đặt các PIN ngõ vào, ngõ ra, nguồn, đất giống như bên sơ đồ mạch nguyên lý của cổng.

Cách đặt PIN trong Layout

1. Nhấn tổ hợp phím “ctrl+ p”. Xuất hiện cửa sổ có tên là “Create Shape Pin”
2. Chọn “Display Terminal Name”
3. Mục Mode chọn “rectangle”
4. Mục I/O Type chọn giống như đã chọn ở bước vẽ schematic (VDD và GND chọn “inputOutput”, A chọn “input”, Y chọn “output”)
5. Mục Snap Mode chọn “diagonal”
6. Chọn mục “Display Terminal Name Option”. Trong mục Height nhập kích thước của PIN, nên chọn khoảng 0.2 là vừa nhìn không quá lớn. Mục Font chọn “gothic”. Mục Text Options chọn lớp layer cho PIN, ở đây ta chọn lớp “Metal1 (pn)”
7. Chọn OK và click chuột đến nơi muốn đặt PIN trên thiết kế Layout. Có thể thay đổi đặc tính của PIN bằng việc chọn vào PIN và nhấn phím “q”

Cuối cùng điều chỉnh lại độ rộng của thiết kế layout sao cho giá trị này là nhỏ nhất có thể thực hiện được. Thực hiện kiểm tra DRC, LVS cho mạch thiết kế với không có lỗi cũng như cảnh báo nào. Kết quả ta có thiết kế hoàn chỉnh của cổng NOT như hình bên dưới:

