

Elektrotechnik und Elektronik für Informationstechnologie2 (SYTE2)

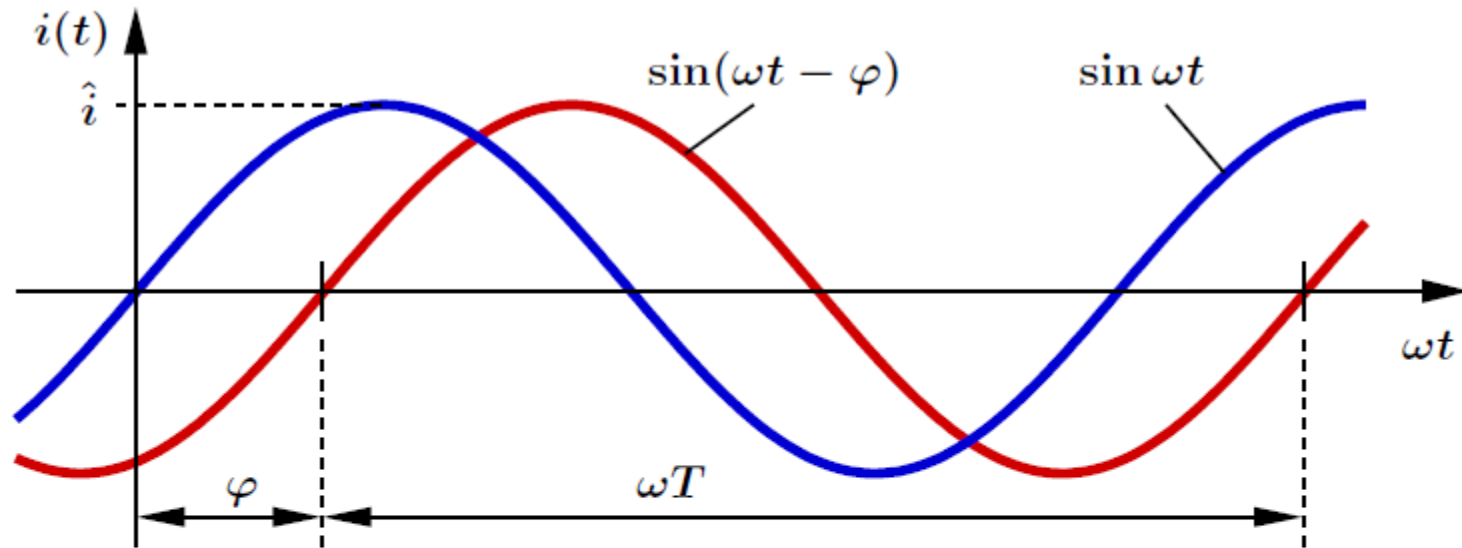
Skriptum zur Vorlesung/Übung
der Schulstufe 2

HTBL Krems/Informationstechnologie
DI Dr. Sabine Strohmayer

Überblick SYTE2

- Wechselspannungstechnik
- Wechselspannungsmesstechnik
- Halbleitertechnologie
- Grundsaltungen
- Digitaltechnik

Wechselstrom



$i(t)$	Augenblickswert des Stromes
\hat{i}	Spitzenwert des Stromes
T	Periodendauer
$f = 1/T$	Frequenz, $[f] = \text{Hz} = \text{Hertz}$
$\omega = 2\pi f$	Kreisfrequenz
φ	Phasenverschiebung

Effektivwert



Der Effektivwert I eines periodischen Wechselstromes $i(t)$ entspricht der Stärke eines äquivalenten Gleichstromes, der in einem Widerstand R die gleiche Leistung wie der Wechselstrom im zeitlichen Mittel umsetzt.

$$I^2 \cdot R = R \cdot \frac{1}{T} \int_0^T i^2(t) \, dt \quad \rightarrow$$

$$I = \sqrt{\frac{1}{T} \int_0^T i^2(t) \, dt}$$

analog für Wechselspannungen:

$$U = \sqrt{\frac{1}{T} \int_0^T u^2(t) \, dt}$$

Bei sinusförmigen Wechselgrößen gilt:

$$I = \frac{\hat{i}}{\sqrt{2}}, \quad U = \frac{\hat{u}}{\sqrt{2}}$$

Gleichrichtwert



Der Gleichrichtwert $\overline{|i|}$ eines periodischen Wechselstromes $i(t)$ ist der arithmetische Mittelwert des Betrages der Zeitfunktion.



$$\text{Gleichrichtwert } \overline{|i|} = \frac{1}{T} \int_0^T |i(t)| \, dt$$

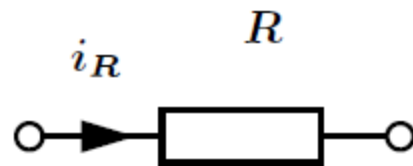
Die Definition gilt wieder völlig analog für Wechselspannungen.

Bei sinusförmigen Wechselgrößen ergibt sich:

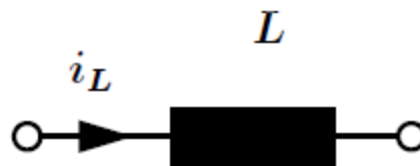
$$\overline{|i|} = \frac{2}{\pi} \hat{i} = 0.637 \hat{i} = \frac{2\sqrt{2}}{\pi} \cdot I = 0.9 I \quad \text{bzw.} \quad \overline{|u|} = 0.9 U$$

Zweipole der Wechselstromtechnik

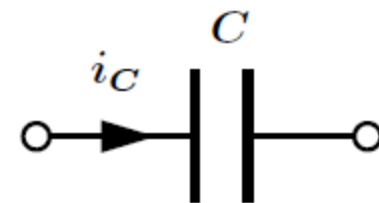
Wechselstromnetzwerke enthalten i.a. Ohmsche Widerstände (R), Induktivitäten (L) und Kapazitäten (C):



$$u_R = i_R R$$



$$u_L = L \frac{di_L}{dt}$$

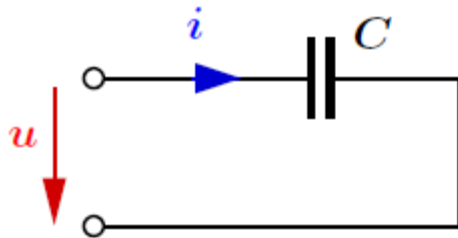


$$u_C = \frac{1}{C} \int i_C dt$$



Liegt eine sinusförmige Spannung an einem **linearen** Bauelement an, so ist der Strom durch das Bauelement ebenfalls sinusförmig und weist eine Phasenverschiebung gegenüber der Spannung auf, wenn das Bauelement induktive oder kapazitive Elemente enthält.

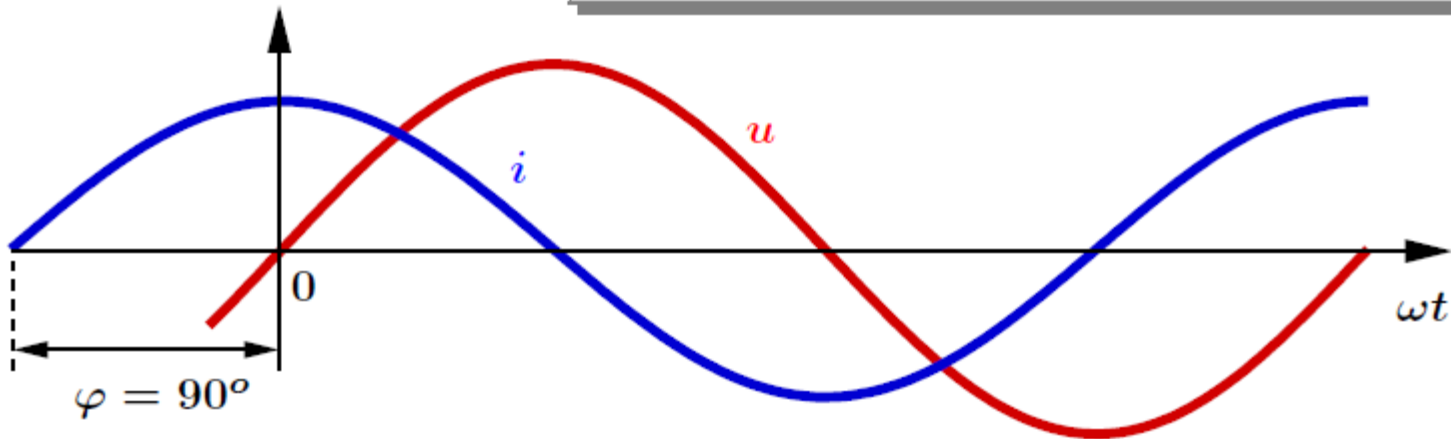
Wechselstrom am Kondensator



$$u(t) = \sqrt{2} U \sin \omega t$$

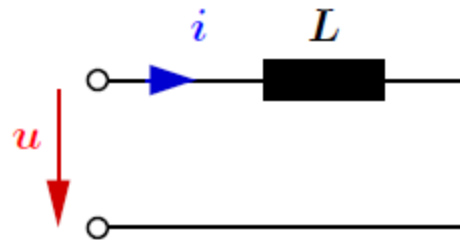
$$i(t) = \sqrt{2} I \sin(\omega t + \pi/2)$$

$$\frac{U}{I} = X_C, \quad X_C = \frac{1}{\omega C} \quad \text{kapazitiver Widerstand}$$



An einem Kondensator eilt der Strom der Spannung um den Phasenwinkel $\varphi = 90^\circ$ voraus.

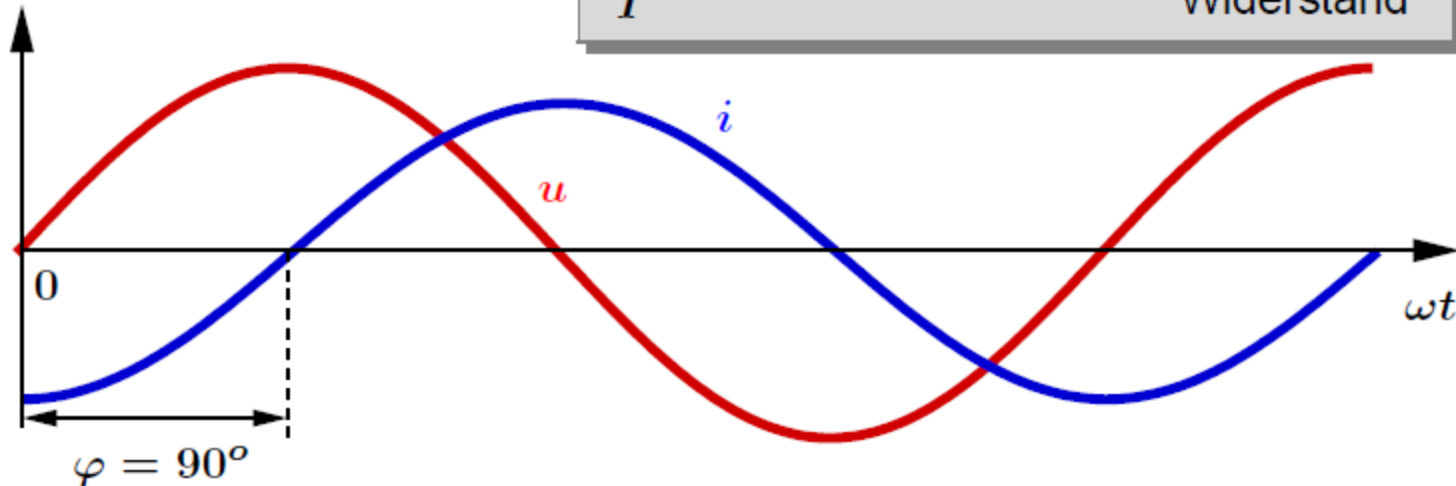
Wechselstrom an der Spule



$$u(t) = \sqrt{2} U \sin \omega t$$

$$i(t) = \sqrt{2} I \sin(\omega t - \pi/2)$$

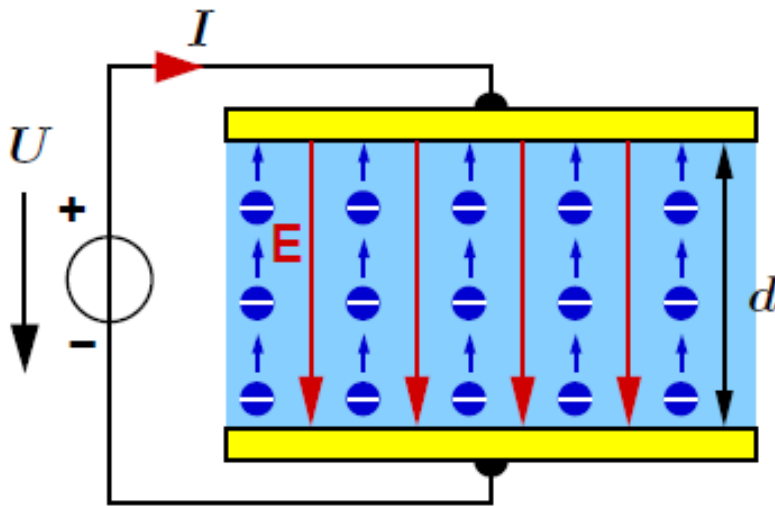
$$\frac{U}{I} = X_L, \quad X_L = \omega L \quad \text{induktiver Widerstand}$$



An einer Spule hinkt der Strom der Spannung um den Phasenwinkel $\varphi = 90^\circ$ hinterher.

Plattenkondensator/elektr. Feld

Wir betrachten 2 gut leitende Platten mit Abstand d , zwischen denen sich ein schlecht leitendes Material befindet:

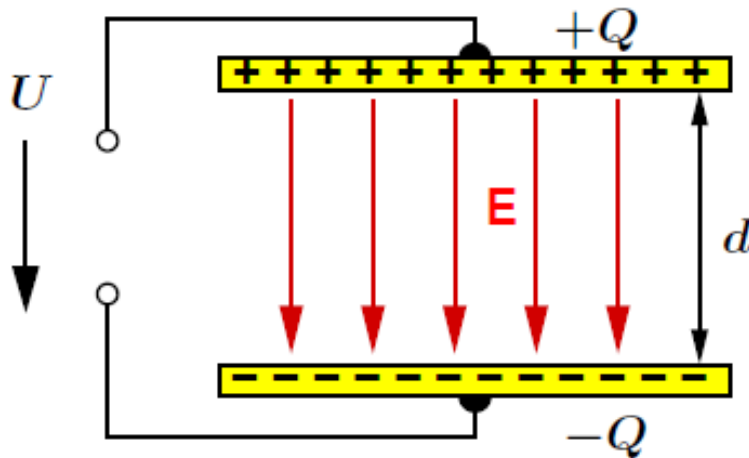


$$E = \frac{U}{d} \quad , \quad [E] = \frac{\text{V}}{\text{m}}$$

Dieses Feld bleibt auch dann erhalten, wenn wir den Widerstand des Materials zwischen den Platten weiter erhöhen, bis schließlich gar kein Strom mehr fließt. Es wird durch die positiven und negativen Ladungen, die sich auf den Platten ansammeln, aufgebaut.

Plattenkondensator

Die Spannungsquelle kann entfernt werden, aber das elektrische Feld und damit die Spannung zwischen den Platten bleibt erhalten.



Die beiden Platten stellen also einen Energiespeicher dar. Man spricht von einem **Kondensator**.

Messungen zeigen, daß die Ladung Q auf den Platten der Spannung proportional ist, $Q \sim U$:

$$Q = C \cdot U \quad , \quad C = \text{Kapazität} \quad , \quad [C] = \text{As/V} = \text{F (Farad)}$$

Plattenkondensator

Unter der Annahme eines homogenen Feldes zwischen den Platten ergibt sich beim Plattenkondensator eine zur Plattenfläche A direkt und zum Plattenabstand d umgekehrt proportionale Kapazität:

$$C = \varepsilon \frac{A}{d} \quad , \quad \varepsilon = \text{Dielektrizitätskonstante}$$

Die Dielektrizitätskonstante ε ist eine Materialkonstante:

$$\varepsilon = \varepsilon_0 \cdot \varepsilon_r$$

$$\varepsilon_0 = 8.85 \cdot 10^{-12} \frac{\text{As}}{\text{Vm}}$$

$$\varepsilon_r = \text{relative Dielektrizitätskonstante}$$

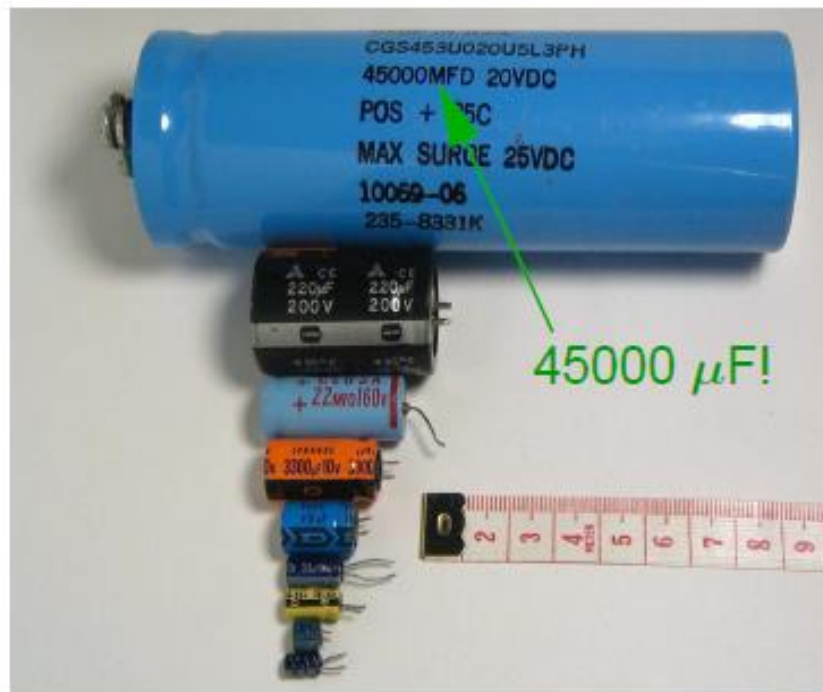
Material	ε_r
Luft	1.0006
Glas	5-7
dest. Wasser	80

Ü-Bsp:

- Plattenkondensator

Bauformen von Kondensatoren

Festkondensatoren: z.B. Metallpapier- (MP, selbstheilend bei Durchschlag, $0.1\text{-}50\ \mu\text{F}$), Keramikkondensatoren ($0.5\ \text{pF}\text{-}100\ \text{nF}$), ...

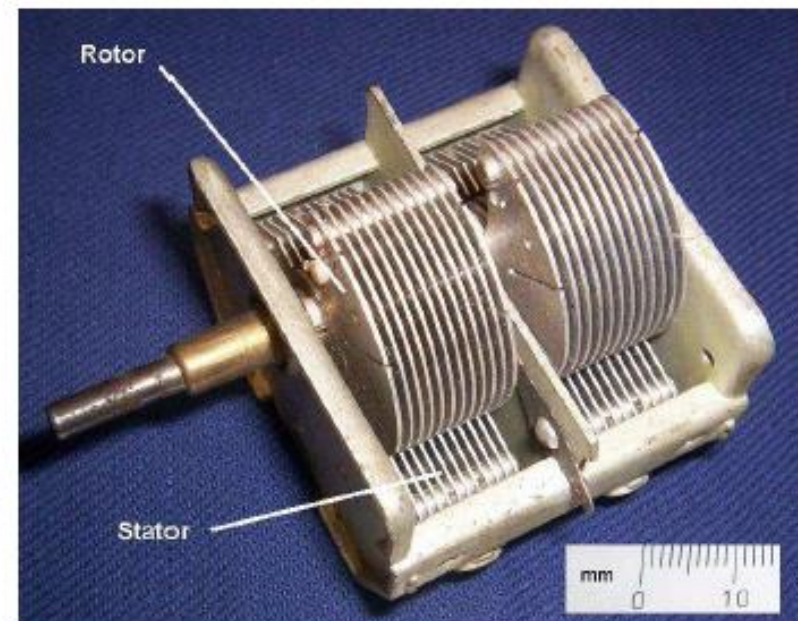


45000 μF !

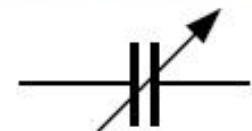
Elektrolytkondensator



(hohe Kapazität, Polung beachten!)

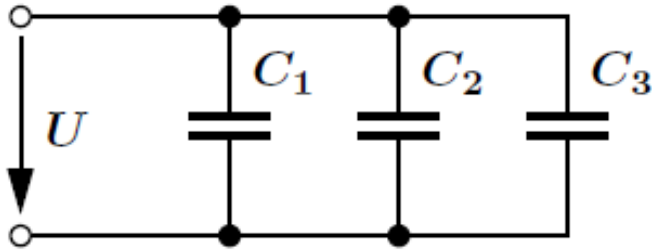


Drehkondensator



(variable Kapazität bis ca. $250\ \text{pF}$)

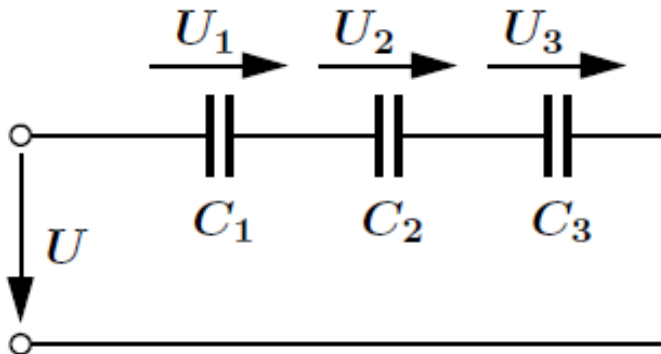
Parallel-/Reihenschaltung



$$Q_{ges} = U \underbrace{(C_1 + C_2 + C_3)}_{C_{ges}}$$

Parallelschaltung

$$C_{ges} = C_1 + C_2 + C_3 + \dots$$



$$U = Q \underbrace{\left(\frac{1}{C_1} + \frac{1}{C_2} + \frac{1}{C_3} \right)}_{1/C_{ges}}$$

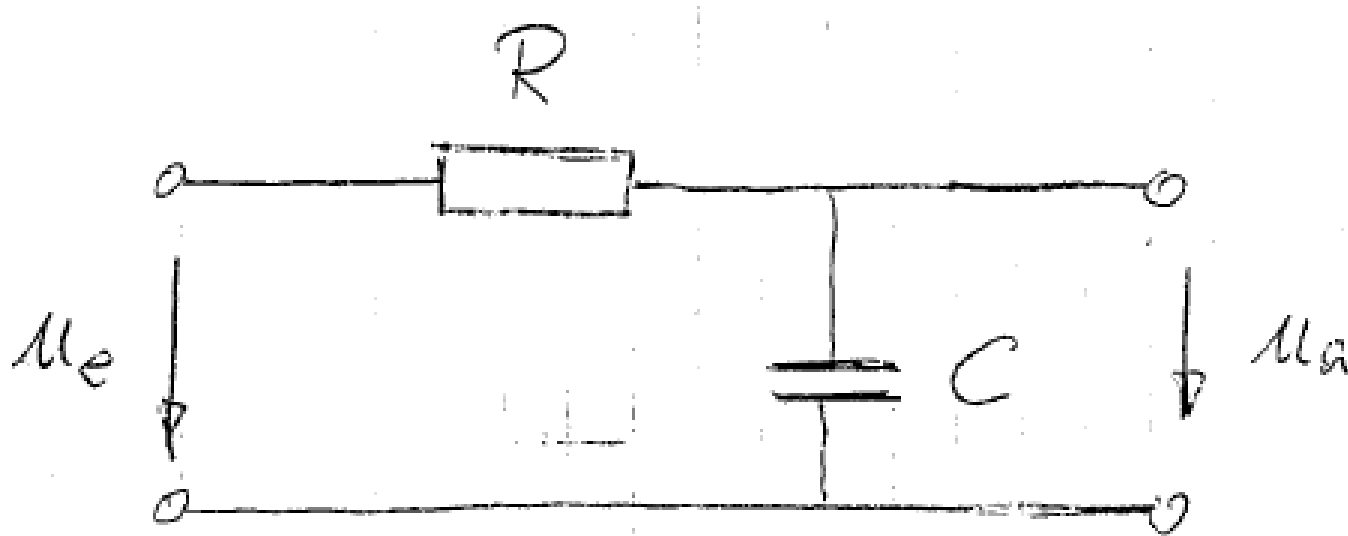
Reihenschaltung

$$\frac{1}{C_{ges}} = \frac{1}{C_1} + \frac{1}{C_2} + \frac{1}{C_3} + \dots$$

Ü-Bsp:

- Kondensator: seriell/parallel

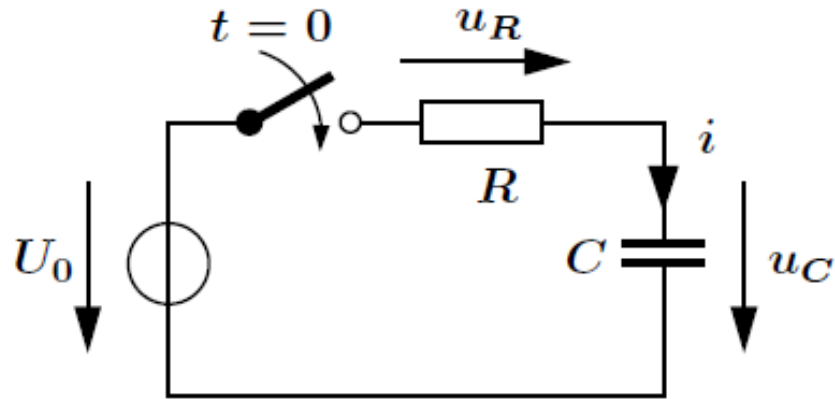
RC-Tiefpass



- Anwendung bei Signalleitungen, Leiterplatten, analoge Schaltungen,...
- Zeitkonstante $\tau=RC$

Auf-/Entladevorgang

Aufladen



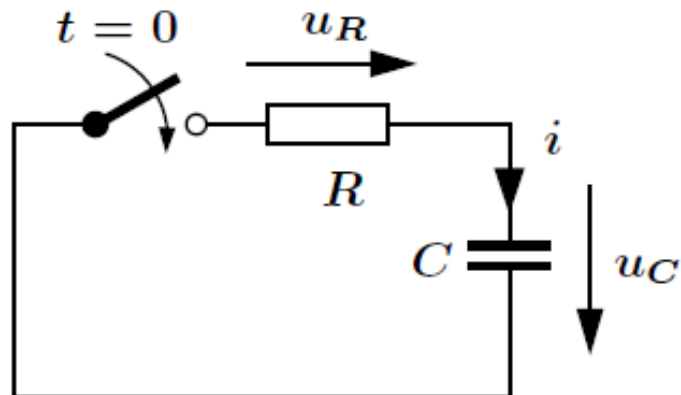
$$t \geq 0 \quad U_0 = u_R + u_C$$

$$u_R = iR \quad , \quad i = C \frac{du_C}{dt}$$

$$\rightarrow U_0 = RC \frac{du_C}{dt} + u_C$$

$$\rightarrow u_C = U_0 (1 - e^{-t/\tau})$$

Entladen



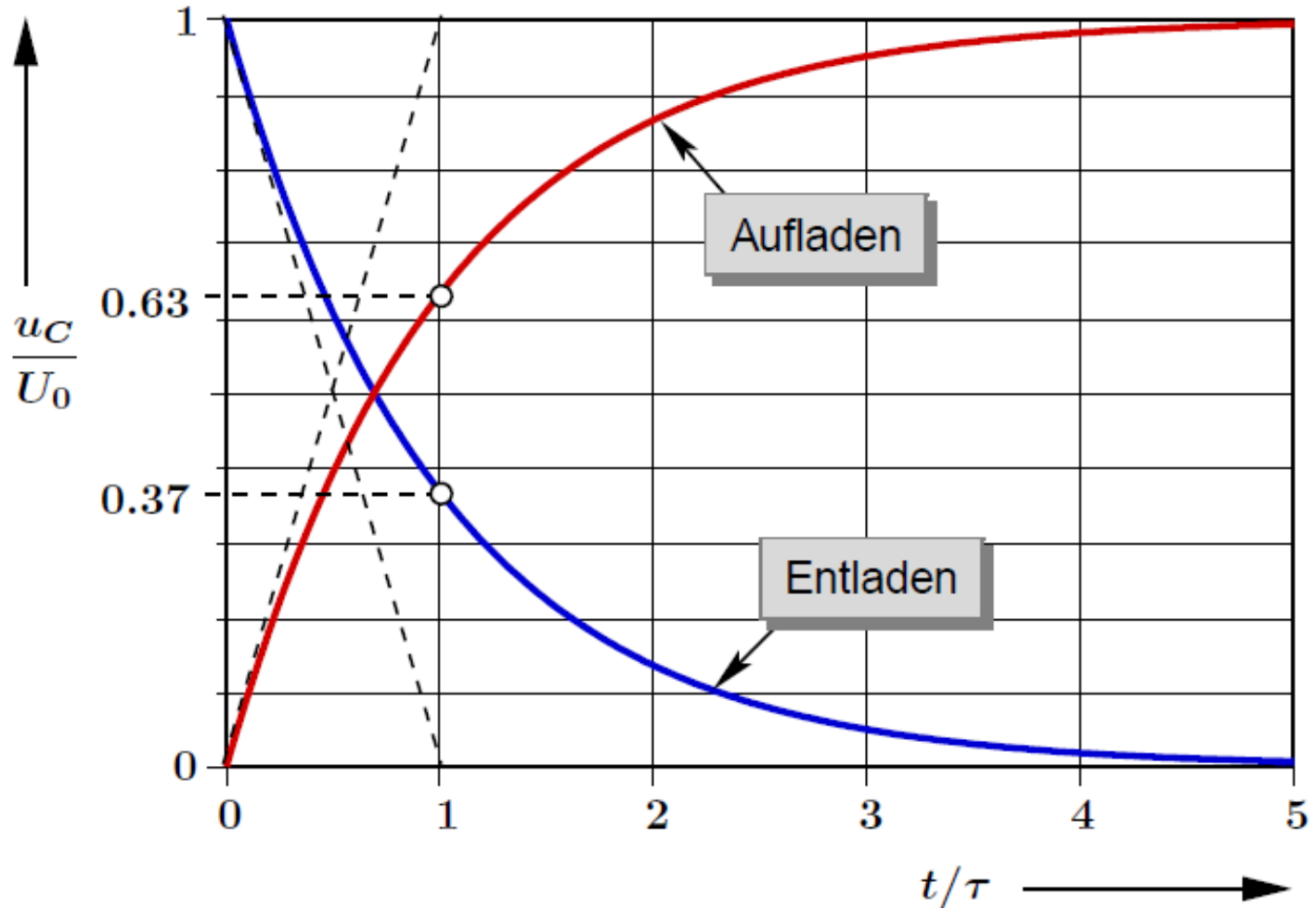
$$t \geq 0 \quad 0 = u_R + u_C$$

$$\rightarrow 0 = RC \frac{du_C}{dt} + u_C$$

$$\rightarrow u_C = U_0 e^{-t/\tau}$$

Zeitkonstante $\tau = R \cdot C$

Auf-/Entladevorgang



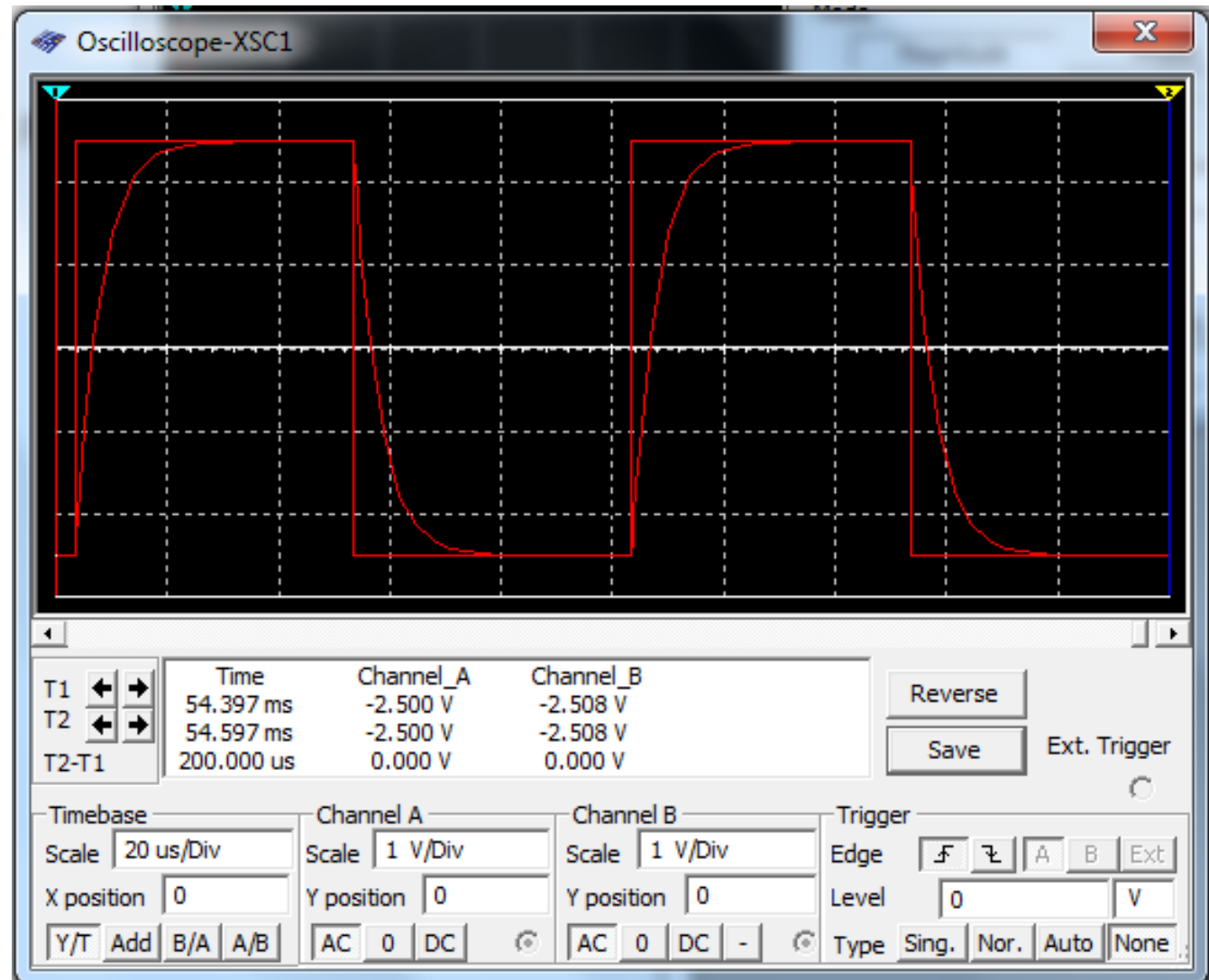
Rechtecksignal an TP

$R=2,2k\ \Omega$

$C=2nF$

$f=10kHz$

$\hat{U}_e=5V$



Ü-Bsp:

- RC-TP

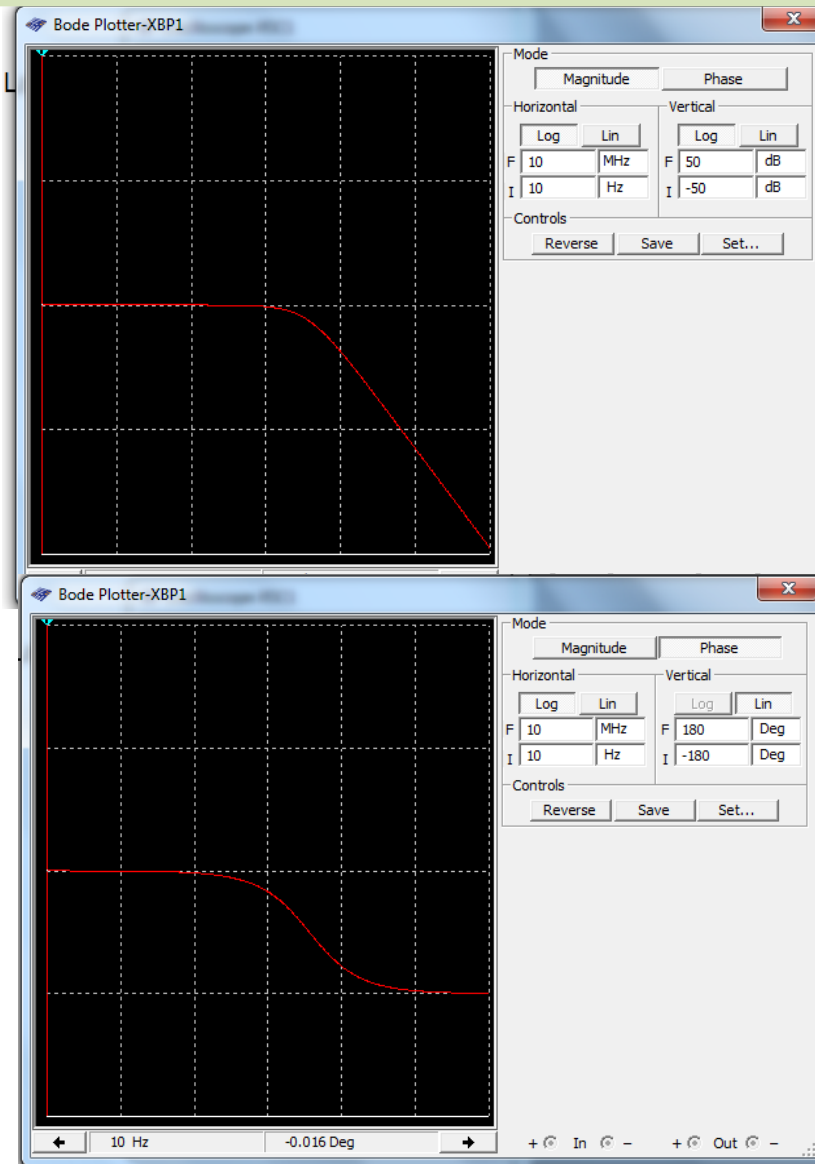
Bodediagramm

$$R=2,2k\ \Omega$$

$$C=2nF$$

$$f=1kHz$$

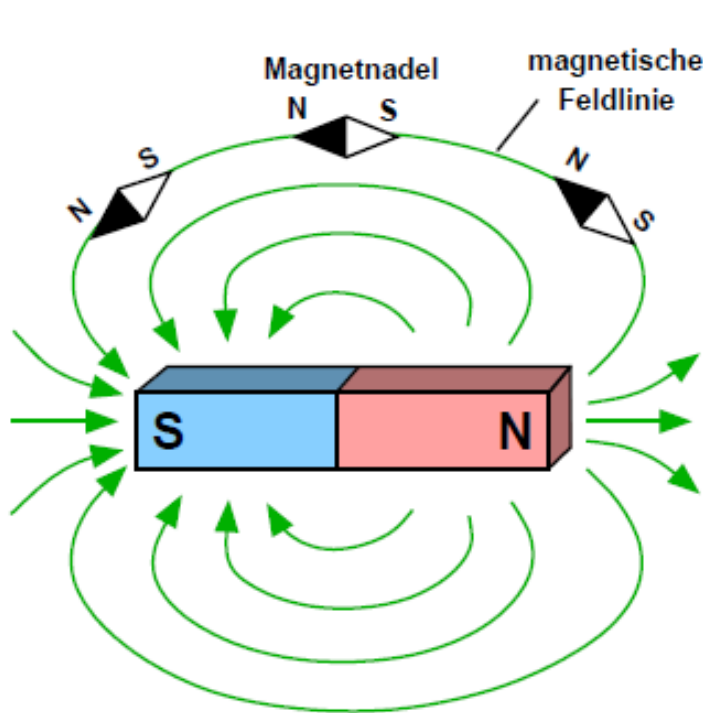
$$\hat{U}_e=1V, \sin$$



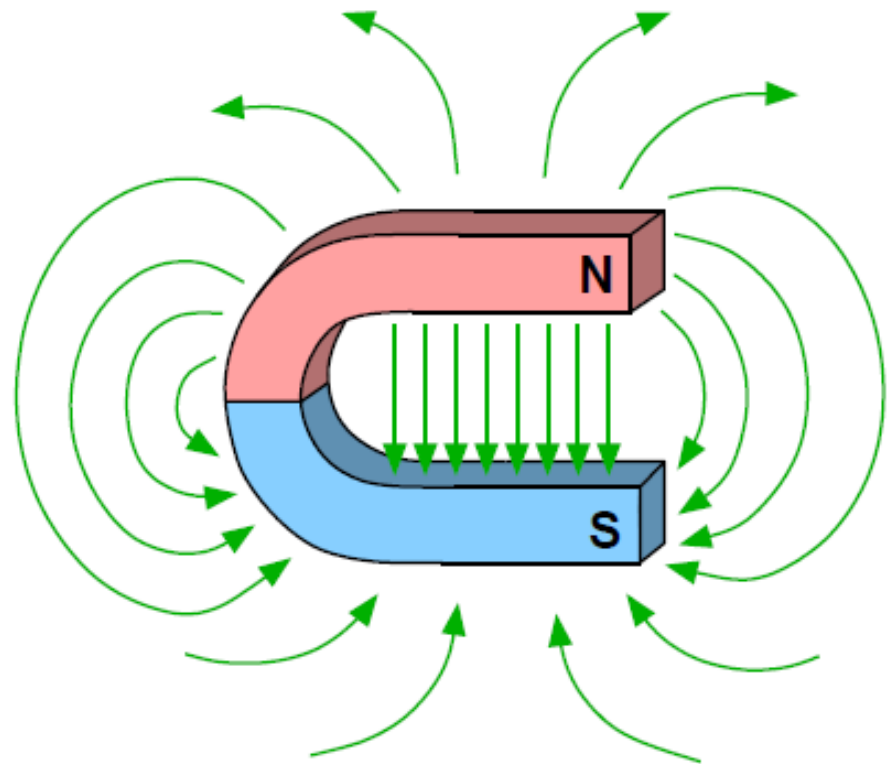
Magnetisches Feld

Magnetische Felder können durch Permanentmagneten oder durch stromdurchflossene Leiter hervorgerufen werden.

Permanentmagnet



Stabmagnet



Hufeisenmagnet

Magnetisches Feld

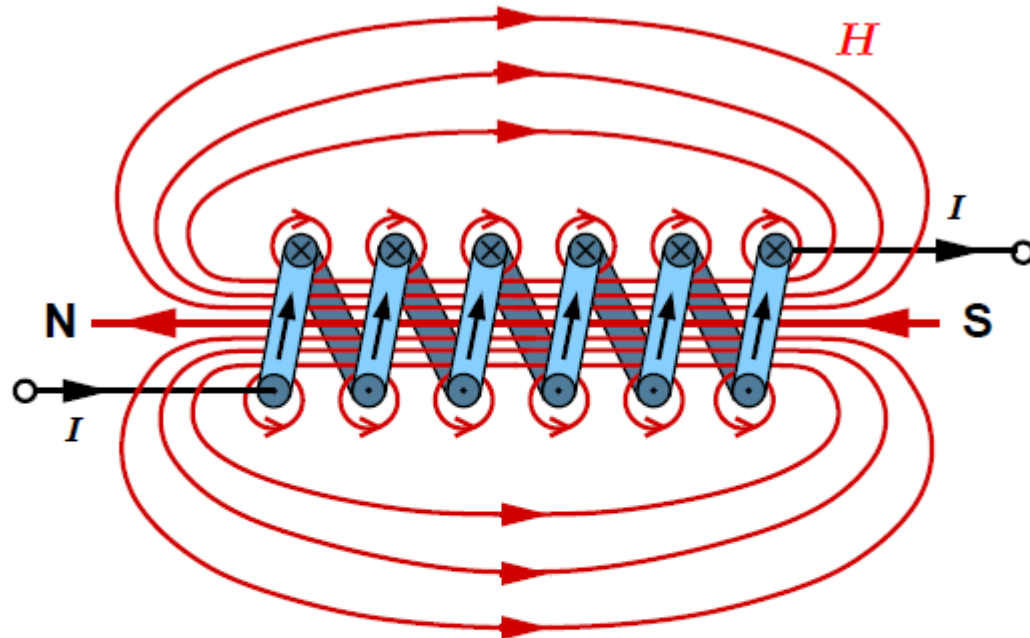
- Materialien reagieren auf magnetische Felder durch die Ausrichtung der atomaren Elementarmagnete → **Magnetisierung**.
- Die damit einhergehende veränderte magnetische Wirkung wird durch eine neue Feldgröße, die **magnetische Flußdichte B** (auch **magnetische Induktion**) und eine Materialkonstante μ beschrieben:

$$B = \mu H = \mu_0 \mu_r H, \quad [B] = \frac{\text{Vs}}{\text{m}^2}, \quad \mu_0 = 4\pi \cdot 10^{-7} \frac{\text{Vs}}{\text{Am}}, \quad \mu_r = \text{relative Permeabilitätskonstante}$$

diamagnetische Stoffe	$\mu_r < 1$	z.B. Kupfer
paramagnetische Stoffe	$\mu_r > 1$	z.B. Aluminium
ferromagnetische Stoffe	$\mu_r \gg 1$	Eisen, Kobalt, Nickel

- In der Elektrotechnik spielen nur die ferromagnetischen Stoffe eine bedeutende Rolle. Für alle anderen kann von $\mu_r \approx 1$ ausgegangen werden.

Magnetisches Feld einer Spule

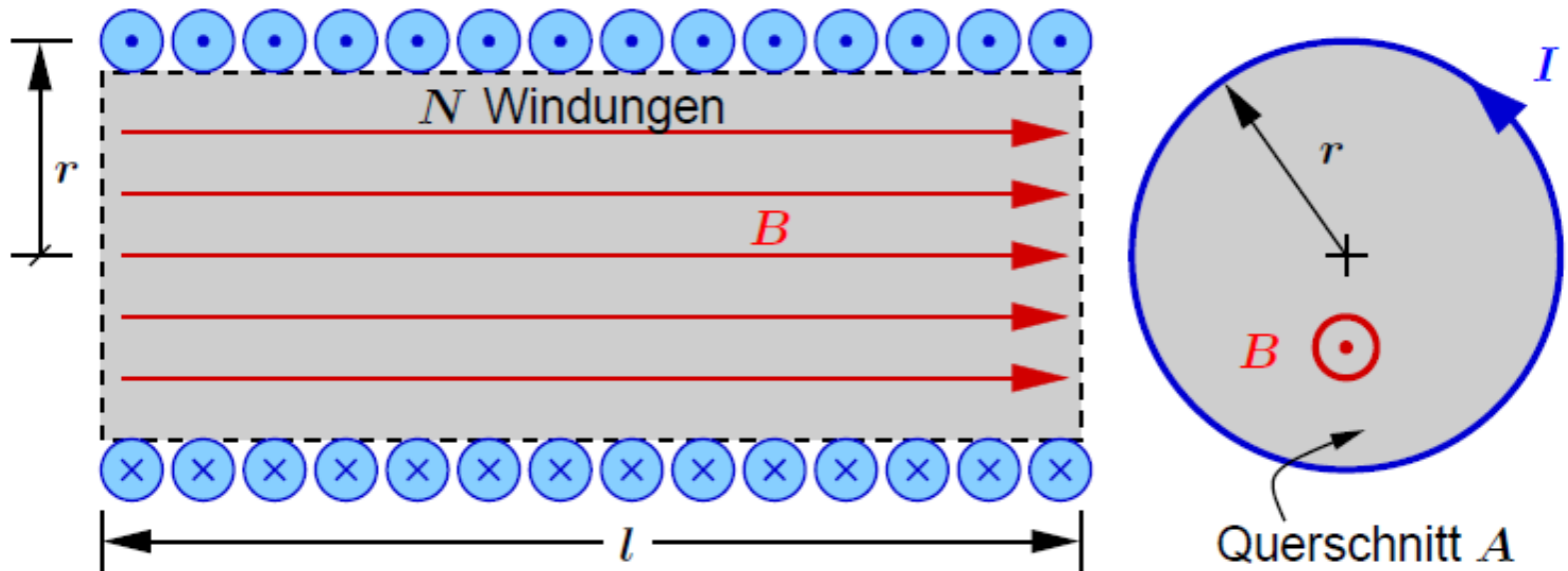


Bei einer langen Spule mit vielen (N) Windungen ist das Magnetfeld innerhalb der Spule annähernd homogen und außerhalb vernachlässigbar:

$$H \cdot l = \text{Durchflutung } \Theta = N \cdot I \quad \rightarrow$$

$$H = \frac{NI}{l}$$

Selbstinduktivität einer Spule



Die **Selbstinduktivität** einer Spule ist die Proportionalitätskonstante zwischen dem verketteten magnetischen Fluß $N\Phi$ und dem Strom I :

$$L = \frac{N\Phi}{I} \quad , \quad [L] = \frac{\text{Vs}}{\text{A}} = \text{H (Henry)}$$

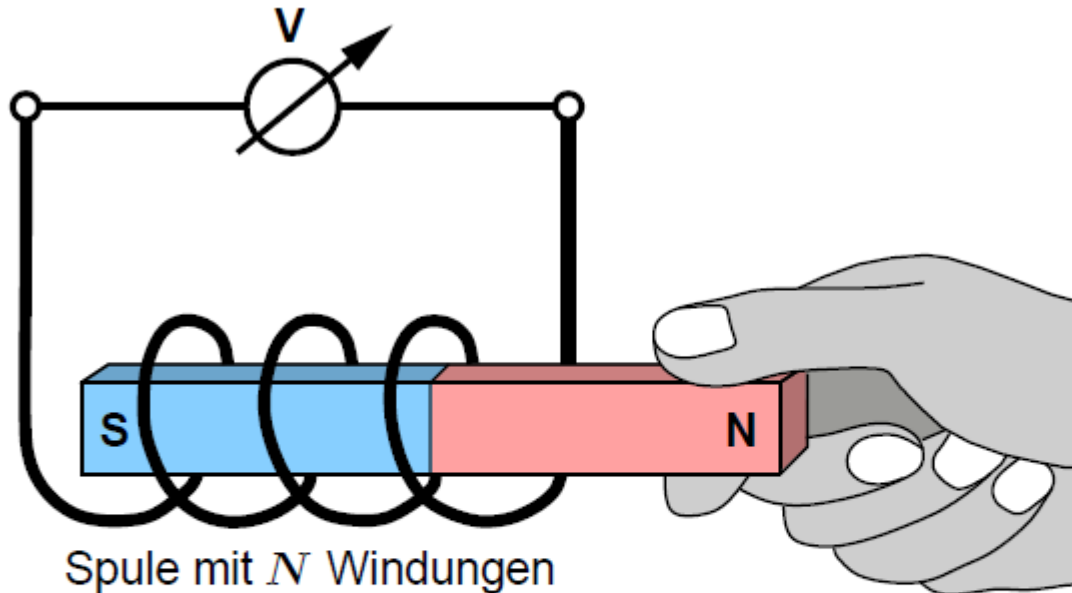
→

$$L = \mu N^2 \frac{A}{l}$$

für die lange Spule

Induktionsgesetz

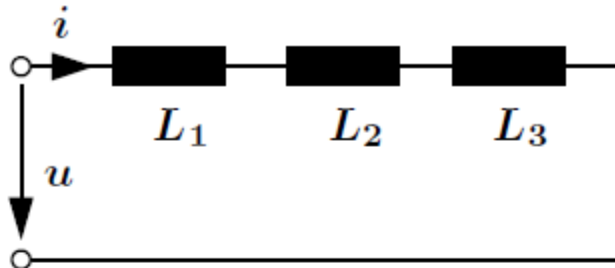
Faraday hat um 1831 ähnliche Versuche folgender Art durchgeführt:



Er fand heraus, daß die **induzierte Klemmenpannung** an der Spule **proportional zur zeitlichen Änderung des mit der Spule verketteten magnetischen Flusses** ist:

$$\text{Induktionsgesetz} \quad u(t) = N \cdot \frac{d\Phi}{dt}$$

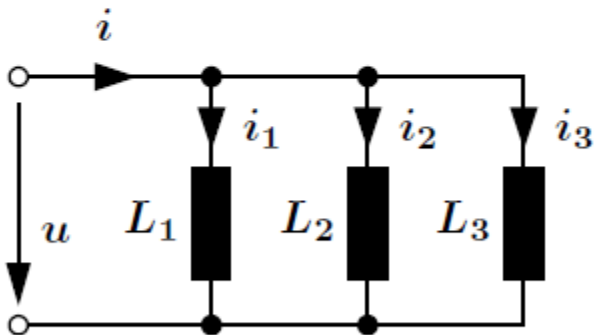
Reihen-/Parallelschaltung



$$u = \underbrace{(L_1 + L_2 + L_3)}_{L_{ges}} \frac{di}{dt}$$

Reihenschaltung

$$L_{ges} = L_1 + L_2 + L_3 + \dots$$



$$\frac{di}{dt} = u \underbrace{\left(\frac{1}{L_1} + \frac{1}{L_2} + \frac{1}{L_3} \right)}_{1/L_{ges}}$$

Parallelschaltung

$$\frac{1}{L_{ges}} = \frac{1}{L_1} + \frac{1}{L_2} + \frac{1}{L_3} + \dots$$

Ü-Bsp:

- L parallel/seriell

Halbleitermaterialien

Ausschnitt aus dem Periodensystem der Elemente:

		Hauptgruppen				
		II	III	IV	V	VI
Periode	2	9,0 Be 4	10,8 B 5	12,0 C 6	14,0 N 7	16,0 O 8
	3	24,3 Mg 12	27,0 Al 13	28,1 Si 14	31,0 P 15	32,1 S 16
	4	40,1 Ca 20	69,7 Ga 31	72,6 Ge 32	74,9 As 33	79,0 Se 34
	5	87,6 Sr 38	114,8 In 49	118,7 Sn 50	121,8 Sb 51	127,6 Te 52
	6	137,3 Ba 56	204,4 Tl 81	207,2 Pb 82	209,0 Bi 83	209 Po 84

Spez. Widerstand von Si-
lizium bei 20° C:

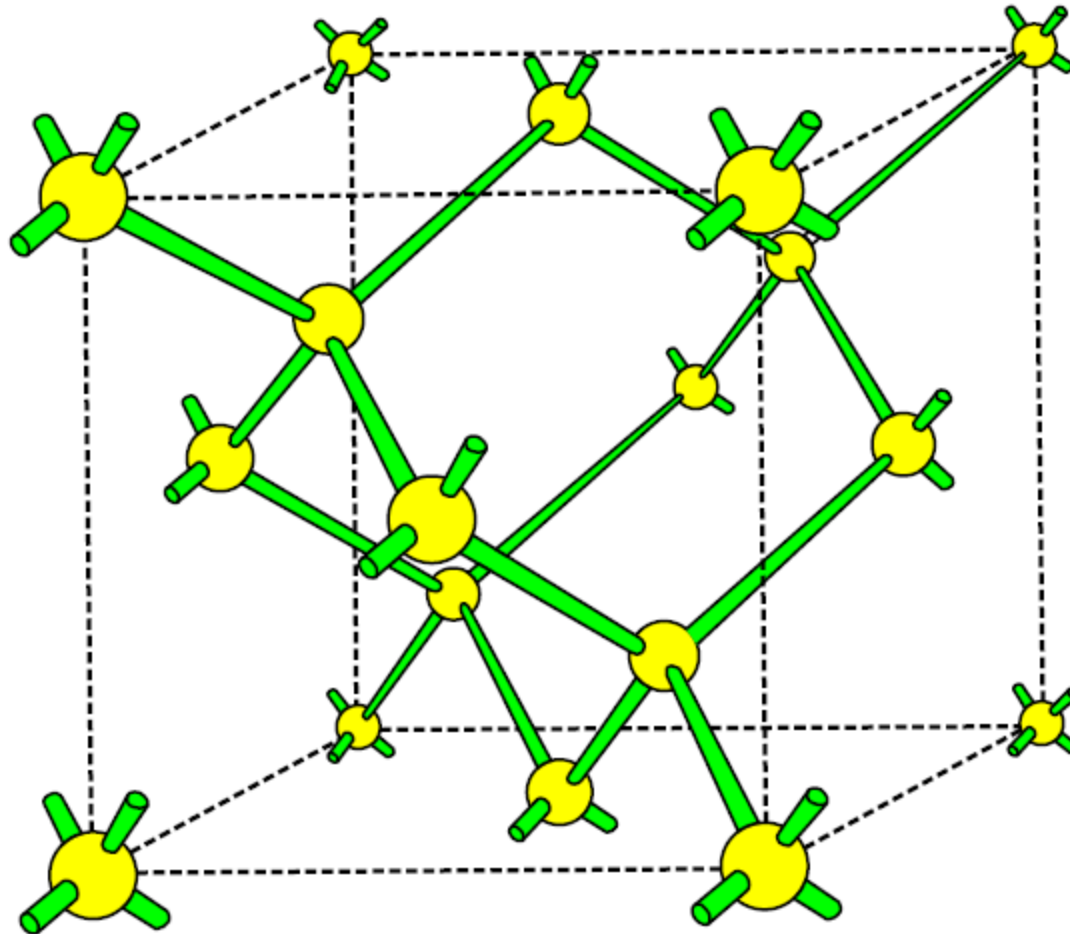
$$\varrho_{\text{Si}} \approx 625 \, \Omega\text{m}$$

Stark temperaturabh.!
($T \uparrow \rightarrow \varrho \downarrow$)

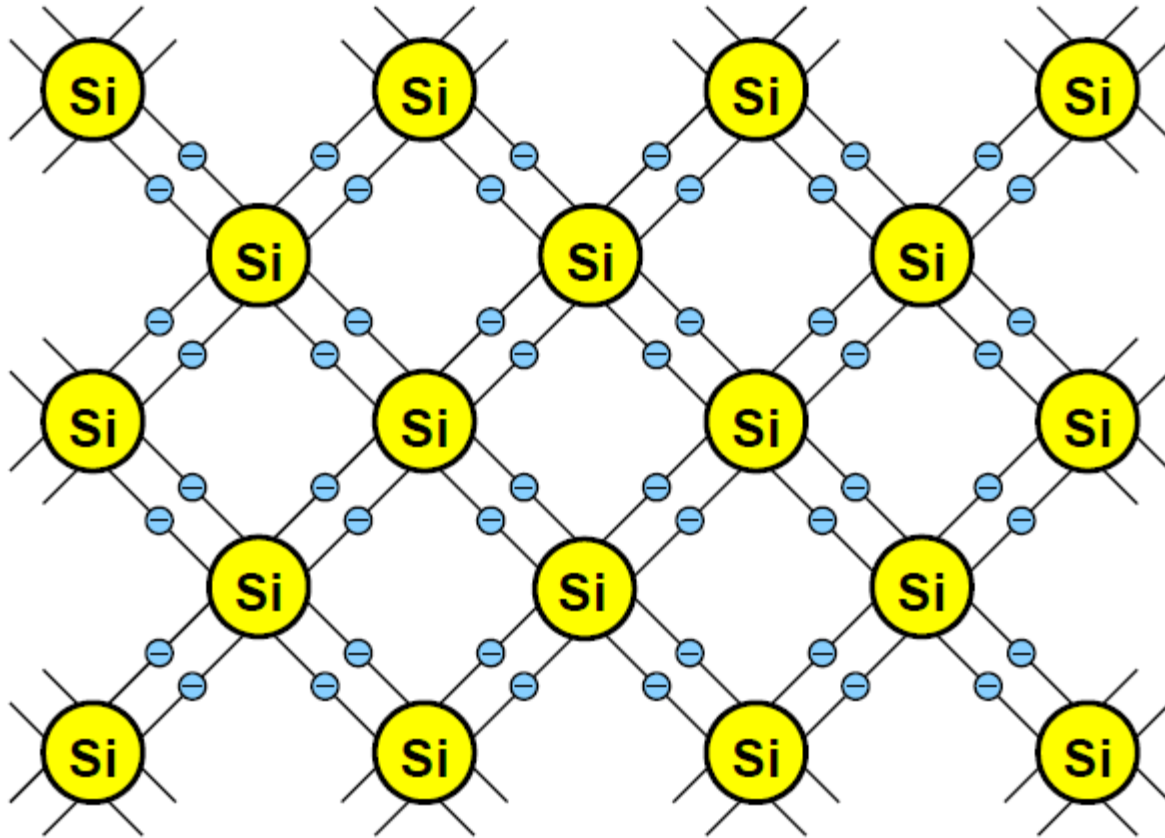
Zum Vergleich Kupfer:

$$\varrho_{\text{Cu}} \approx 1,8 \cdot 10^{-8} \, \Omega\text{m}$$

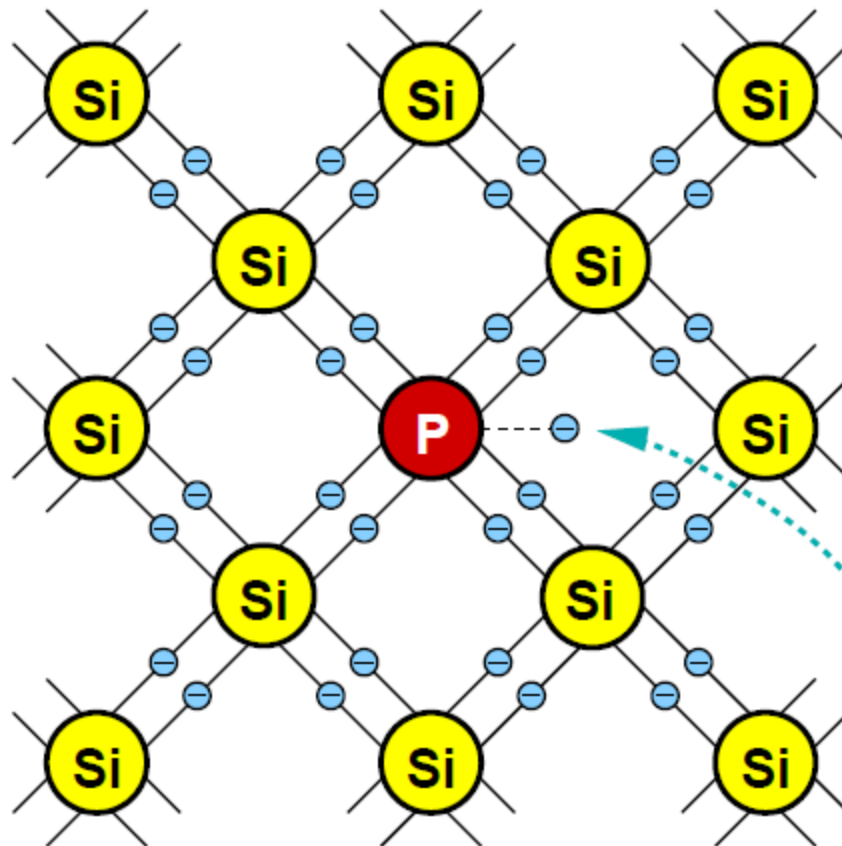
Si-Kristall



Si-Kristall



Dotierung mit Phosphor



überschüssiges Valenzelektron

Eingebautes Phosphoratom als
Donator → n-Leitfähigkeit

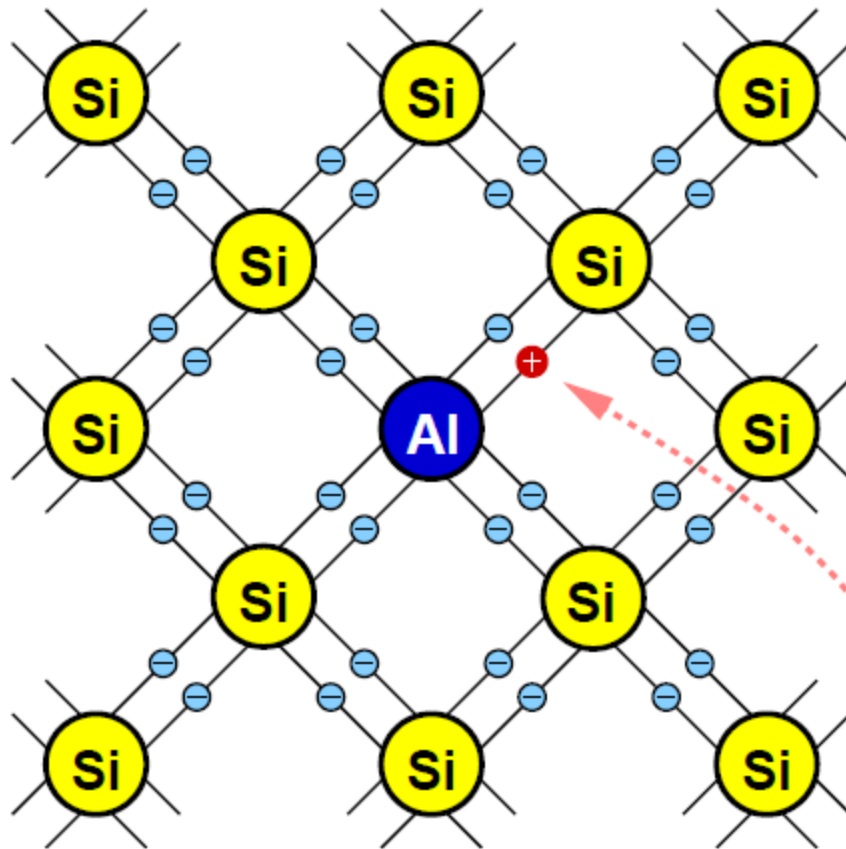
Schwache Dotierung
(1 P-Atom auf 10^7 Si-Atome):

$$\rho \approx 5 \, \Omega\text{m}$$

Starke Dotierung
(1 P-Atom auf 10^4 Si-Atome):

$$\rho \approx 0.03 \, \Omega\text{m}$$

Dotierung mit Aluminium



Eingebautes Aluminiumatom
als **Akzeptor** → p-Leitfähigkeit

Schwache Dotierung
(1 Al-Atom auf 10^6 Si-Atome)

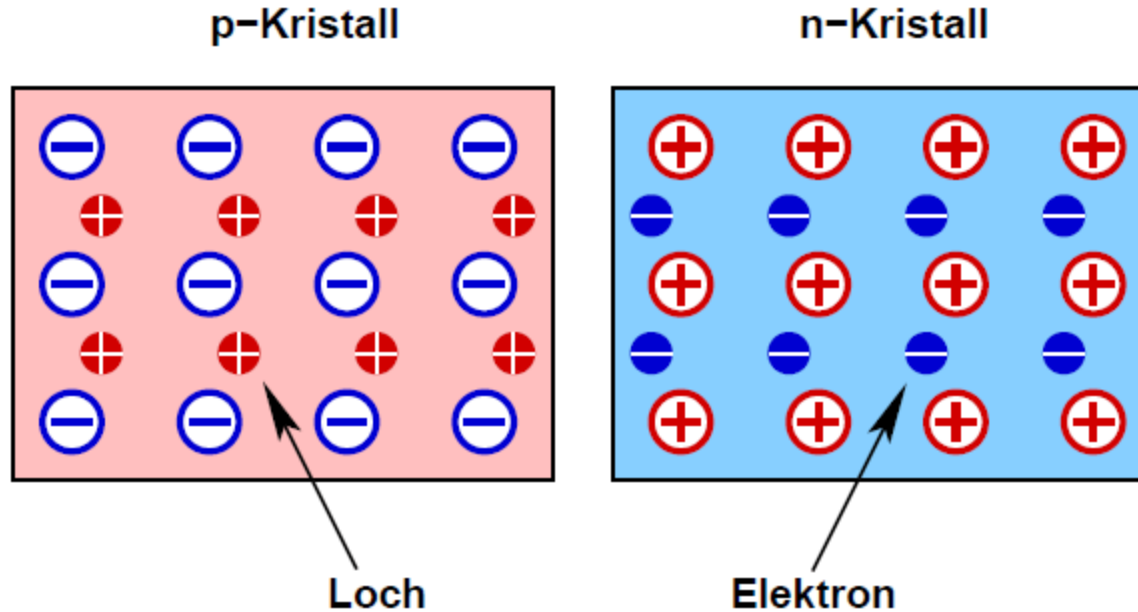
$$\rho \approx 2 \, \Omega\text{m}$$

Starke Dotierung
(1 Al-Atom auf 10^4 Si-Atome)

$$\rho \approx 0.05 \, \Omega\text{m}$$

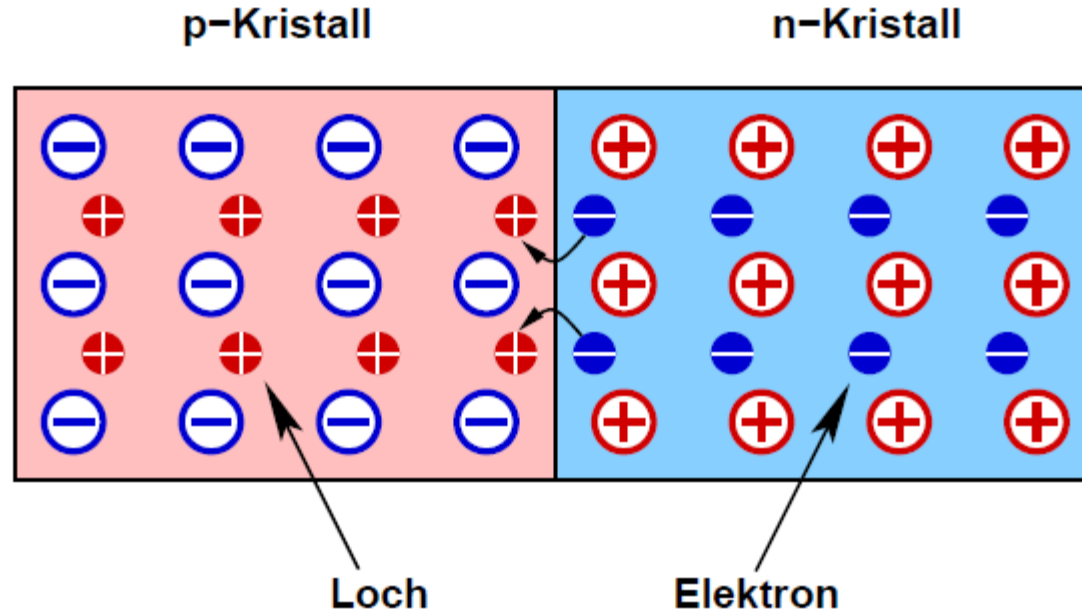
fehlendes Valenzelektron = Loch

pn-Übergang



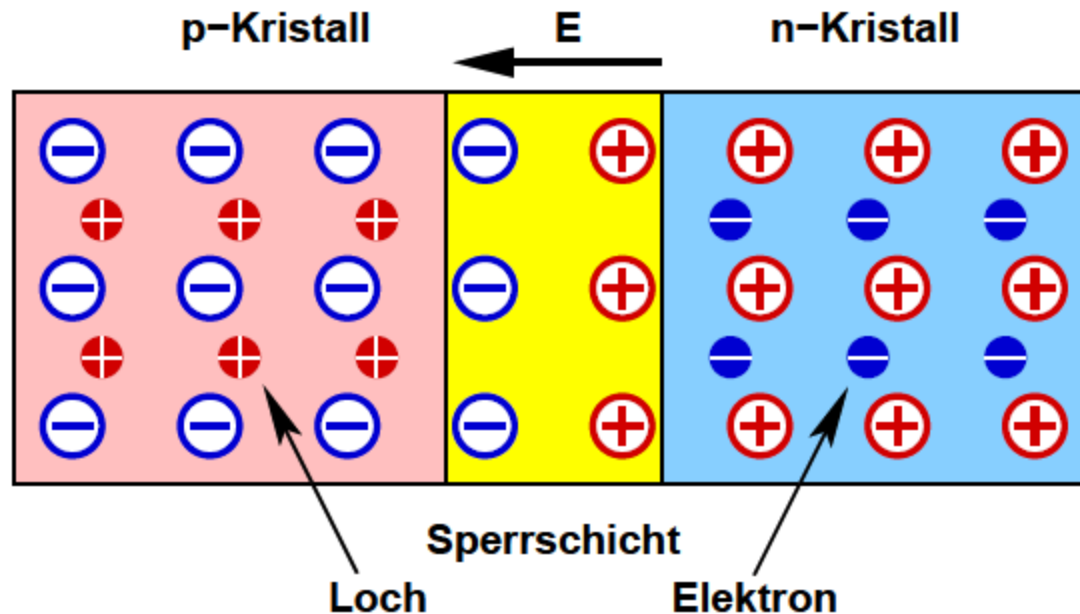
Als **pn-Übergang** bezeichnet man ein Gebiet, in dem ein p-leitendes Material und ein n-leitendes Material aneinandergrenzen. Dabei verändert sich das physikalische Verhalten bei Berührung der beiden Materialien ganz erheblich. Es entsteht eine Halbleiterdiode.

pn-Übergang ohne Spannung



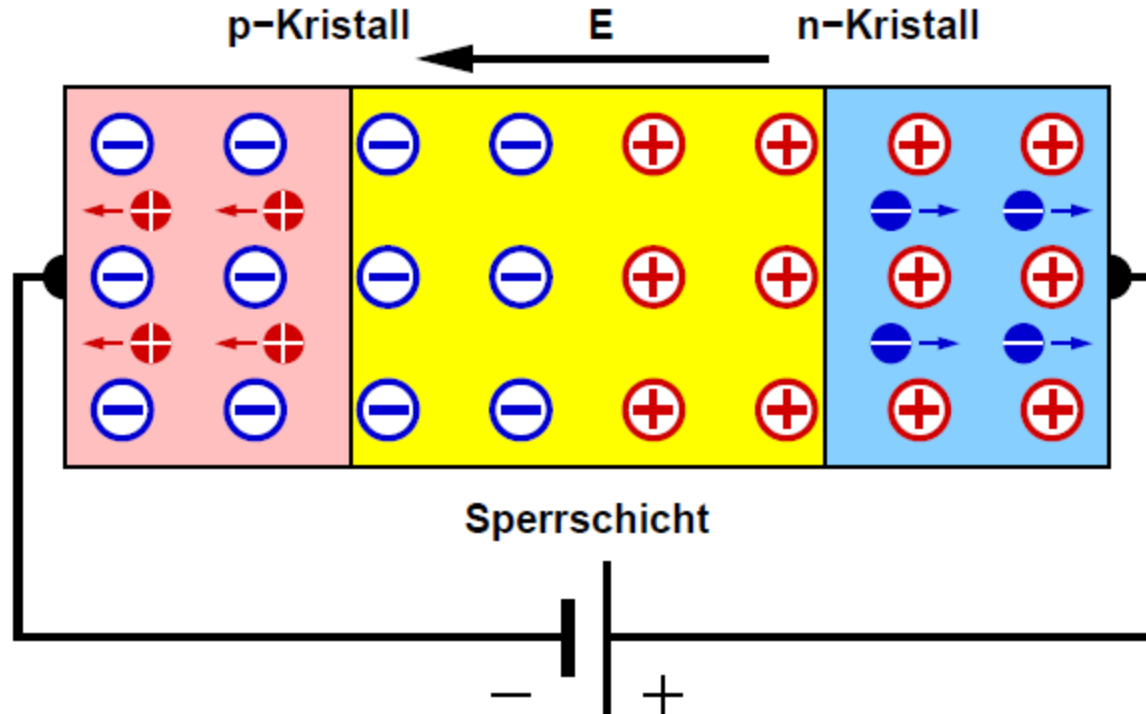
Bei Berührung beider Materialien **diffundieren** Elektronen aus dem n-Gebiet in das p-Gebiet und **rekombinieren** dort mit Löchern. Umgekehrt diffundieren aus dem p-Gebiet Löcher in das n-Gebiet und rekombinieren dort mit freien Elektronen.

pn-Übergang ohne Spannung



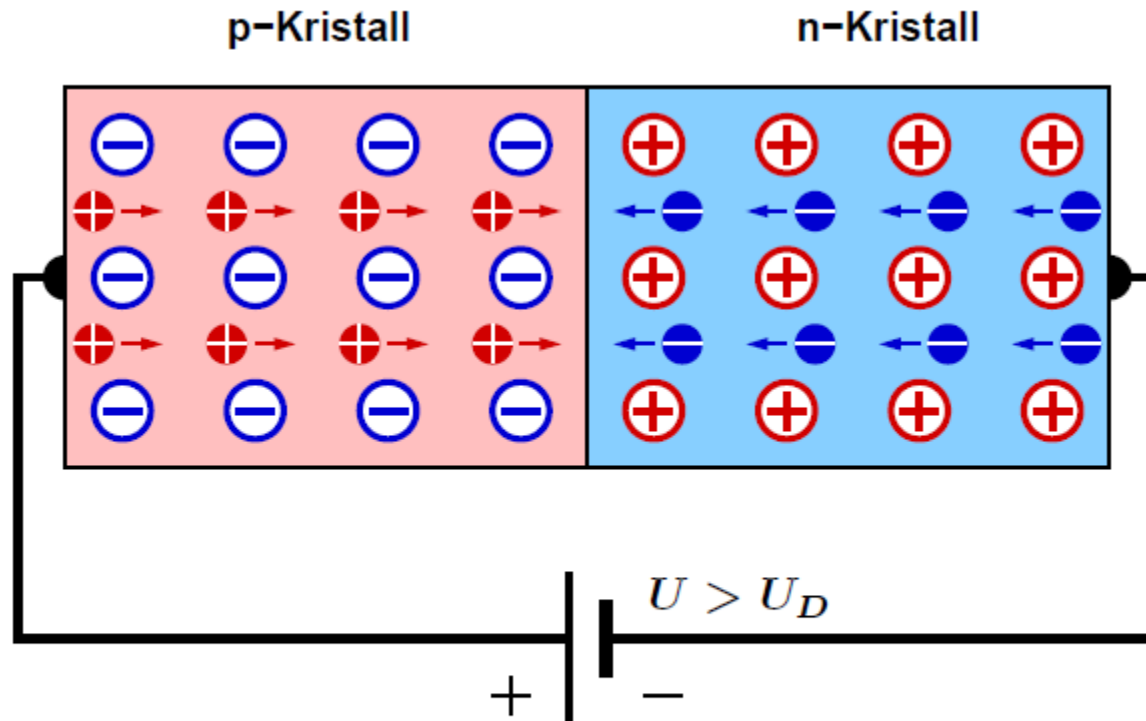
Durch die Diffusion freier Ladungsträger verbleiben im n-Gebiet positive Donator-Ionen und im p-Gebiet negative Akzeptor-Ionen. Das elektrische Feld dieser Ionen wirkt dem Diffusionsprozeß entgegen. Im Gleichgewicht bildet sich eine **Sperrschicht** aus, über der die **Diffusionsspannung U_D** abfällt ($U_D \approx 0.5 \dots 0.8 \text{ V}$ bei Silizium).

pn-Übergang mit Spannung



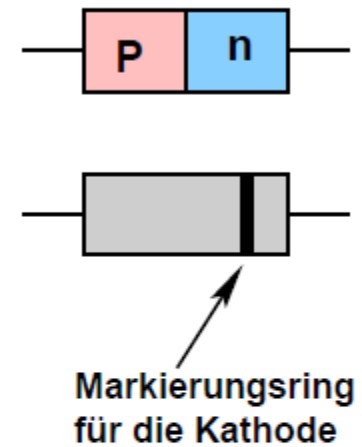
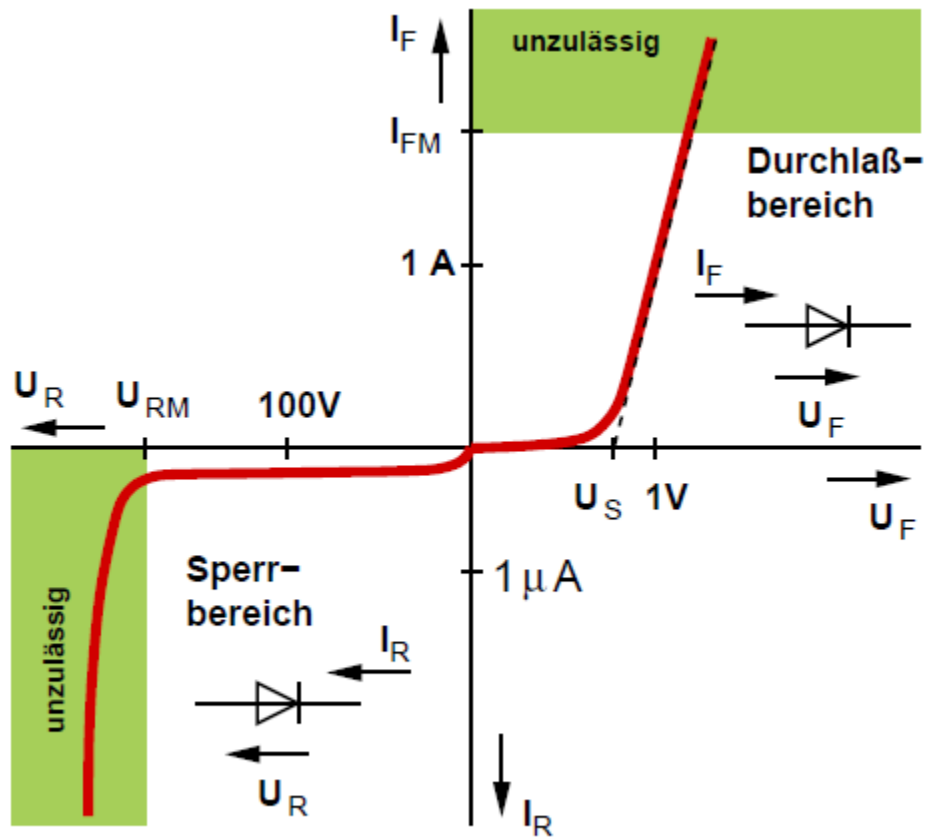
Durch Anlegen einer **äußeren Spannung in Sperr-Richtung** (Pluspol an n, Minuspol an p) wird das Feld in der Sperrschicht verstärkt → die Sperrschicht vergrößert sich → der pn-Übergang sperrt!

pn-Übergang mit Spannung



Durch Anlegen einer **äußeren Spannung in Durchlaß-Richtung** (Pluspol an p, Minuspol an n) wird die Sperrschicht von Ladungsträgern überschwemmt → die Sperrschicht verschwindet für $U > U_D$ → Stromfluß!

Diodenkennlinie



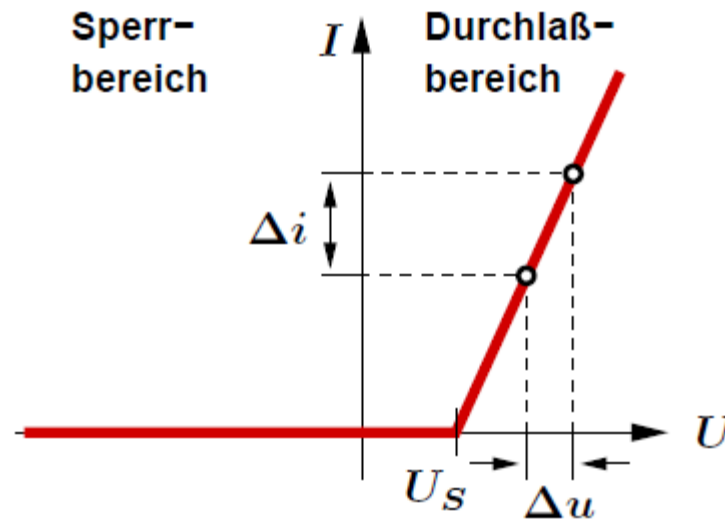
Schaltsymbol:



Anode

Kathode

Diodenkennlinie



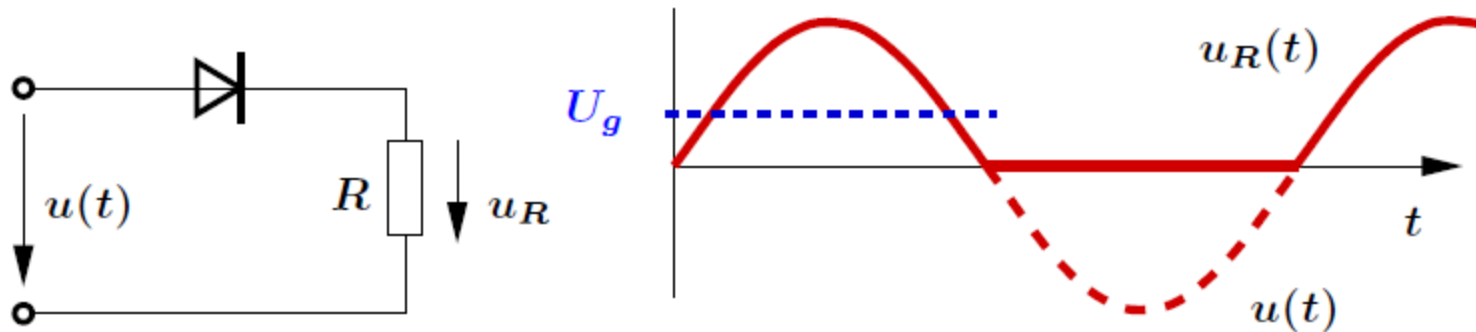
Schwellspannung $U_S \approx 0.8 \text{ V}$

Differentieller Widerstand:

$$r_D = \frac{\Delta u}{\Delta i}$$

Einwegschaltung

Gleichrichtung einer Wechselspannung mit Hilfe einer Diode (als ideal angenommen):

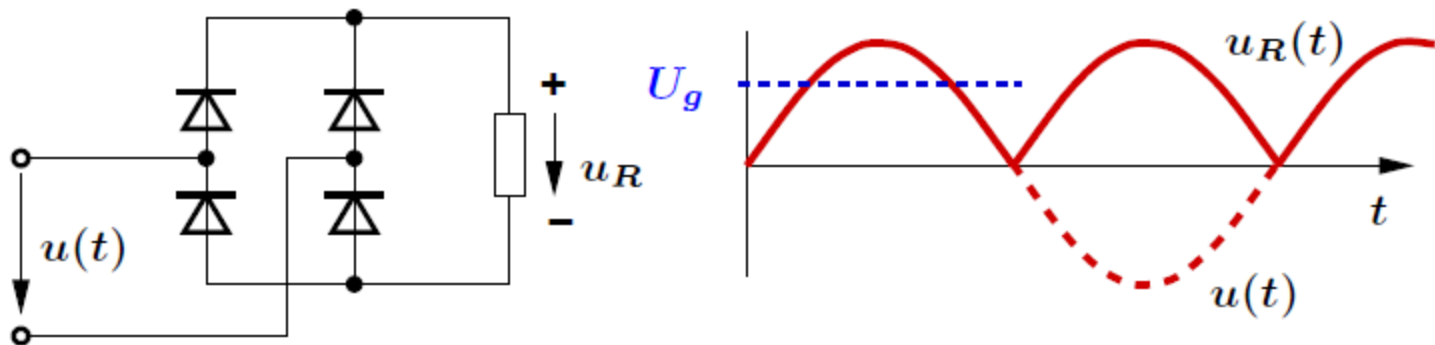


Mittelwert von $u_R(t)$: $U_g = 0.45 \cdot U$

U : Effektivwert der Wechselspannung

Zweiwegbrückenschaltung

Gleichrichtung einer Wechselspannung mit Hilfe einer Diodenbrückenschaltung (Dioden als ideal angenommen):

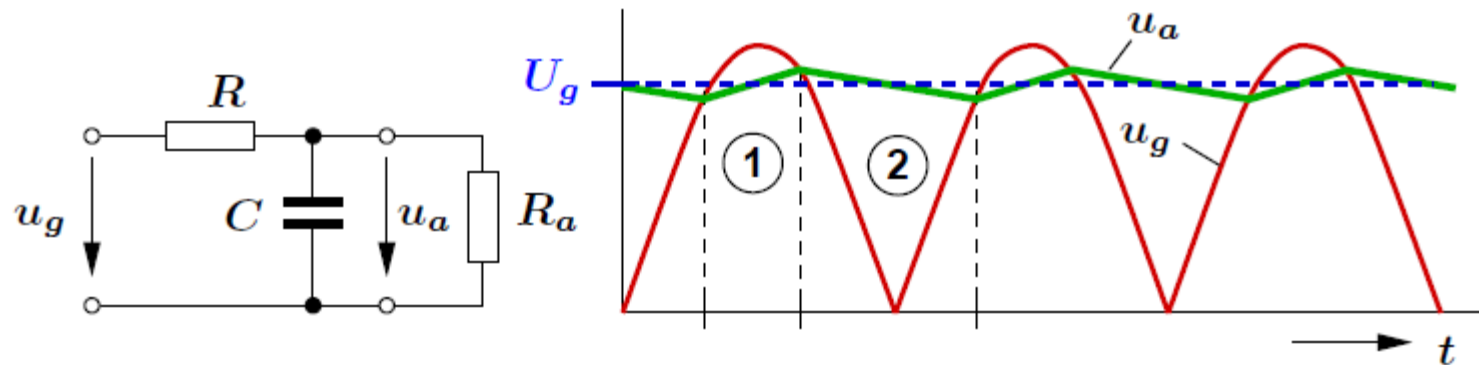


Mittelwert von $u_R(t)$: $U_g = 0.9 \cdot U$

U : Effektivwert der Wechselspannung

Zweiwegschaltung mit Glättungskondensator

Mit einem **Tiefpaß** läßt sich die Spannung am Ausgang der Zweiwegbrückenschaltung glätten:



① Kondensator wird aufgeladen

② Entladevorgang

Dioden für spezielle Anwendungen

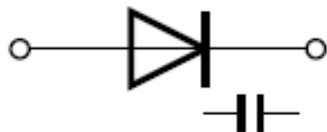
Für Halbleiterdioden existieren neben dem Einsatz als Gleichrichterbauteil zahlreiche weitere Spezialanwendungen:

• Zenerdiode



Wird in Sperr-Richtung betrieben. Ist so konstruiert, daß sie beim Überschreiten der Durchbruchspannung nicht zerstört wird. Die sog. Zenerspannung, bei der der Durchbruch stattfindet, liegt bei 4.5 . . . 30 V. Anwendung: **Spannungsstabilisierung**.

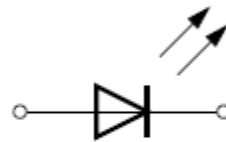
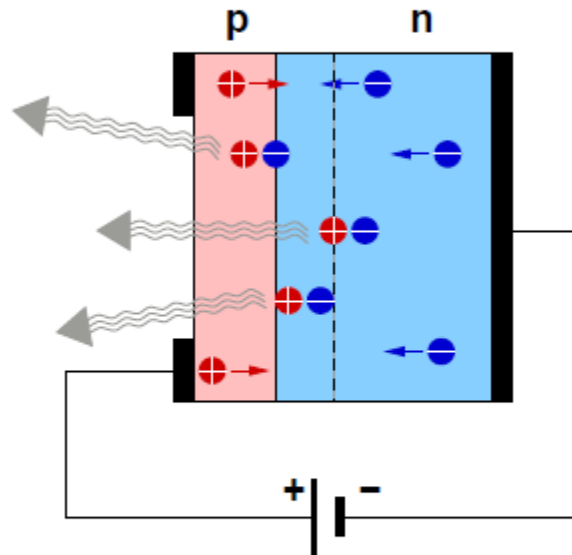
• Kapazitätsdiode



Wird in Sperr-Richtung aber unterhalb des Durchbruchs betrieben. Durch Änderung der Spannung ändert sich die Breite der Sperrschicht und damit die Kapazität des pn-Übergangs. Anwendung: **Abstimmung von Schwingkreisen**.

LED

Durch Rekombination von freien Elektronen und Löchern am pn-Übergang einer in Durchlaßrichtung betriebenen Diode wird die frei werdende Energie in Form von Lichtquanten abgegeben.



Die Kristallart und Dotierung bestimmen die Farbe des Lichtes.

GaAs

→ infrarot

GaAsP

→ rot bis gelb

GaP mit Zink u. Sauerstoffdotierung

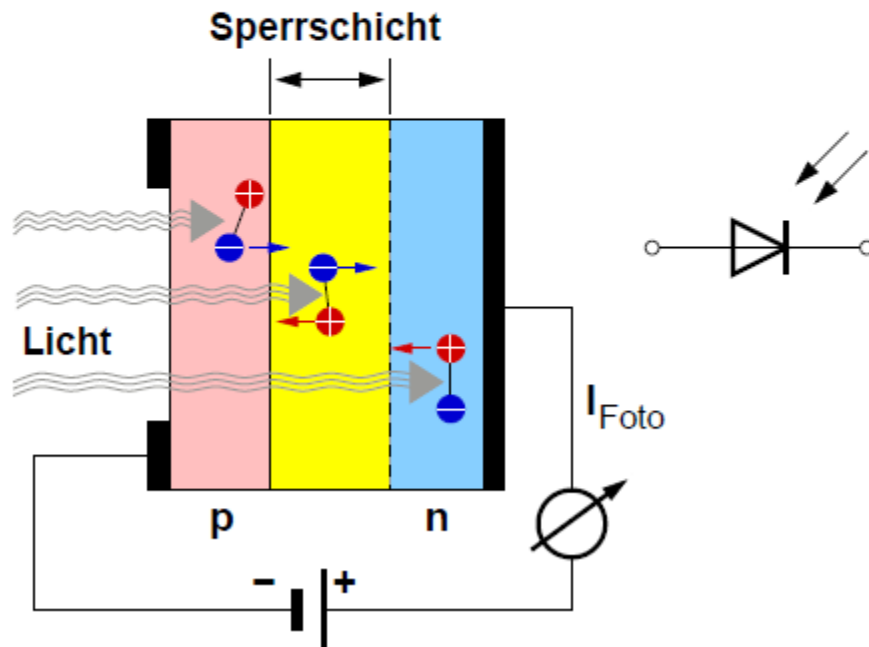
→ rot

GaP mit Stickstoffdotierung

→ grün und gelb

Fotodiode

Einfallendes Licht löst Elektronen aus der Gitterbindung → zusätzliche freie Elektronen und Löcher, die zur Sperrschicht wandern und den Sperrstrom (=Fotostrom) eines in Sperr-Richtung betriebenen pn-Übergangs proportional zur Lichtintensität erhöhen:

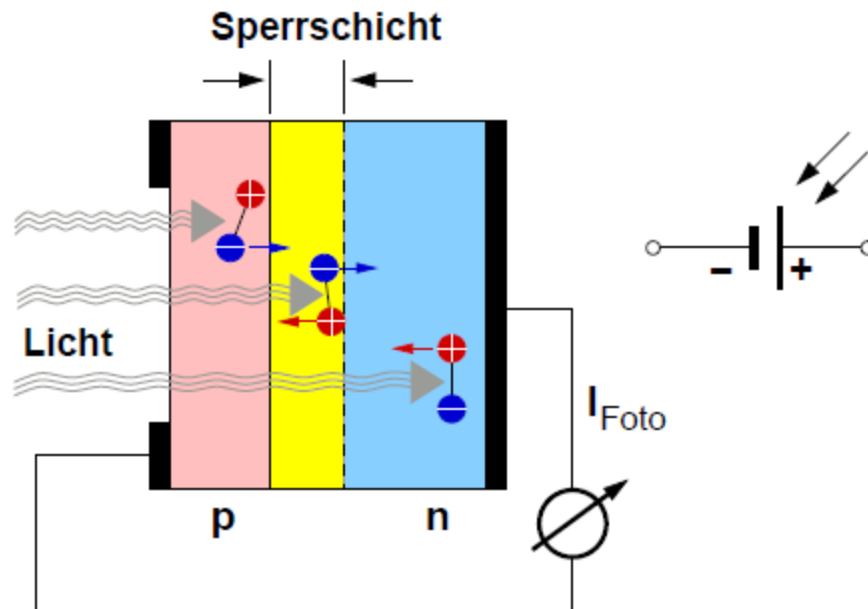


Anwendungen:

Lichtmessung (z.B. Fotografie), Lichtschranken, Fernsteuerung mit Infrarotstrahlung u.s.w.

Fotoelement

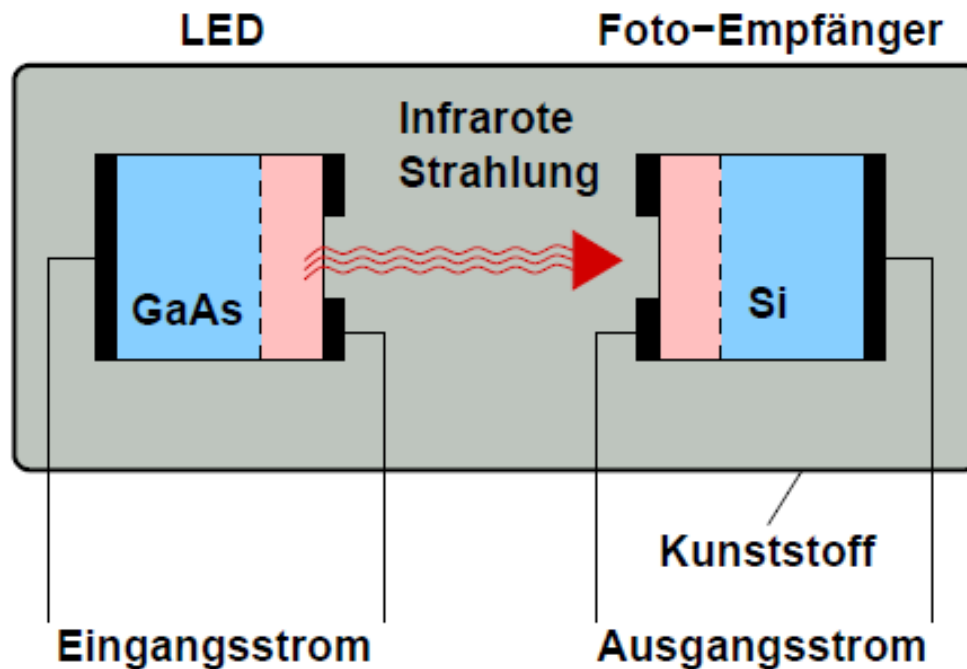
Arbeitet im Gegensatz zur Fotodiode ohne äußere Spannung. Durch Lichteinfall erzeugte Elektronen und Löcher werden durch das innere Feld der Sperrschicht getrennt → Fotostrom



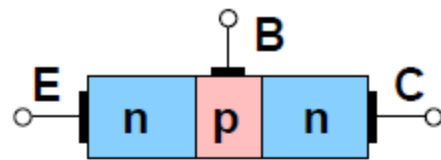
Solarzelle=Silizium-Fotoelement. (4 cm^2 liefern etwa 60 mW)
Erzeugung elektrischer Energie mit einem Wirkungsgrad von nahe 20%.

Optokoppler

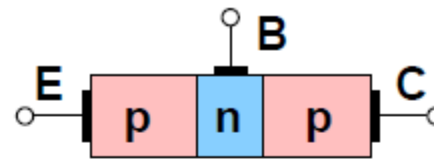
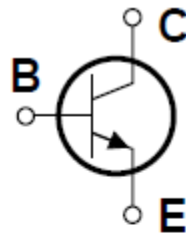
Wie beim Relais (nur ohne mechanische Abnutzung) lässt sich mit Hilfe eines Optokopplers eine galvanische Trennung zweier Stromkreise erreichen:



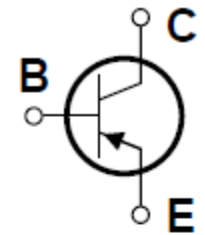
BipTransistor



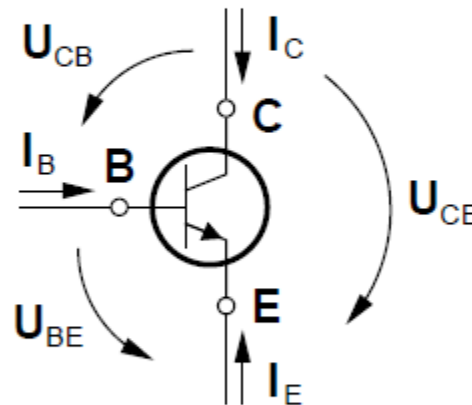
NPN-Transistor



PNP-Transistor

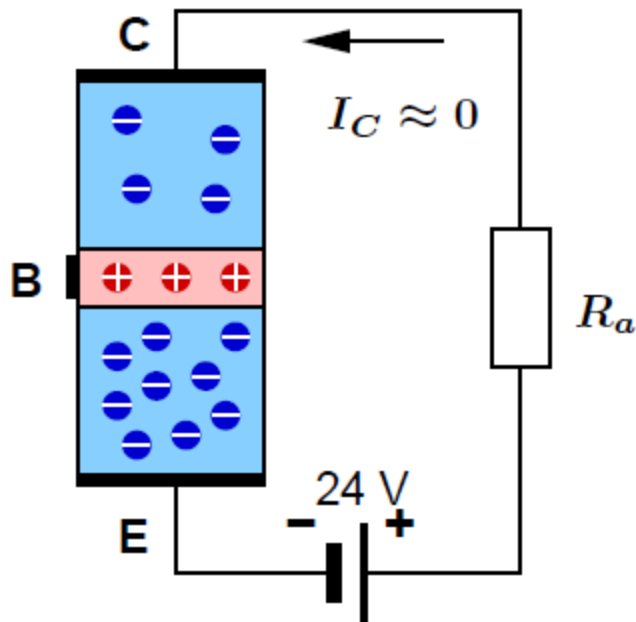


B **Basis**
E **Emitter**
C **Kollektor**

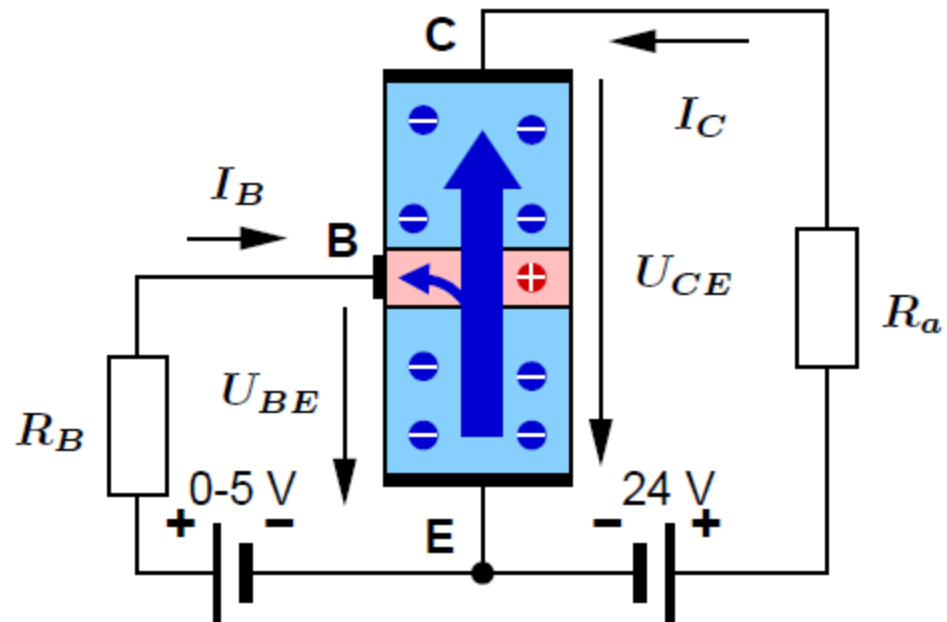


Die folgenden Betrachtungen beschränken sich auf NPN-Transistoren. Bei PNP-Transistoren sind lediglich die Vorzeichen sämtlicher Ströme und Spannungen umzukehren.

BipTransistor-Funktionsprinzip



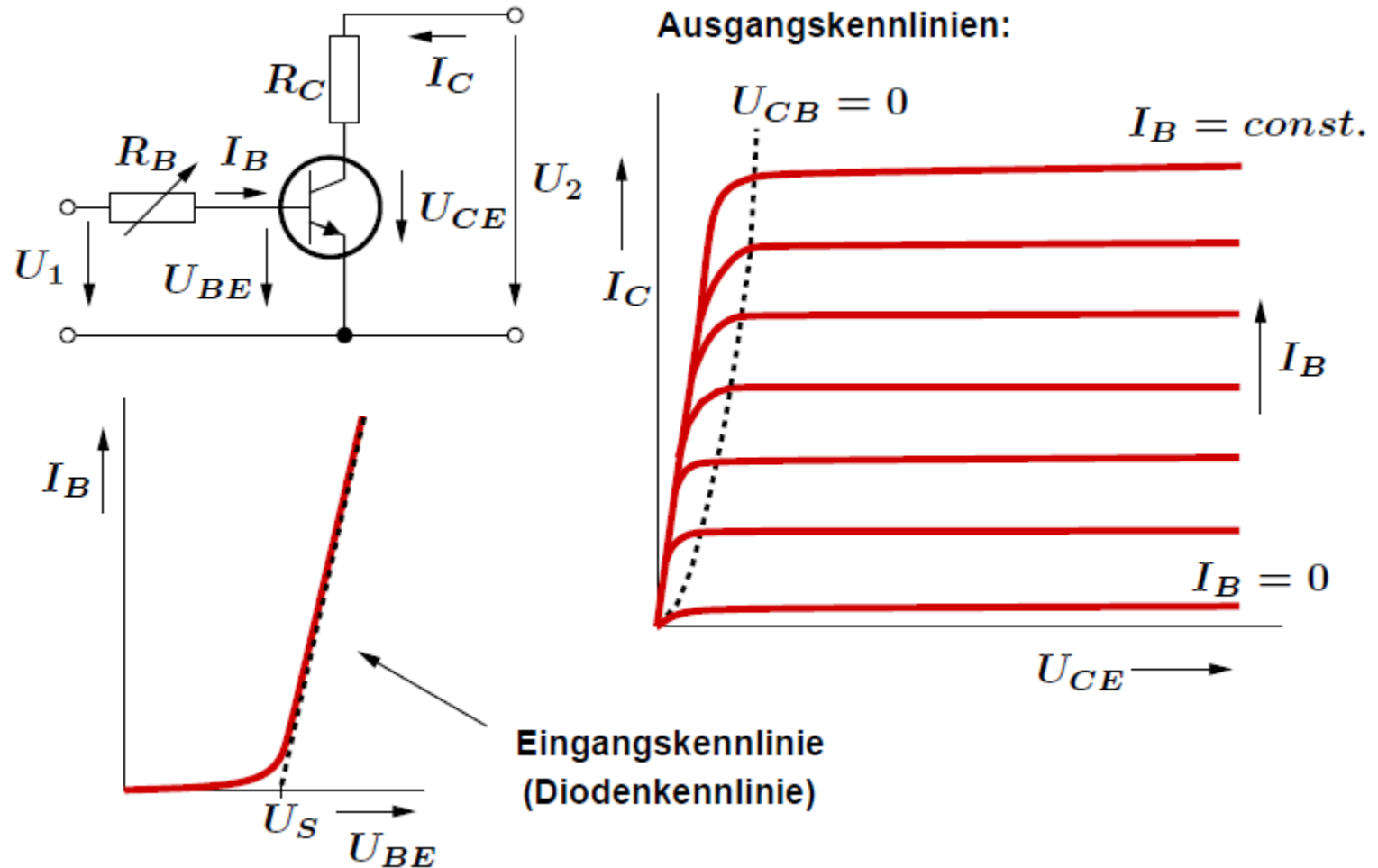
Transistor mit $I_B = 0$



Transistor mit $I_B > 0$

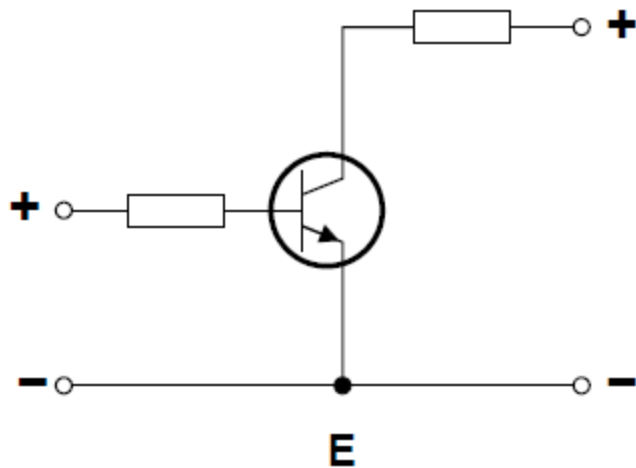
$I_B > 0 \rightarrow$ Basis-Emitter-Diode durchlässig \rightarrow ca. 99% der Elektronen "rutschen" dabei vom Emitter zum Kollektor durch, der kleine Rest bleibt in der dünnen Basis hängen und fließt über R_B ab \rightarrow ein kleiner Strom I_B bewirkt einen hohen Ausgangsstrom I_C .

BipTransistor-Kennlinien

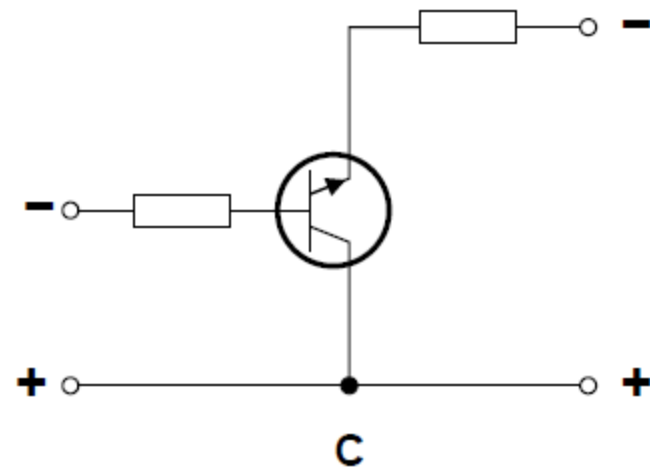


Transistorgrundschaltungen

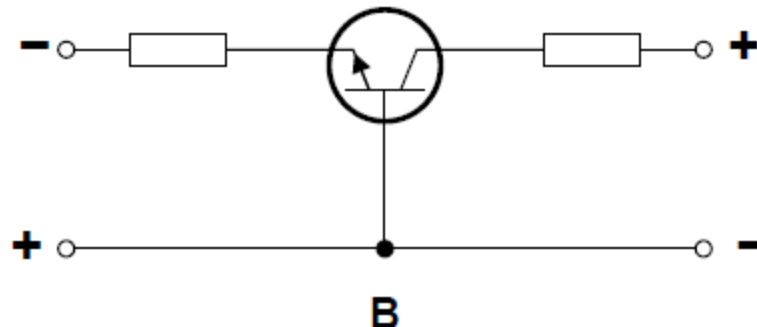
Emitterschaltung



Kollektorschaltung

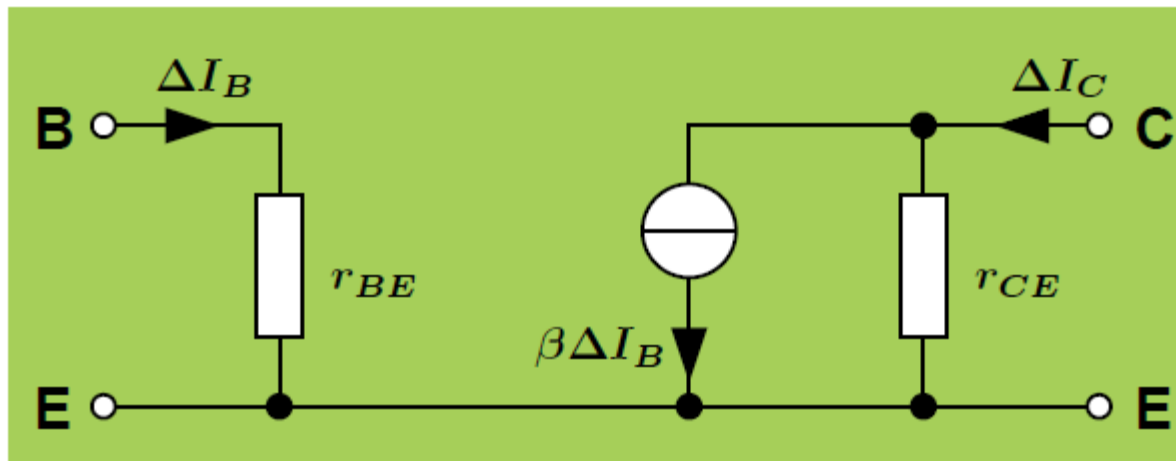


Basisschaltung



ESB des BipT

Unter der Voraussetzung, daß die Eingangskennlinie eines bipolaren Transistors $I_B = f(U_{BE})$ unabhängig von der Kollektoremitterspannung U_{CE} ist, läßt sich bei niedrigen Frequenzen und für $\Delta I_B \ll I_B$, $\Delta I_C \ll I_C$ ein einfaches Wechselstromersatzschaltbild angeben:



Wechselstromverstärkung:

$$\beta = \Delta I_C / \Delta I_B \big|_{\text{Arbeitspunkt}}$$

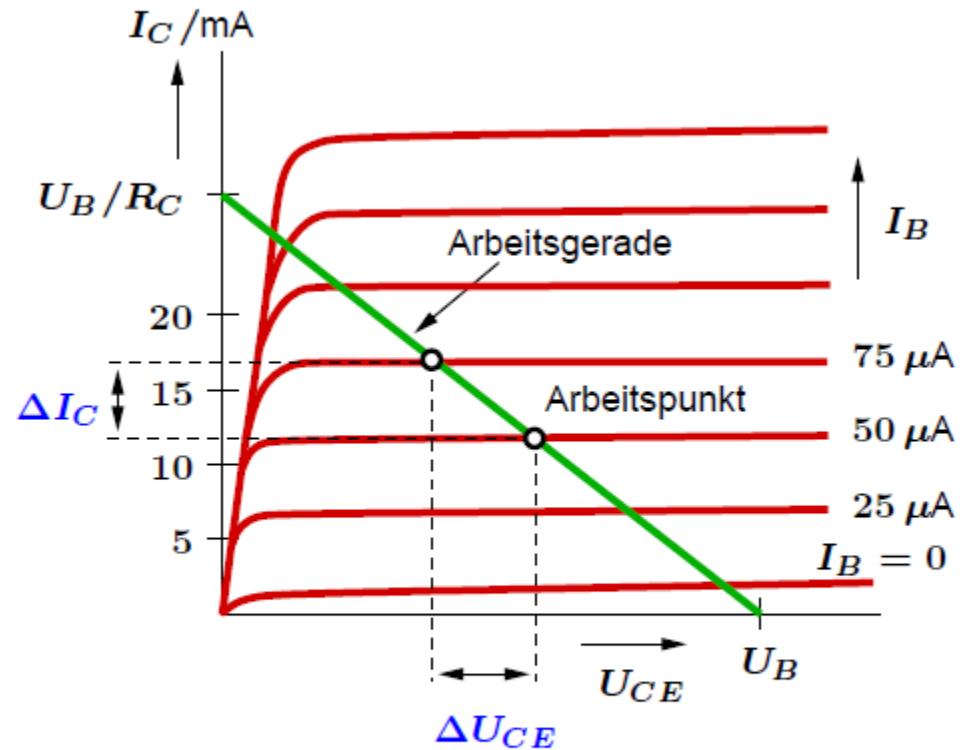
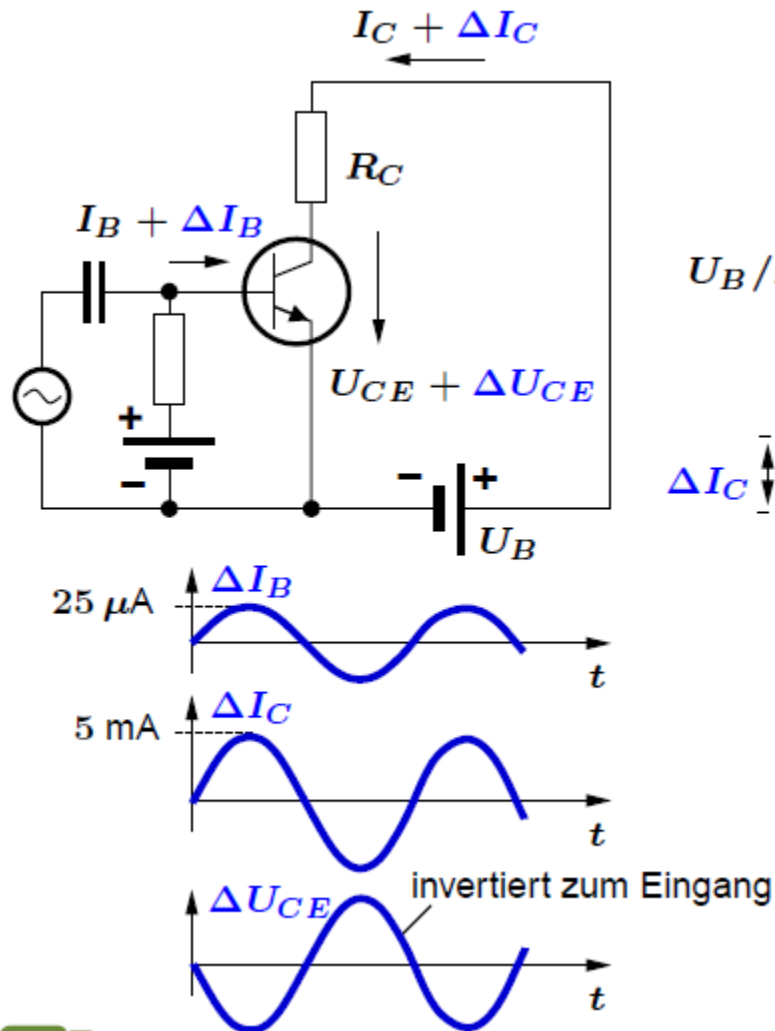
differentieller Eingangswiderstand:

$$r_{BE} = \Delta U_{BE} / \Delta I_B \big|_{\text{Arbeitspunkt}}$$

differentieller Ausgangswiderstand:

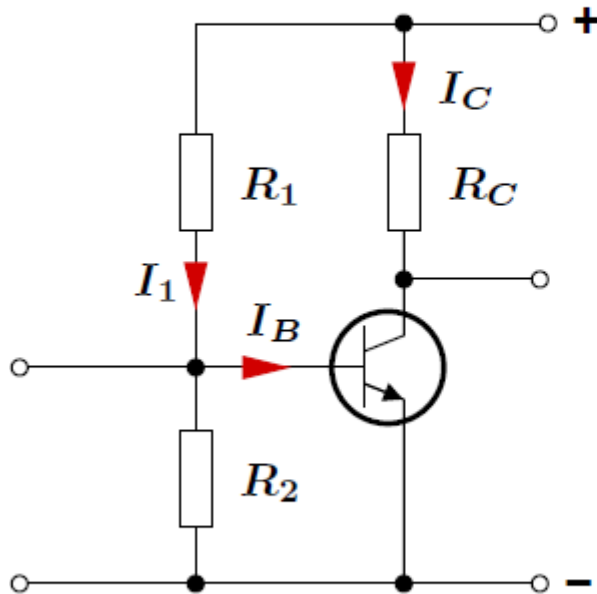
$$r_{CE} = \Delta U_{CE} / \Delta I_C \big|_{\text{Arbeitspunkt}}$$

BipTransistor als Verstärker



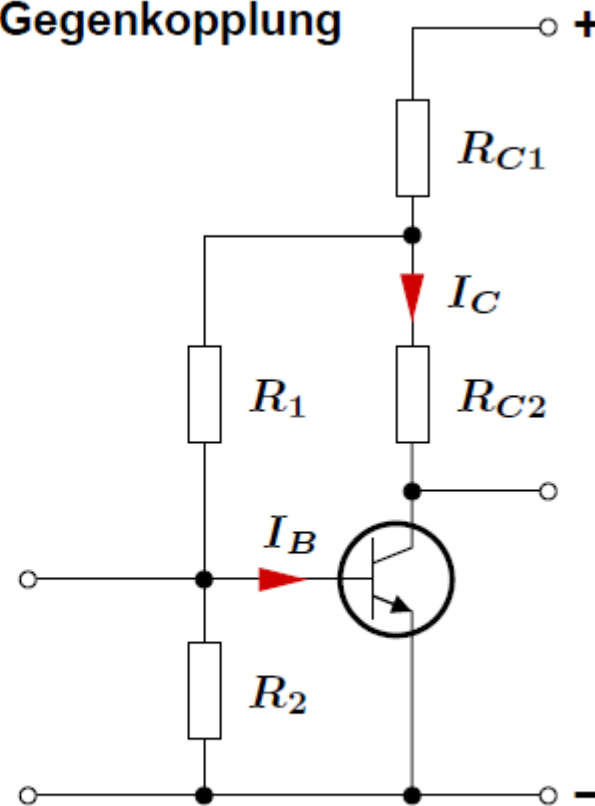
Einstellen des Arbeitspunktes

Basisspannungsteiler



$$I_1 > 10 I_B$$

Gegenkopplung

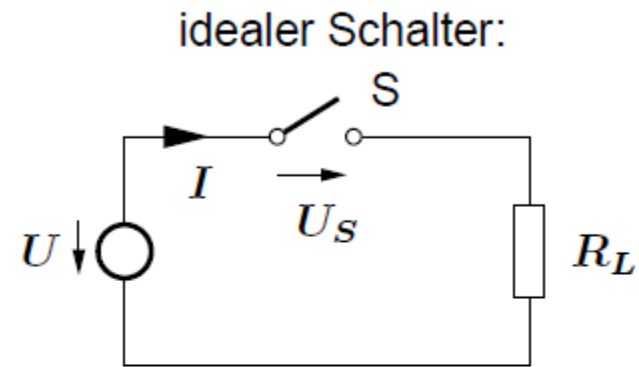
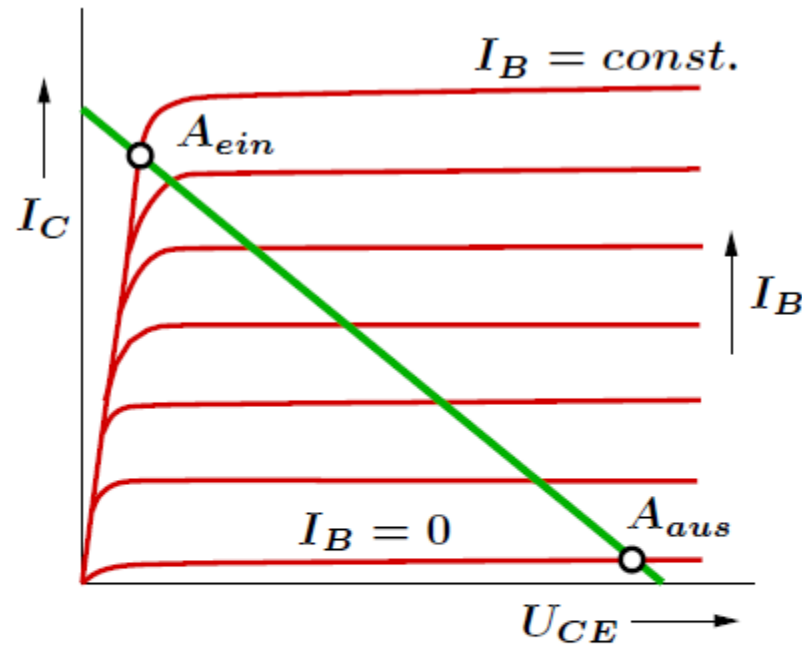


$$T \uparrow \rightarrow I_B \uparrow \rightarrow I_C \uparrow \rightarrow U_{R_{C1}} \uparrow \rightarrow I_B \downarrow$$

Ü-Bsp:

- Transistor Arbeitspunkteinstellung

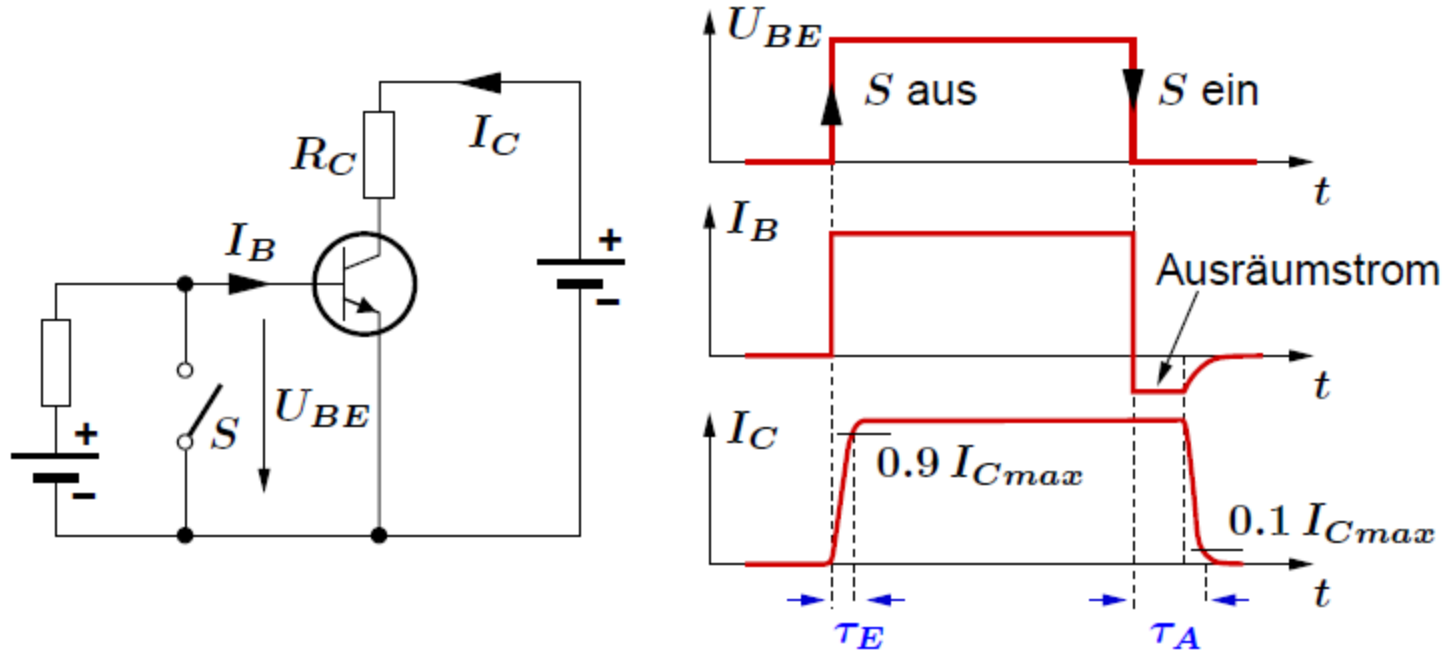
BipTransistor als Schalter



$U_{CE} \neq 0$ für A_{ein}
 $I_C \neq 0$ für A_{aus}

S geschlossen $\rightarrow U_S = 0$
S offen $\rightarrow I = 0$

Schaltzeiten beim Transistor-Schalter



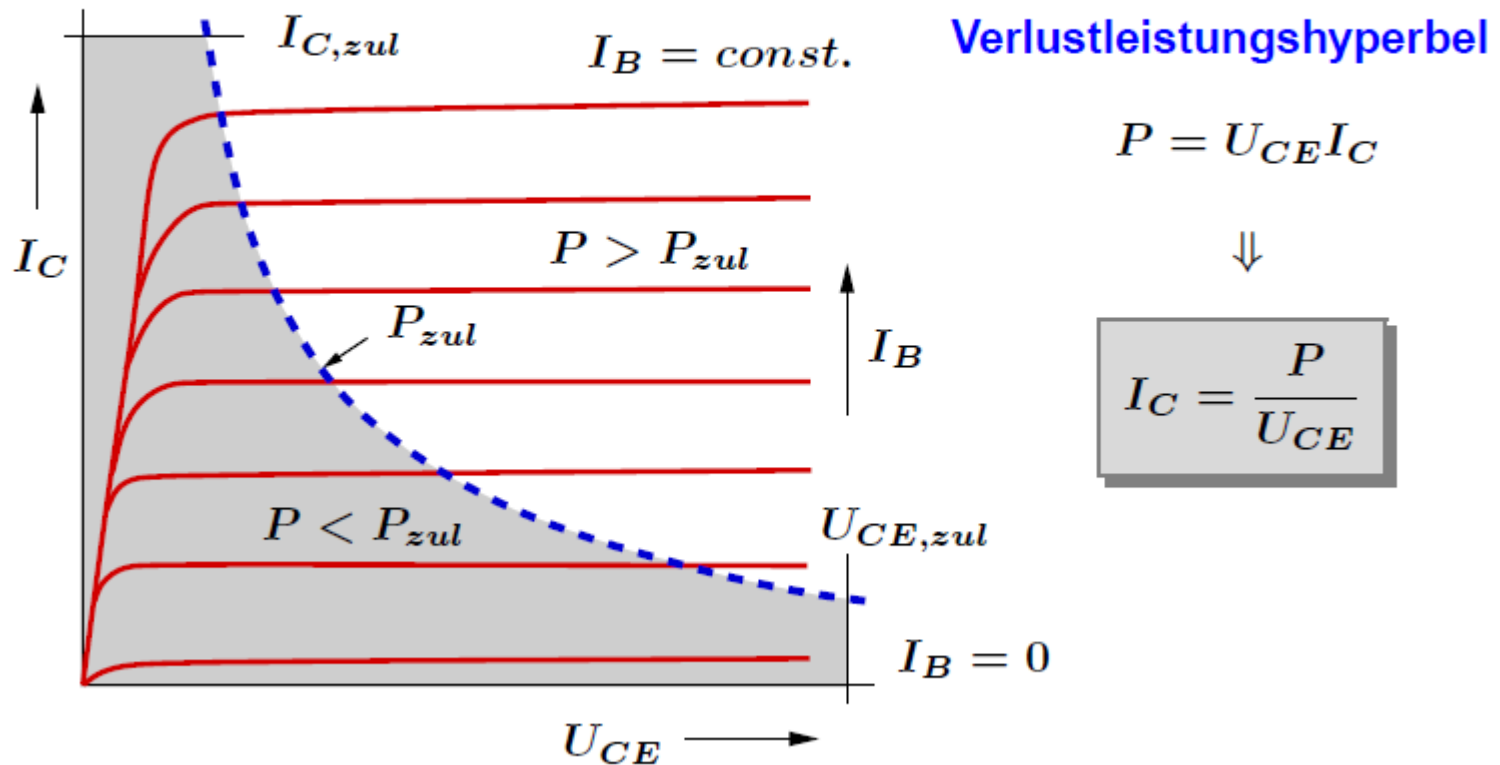
Verzögerungszeiten:

τ_E : Einschaltzeit bis zum Erreichen von $0.9 I_{Cmax}$

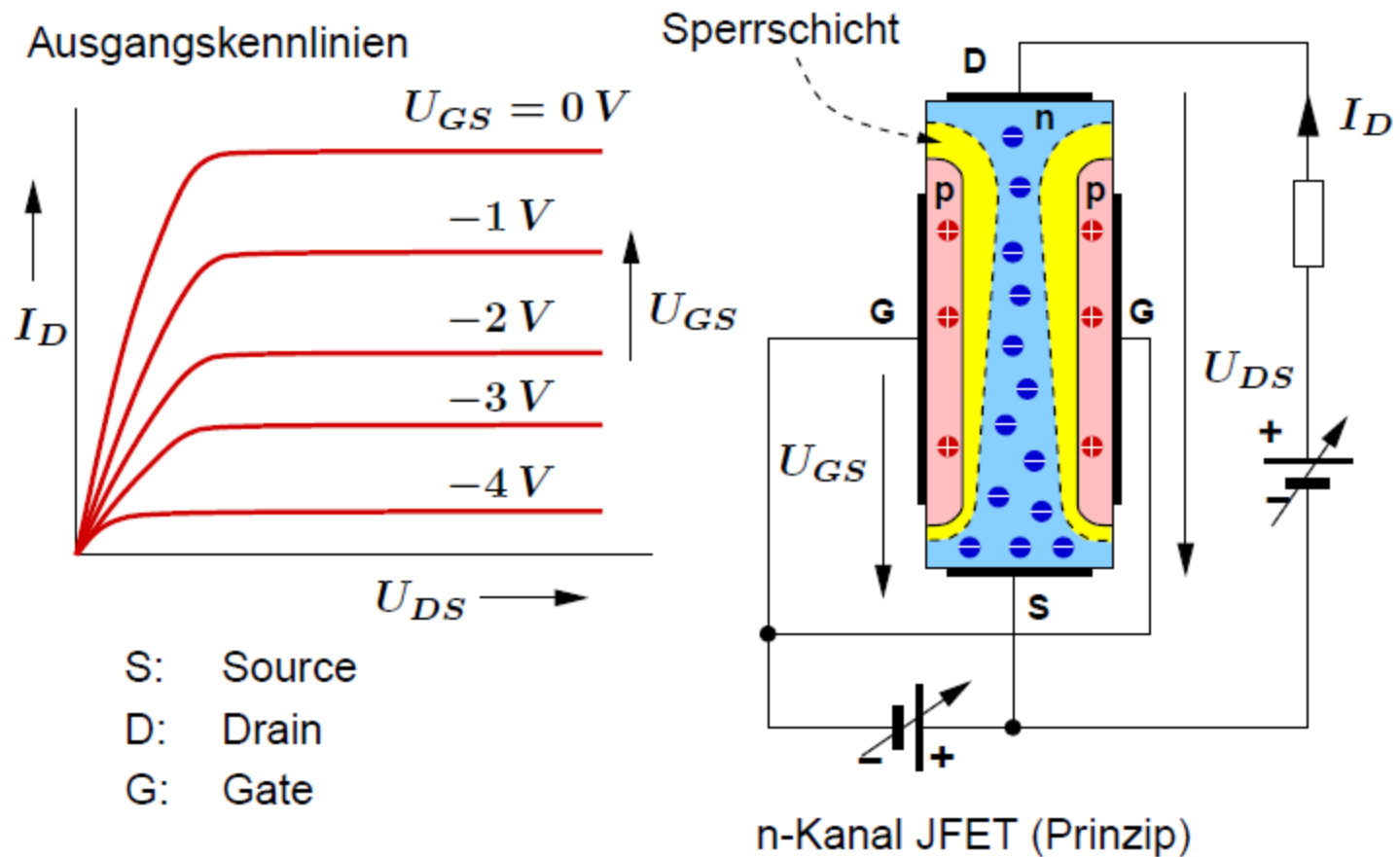
τ_A : Ausschaltzeit bis zum Absinken auf $0.1 I_{Cmax}$

Belastbarkeit

begrenzt durch zulässigen Kollektorstrom bei A_{ein} , zulässige Kollektoremitterspannung bei A_{aus} und zulässige Verlustleistung.

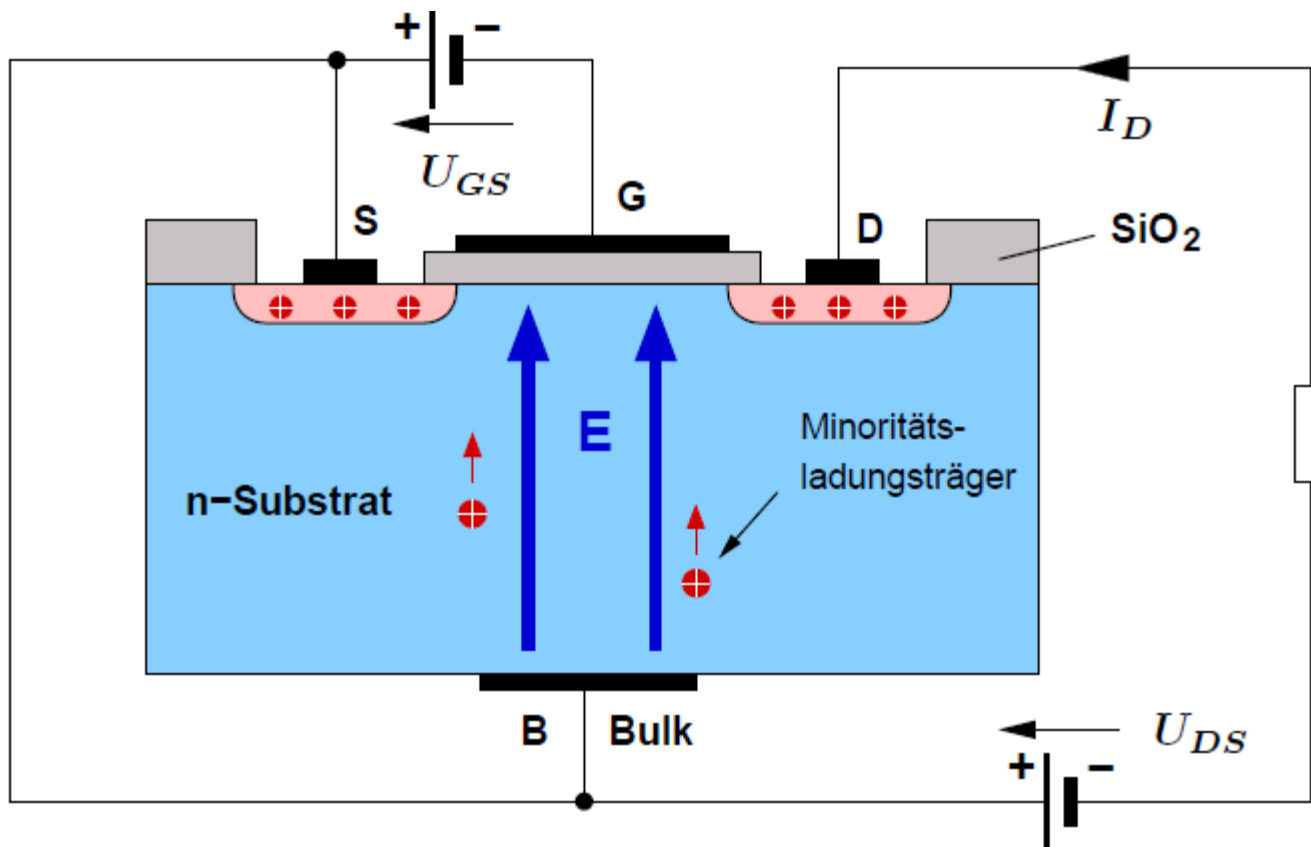


JFET



Warum wird die Sperrschicht in Richtung Drain breiter?

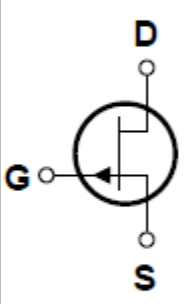
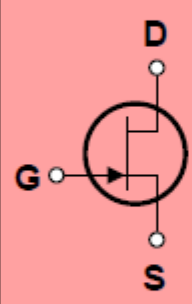
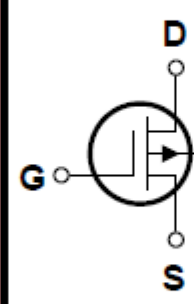
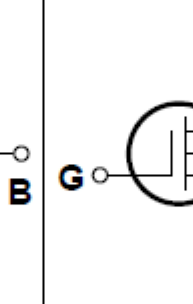
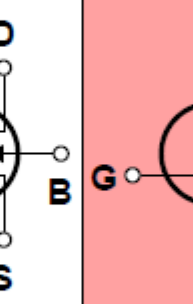
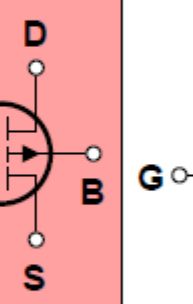
MOSFET



Minoritätsladungsträger bilden für $U_{GS} < 0$ unter dem Gate einen dünnen, p-leitenden Kanal $\rightarrow I_D \neq 0$

Schaltzeichen FET

Bisher wurde der **n-Kanal JFET** sowie der **selbstsperrende p-Kanal MOSFET** behandelt. Daneben gibt es noch weitere übliche Bauformen:

JFET		MOSFET			
p-Kanal	n-Kanal	Verarmungstyp (selbstleitend)		Anreicherungstyp (selbstsperrend)	
		p-Kanal	n-Kanal	p-Kanal	n-Kanal
					

Bitte für später (CMOS-NAND-Gatter) einprägen:

- selbstsperrender p-Kanal MOSFET benötigt negative Spannung zwischen Gate und Source für geöffneten Drain-Source-Kanal.
- selbstsperrender n-Kanal MOSFET benötigt positive Spannung zwischen Gate und Source für geöffneten Drain-Source-Kanal.

Digitale Schaltungen

- Ein **analoges Signal** verändert sich **kontinuierlich**. Um analoge Signale mit einem Computer zu verarbeiten, werden sie mit Hilfe eines **ADU (Analog-Digital-Umsetzer)** digitalisiert, d.h. zeitlich und amplitudenmäßig quantisiert.
- In digitalen Schaltungen treten nur 2 **binäre Zustände** auf:
 - H = High** = hoher Spannungspegel
 - L = Low** = niedriger Spannungspegel
- Den binären Zuständen werden **logische Zustände** zugeordnet. Bei **positiver Logik** gilt **0=L** und **1=H**.
- Ein binärer Zustand ist die kleinste Informationsmenge in einer digitalen Schaltung. Als **kleinste Informationseinheit** bezeichnet man das **Bit (Binary Digit)**, dessen Wert (0 oder 1) den Zustand angibt.
- Um mehr als 2 verschiedene Amplitudenwerte eines abgetasteten Signals darstellen zu können, müssen mehrere Bits zu einem **Wort** zusammengefaßt werden.

Digitale Schaltungen

2 Bit-Wort	→	$2^2 = 4$	Zustände (00, 01, 10, 11)
3 Bit-Wort	→	$2^3 = 8$	Zustände
4 Bit-Wort	→	$2^4 = 16$	Zustände
⋮			
8 Bit-Wort	→	$2^8 = 256$	Zustände
⋮			
16 Bit-Wort	→	$2^{16} = 65.536$	Zustände

1 Byte = 8 Bit

1 KibiByte (KiB) = 2^{10} Byte = 1.024 Byte

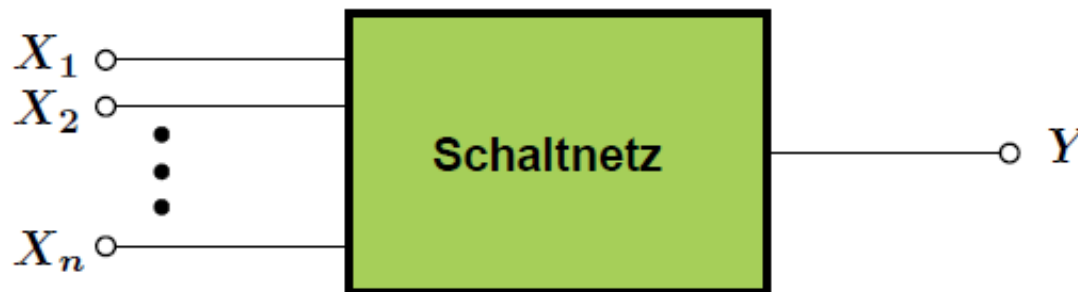
1 MebiByte (MiB) = 2^{20} Byte = 1.048.576 Byte

1 GibiByte (GiB) = 2^{30} Byte = 1.073.741.824 Byte

1 TebiByte (TiB) = 2^{40} Byte = 1.099.511.627.776 Byte

Digitale Schaltungen

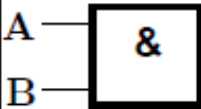

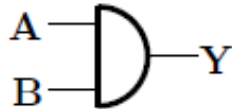
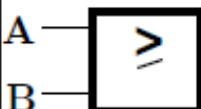

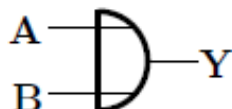
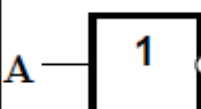


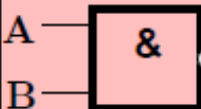

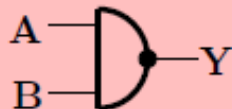
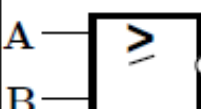


Ein Schaltnetz ist ein Netz aus elementaren logischen Schaltgliedern, sogenannten **Gattern**. Es bestimmt den logischen Ausgangszustand Y in Abhängigkeit von einem oder mehreren binären Eingangssignalen.



Die Funktion des Schaltnetzes geht aus der **Wahrheitstabelle** hervor, die theoretisch mit Hilfe der **Boolschen Algebra** analysiert wird.

Ziel der Analyse ist die Realisierung des Schaltnetzes aus elementaren Logikgattern.

Logische Grundverknüpfungen

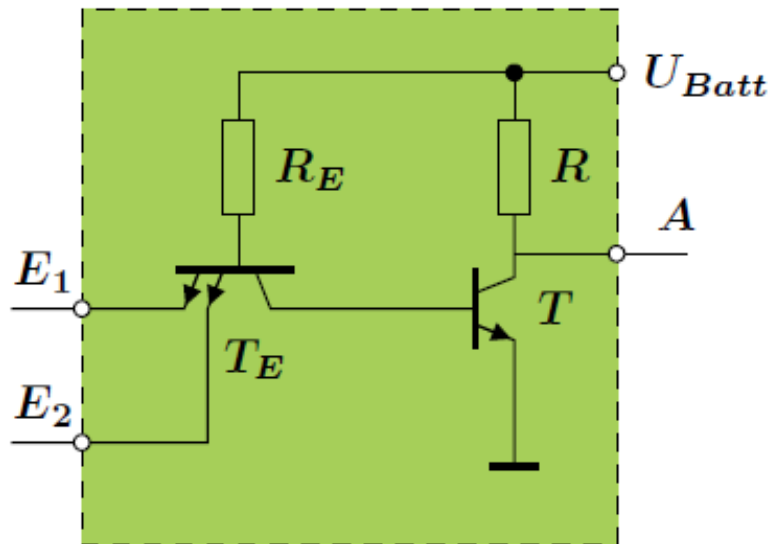
		DIN	US-Norm	veraltet																
Konjunktion AND	$Y = A \wedge B$				<table><tr><th>A</th><th>B</th><th>Y</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	Y	0	0	0	0	1	0	1	0	0	1	1	1
A	B	Y																		
0	0	0																		
0	1	0																		
1	0	0																		
1	1	1																		
Disjunktion OR	$Y = A \vee B$				<table><tr><th>A</th><th>B</th><th>Y</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	Y	0	0	0	0	1	1	1	0	1	1	1	1
A	B	Y																		
0	0	0																		
0	1	1																		
1	0	1																		
1	1	1																		
Negation NOT	$Y = \overline{A}$				<table><tr><th>A</th><th>Y</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	A	Y	0	1	1	0									
A	Y																			
0	1																			
1	0																			
NAND	$Y = \overline{A \wedge B}$				<table><tr><th>A</th><th>B</th><th>Y</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	Y	0	0	1	0	1	1	1	0	1	1	1	0
A	B	Y																		
0	0	1																		
0	1	1																		
1	0	1																		
1	1	0																		
NOR	$Y = \overline{A \vee B}$				<table><tr><th>A</th><th>B</th><th>Y</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	Y	0	0	1	0	1	0	1	0	0	1	1	0
A	B	Y																		
0	0	1																		
0	1	0																		
1	0	0																		
1	1	0																		

Boolsche Algebra

Kommutativgesetz	$X_1 \wedge X_2 = X_2 \wedge X_1$	$X_1 \vee X_2 = X_2 \vee X_1$
Assoziativgesetz	$ \begin{aligned} X_1 \wedge X_2 \wedge X_3 &= \\ &= X_1 \wedge (X_2 \wedge X_3) \\ &= (X_1 \wedge X_2) \wedge X_3 \\ &= (X_1 \wedge X_3) \wedge X_2 \end{aligned} $	$ \begin{aligned} X_1 \vee X_2 \vee X_3 &= \\ &= X_1 \vee (X_2 \vee X_3) \\ &= (X_1 \vee X_2) \vee X_3 \\ &= (X_1 \vee X_3) \vee X_2 \end{aligned} $
Distributivgesetz	$ \begin{aligned} X_1 \wedge (X_2 \vee X_3) &= (X_1 \wedge X_2) \vee (X_1 \wedge X_3) \\ X_1 \vee (X_2 \wedge X_3) &= (X_1 \vee X_2) \wedge (X_1 \vee X_3) \end{aligned} $	
Gesetze von De Morgan	$\overline{X_1 \wedge X_2} = \overline{X_1} \vee \overline{X_2}$	$\overline{X_1 \vee X_2} = \overline{X_1} \wedge \overline{X_2}$
Spezielle Verknüpfungen	$ \begin{aligned} X \wedge X &= X \\ X \wedge \overline{X} &= 0 \\ X \wedge 1 &= X \\ X \wedge 0 &= 0 \end{aligned} $	$ \begin{aligned} X \vee X &= X \\ X \vee \overline{X} &= 1 \\ X \vee 1 &= 1 \\ X \vee 0 &= X \end{aligned} $
	$X_1 \wedge (X_1 \vee X_2) = X_1$	$X_1 \vee (X_1 \wedge X_2) = X_1$

Transistor-Transistor-Logik (TTL)

Bipolare integrierte Schaltung mit **Multiemittertransistoren**. Versorgungsspannung 5 V.



E_1 **oder** E_2 auf "0" $\rightarrow T_E$ öffnet $\rightarrow T$ sperrt \rightarrow Ausgang A auf "1".

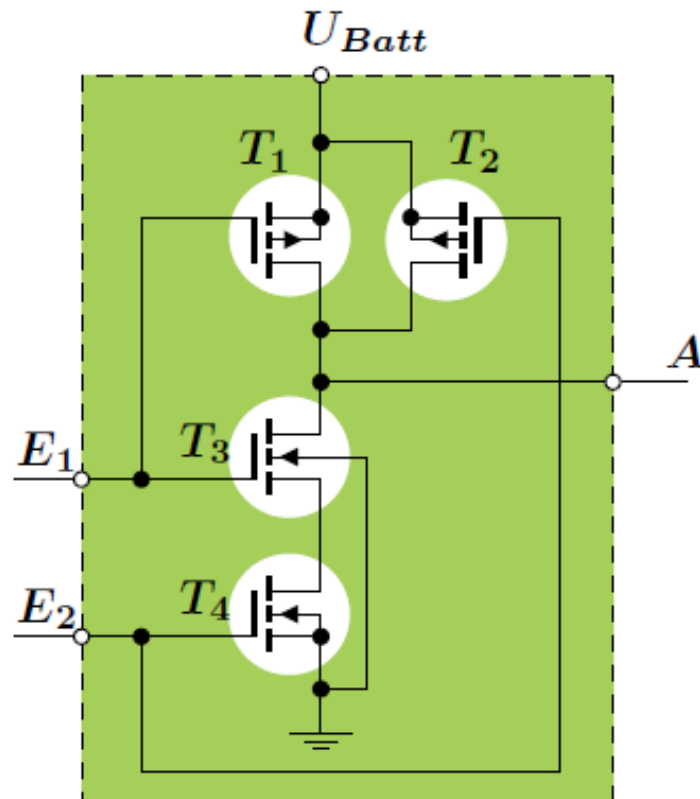
E_1 **und** E_2 auf "1" $\rightarrow T$ öffnet (T erhält Basisstrom über BC-Diode von T_E) \rightarrow Ausgang A auf "0".

$U_E < 0.4 \text{ V} \rightarrow$ Low, logisch "0"
 $U_E > 2.4 \text{ V} \rightarrow$ High, logisch "1" , Störabstand 0.4 V

Unbeschaltete Eingänge wirken so, als lägen sie auf logisch "1"!

CMOS

CMOS=Complementary MOS: Verwendung von n-Kanal und p-Kanal MOSFET's (Anreicherungstypen)



$T_1, T_2 \rightarrow$ p-Kanal MOSFET (brauchen neg. Spg. zwischen G und S für geöffneten S-D-Kanal)

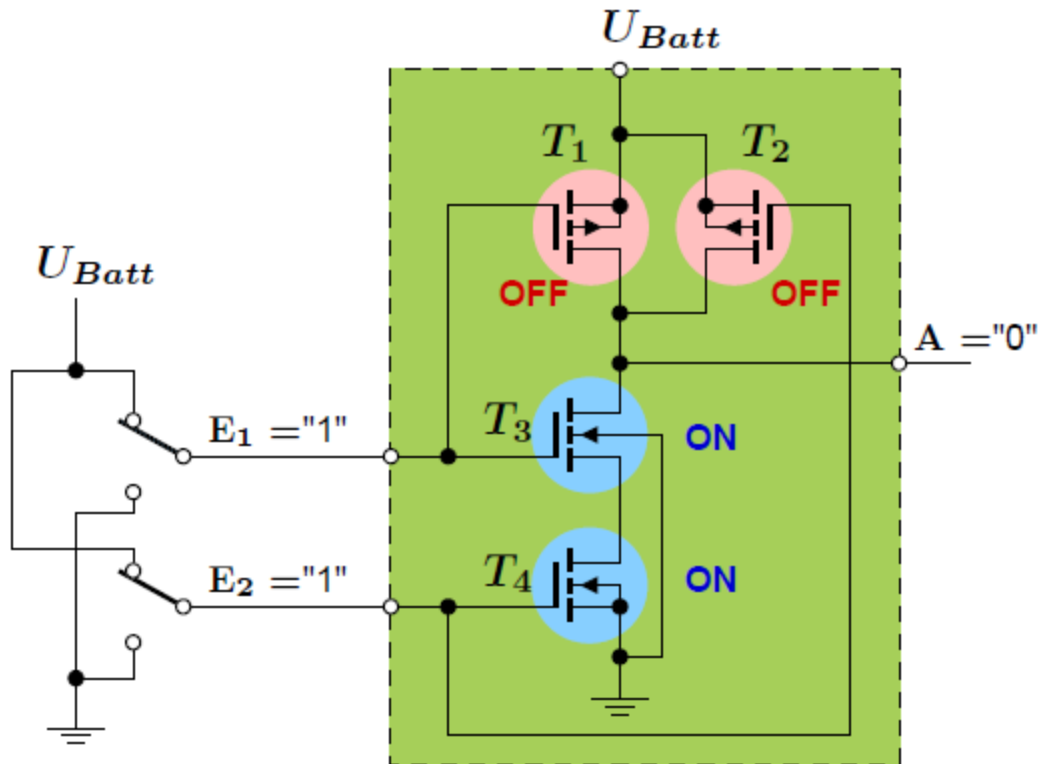
$T_3, T_4 \rightarrow$ n-Kanal MOSFET (brauchen pos. Spg. zwischen G und S für geöffneten S-D-Kanal)

Ausgang liegt auf "0", wenn T_3 und T_4 leiten und er liegt auf "1" wenn entweder T_1 oder T_2 leitet.

Es werden keine Widerstände benötigt!

CMOS-NAND-Gatter

Veranschaulichung der Schaltfunktion:



Wahrheitstabelle:

E_1	E_2	A
0	0	1
0	1	1
1	0	1
1	1	0

TTL/CMOS

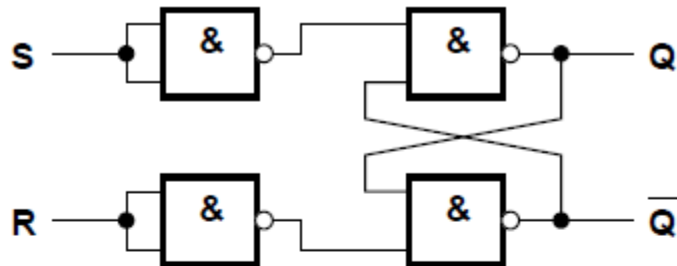
TTL

- Signallaufzeit ~ 10 ns
(3 ns bei Schottky-TTL)
- Verlustleistung ~ 10 mW
(1 mW bei Low-Power-TTL)

CMOS

- höhere Integrationsdichte
- höhere Schaltzeiten ~ 35 ns
(Grund: Aufladen der Gatekapazität!)
- geringe Verlustleistung und Stromaufnahme,
10 nW im Ruhezustand,
beim Schalten abhängig von der Taktfrequenz

RS Flip-Flop



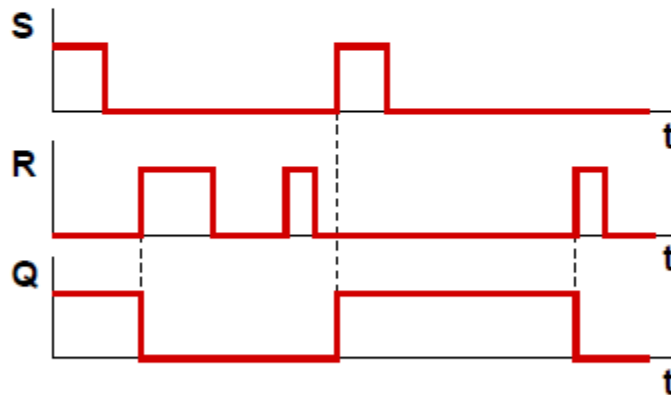
S: set

R: reset

Wahrheitstabelle:

R	S	Q	Zustand
0	0	X	speichern
0	1	1	setzen
1	0	0	rücksetzen
1	1	X	verboten

Impulsdiagramm:

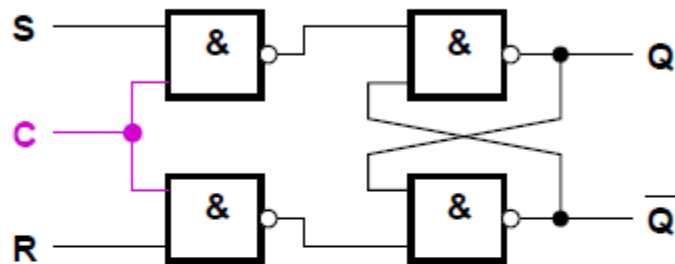


voriger Zustand bleibt erhalten!

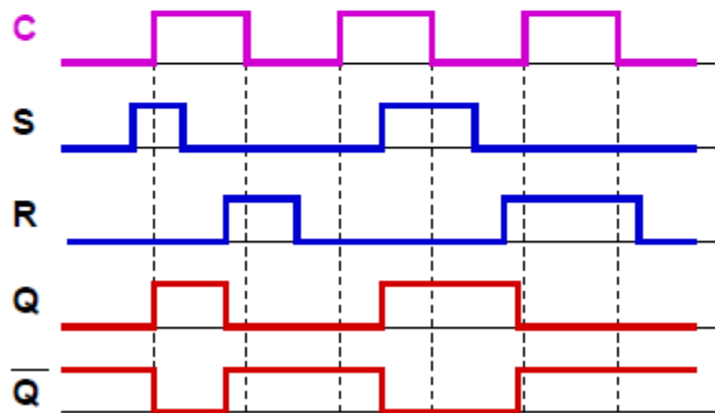
Kurzzeitige Impulse am Eingang lassen das Flipflop zwischen den beiden stabilen Ausgangszuständen $Q = 0$ und $Q = 1$ hin- und herschalten (flip... flop... flip... flop...)

Taktgesteuertes RS Flip-Flop

Logische Schaltungen werden häufig von einem periodischen Taktsignal gesteuert (clock C):



Impulsdiagramm:



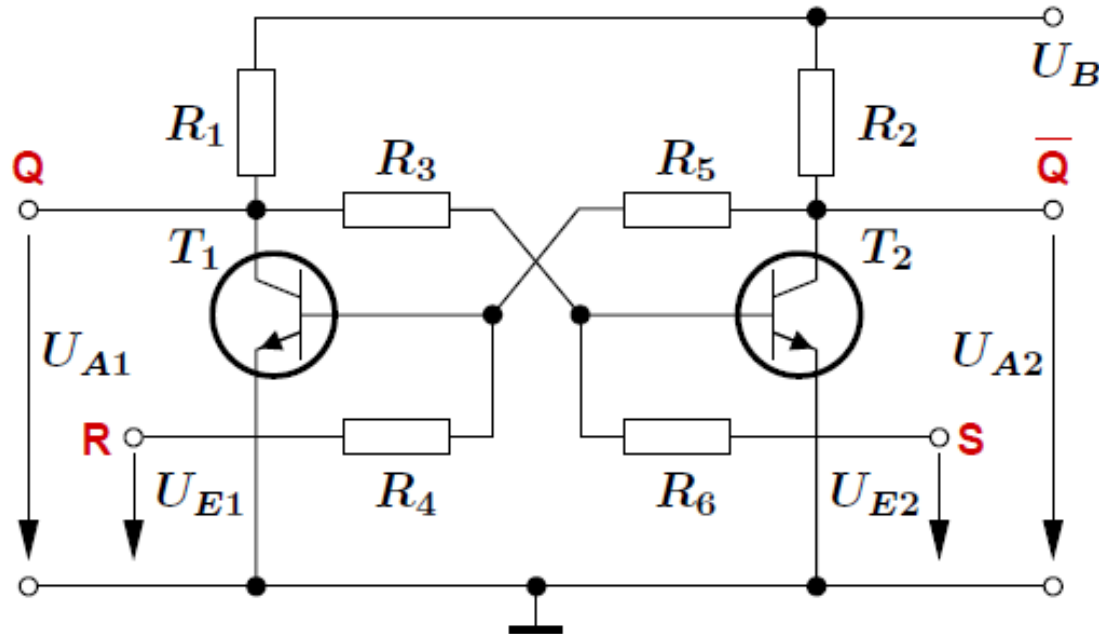
Zustandsgesteuertes Flipflop:

Die am Eingang anliegenden Signale R und S werden erst ausgewertet, wenn das Taktsignal $C=1$ anliegt.

Flankengesteuertes Flipflop:

Die Auswertung erfolgt z.B. bei der ansteigenden Taktflanke, dh. beim Übergang $C=0 \rightarrow C=1$.

RS Flip-Flop mit 2 Transistoren



- Setzen: $S=1, R=0 \rightarrow T_2$ leitet, T_1 sperrt $\rightarrow Q=1$
- Speichern: $S=0, R=0 \rightarrow$ wegen Rückkopplung über R_3 bleibt T_2 leitend und damit T_1 sperrend, d.h. $Q=1$ bleibt erhalten.
- Rücksetzen: $S=0, R=1 \rightarrow T_1$ leitet, T_2 sperrt $\rightarrow Q=0$