

HDCD-ASM

ASM Verilog THIẾT KẾ BỘ ĐIỀU KHIỂN AMPLI SỐ

1. Mục tiêu của Final Exam:

Sinh viên phải thiết kế **toàn bộ hệ thống số** điều khiển các tham số âm thanh của Ampli, sử dụng FPGA và các module ngoại vi đã học:

- Rotary Encoder + Nút nhấn
- Giao tiếp I2C qua PCF8574
- LCD 16x2 chế độ 4-bit qua I2C
- Finite State Machine (FSM) điều khiển Menu
- Hiển thị giao diện người dùng (UI)
- Điều chỉnh Volume – Bass – Treble bằng Encoder

Kết quả cuối cùng là **bộ điều khiển Ampli số hoàn chỉnh**, chạy trên FPGA.

2. Mô tả đề bài

Sinh viên cần xây dựng hệ thống điều khiển gồm các chức năng:

2.1. Chế độ Idle (mặc định)

LCD hiển thị đúng hai dòng:

HELLO JETKING
DIGITAL AMPLIFIER

Nếu trong **5 giây không có thao tác** (xoay encoder hoặc nhấn nút), hệ thống phải tự trở về trạng thái Idle.

2.2. Điều khiển các tham số âm thanh

Hệ thống có 3 tham số:

- **Volume:** 0 → 100
- **Bass:** -10 → +10
- **Treble:** -10 → +10

Điều khiển bằng:

- **Xoay encoder:** tăng/giảm giá trị
- **Nhấn encoder:** chuyển menu giữa Volume → Bass → Treble → Volume (vòng lặp)

2.3. Giao diện LCD khi điều chỉnh

Sinh viên phải thiết kế giao diện hiển thị mỗi khi vào menu:

- **Menu Volume:**

VOLUME: xx
<Rotate to adjust>

- **Menu Bass:**

BASS: +xx
<Rotate to adjust>

- **Menu Treble:**

TREBLE: -xx
<Rotate to adjust>

Giá trị thay đổi theo việc xoay encoder.

3. Yêu cầu kỹ thuật phải hoàn thành

3.1. Phần cứng & Module bắt buộc

Sinh viên phải sử dụng đúng:

- **Rotary Encoder loại có nút nhấn**
 - **LCD 16x2 giao tiếp qua PCF8574 (I2C)**
 - **FPGA board (Zynq/EZBA4205 hoặc board giáo viên cung cấp)**
-

3.2. Yêu cầu về thiết kế FPGA

Sinh viên phải tự viết các module Verilog sau:

1. **rotary_decoder.v**
 - Giải mã xung A/B
 - Xuất 1 xung +1 hoặc -1
 - Không được rung nhiễu
 2. **button_debounce.v**
 - Chống dội nút nhấn
 - Tín hiệu clean, 1 xung / mỗi lần nhấn
 3. **i2c_master_writer.v**
 - Tự viết hoặc sử dụng lại thư viện đã học
 - Gửi dữ liệu tới PCF8574
 - Tốc độ 100kHz
 4. **pcf8574_lcd_controller.v**
 - Điều khiển LCD chế độ 4-bit qua PCF8574
 - Có các hàm: init, write_cmd, write_data, clear
 5. **ampli_controller_fsm.v**
 - FSM 4 trạng thái:
 - IDLE
 - MENU_VOLUME
 - MENU_BASS
 - MENU_TREBLE
 - Quản lý timeout (5 giây không thao tác → về IDLE)
 - Xuất đúng nội dung LCD theo trạng thái
-

4. Sản phẩm sinh viên phải nộp

Sinh viên phải nộp đầy đủ:

4.1. File thiết kế

- Toàn bộ source code Verilog **lên hệ thống Elearning**
 - Sơ đồ khối hệ thống (Block Diagram) **lên hệ thống elearning**
 - File nén toàn bộ project **vào dirve**
 - File video **vào drive**
-

4.2. Video Demo (bắt buộc)

Video 1–3 phút:

- Máy bật lên → vào màn hình Idle
 - Nhấn để vào Volume
 - Xoay thay đổi Volume
 - Nhấn sang Bass → xoay thay đổi Bass
 - Nhấn sang Treble → xoay thay đổi Treble
 - Không thao tác → tự về Idle
-

5. Tiêu chí chấm điểm (Total 100 điểm)

Hạng mục	Điểm
Hoạt động đúng tất cả Menu	25
Điều khiển Volume – Bass – Treble chính xác	15
Timeout tự động về Idle	10
LCD hiển thị đúng yêu cầu	10
Rotary Encoder hoạt động mượt, không nhiễu	10
Thiết kế FSM logic, rõ ràng	10
Tài liệu báo cáo chuẩn chỉnh	10
Video demo hoàn chỉnh	10

6. Gợi ý triển khai cho sinh viên

1. Bắt đầu từ **rotary decoder** (quan trọng nhất).
2. Làm **debounce button** trước khi nối vào FSM.
3. Làm module **I2C PCF8574** điều khiển LCD (viết chữ lên trước).
4. Viết FSM điều khiển Menu.
5. Tích hợp tất cả trong module top.
6. Hiệu chỉnh timing LCD, kiểm tra từng bước.
7. Cuối cùng chạy thử với rotary encoder.