

- Tên học phần: Kiến Trúc Máy Tính

- Mã học phần:

2022-
2023.1.TIN2013

- Số tín chỉ:

03

- Đề số:

01

- Thời gian làm bài:

120 phút

(Không kể thời gian phát đề)

- Loại đề: Không được sử dụng tài liệu

NỘI DUNG

Câu 1: (1.0 điểm).

- Trình bày phương pháp biểu diễn số nguyên ở dạng số nhị phân.
- Cho số nhị phân 8 bit $(11010101)_2$, số này tương ứng với số nguyên thập phân có dấu và không dấu là bao nhiêu nếu số đang được biểu diễn theo cách biểu diễn số bù 2.

Câu 2: (2.0 điểm).

- (1.0 điểm) Trình bày quá trình thực hiện lệnh của Vi xử lý (VXL) nói chung theo cơ chế pipeline (đường ống lệnh). Các vấn đề có thể phát sinh khi sử dụng kỹ thuật này.
- (1.0 điểm) Các chế độ địa chỉ của Vi xử lý RISC? Cho đoạn code C sau:

$a = b + \text{Arr}[9]$; biến a chứa trong thanh ghi \$s1, biến b trong thanh ghi \$s2, địa chỉ cơ sở của mảng Arr chứa trong \$s3

Viết đoạn lệnh Assembly tương ứng sau khi biên dịch đoạn code C ở trên thành mã lệnh máy MIPS.

Câu 3. (2.0 điểm) Mô tả mỗi lệnh Assembly ở Câu (2.b) ở dạng mã máy thông qua dãy các số nhị phân (hoặc thập lục phân) với cấu trúc dạng lệnh tương ứng (I-type, R-type, J-type). Các thông tin về mã của các thanh ghi và opcode của các mã lệnh được cho như sau:

Thanh ghi	Mã thanh ghi	Tên lệnh	Opcode	Funct
\$t0 - \$t7	8-15	LW	100011 (35)	
\$s0 - \$s7	16-23	ADD	000000 (0)	100000 (32)

Câu 4: (2.0 điểm).

- (1.0 điểm) Ứng với các giá trị cho trước như sau:

✓ Selector: Offset = 0025h:00000011h.

✓ Cho giá trị Base trong Trường mô tả tìm được ở Bảng mô tả đoạn:
Base=10100111001010101001000110010100b.

Tính địa chỉ tuyến tính 32 bit từ sơ đồ chuyển đổi địa chỉ logic (Selector:Offset) sang địa chỉ tuyến tính đối với hệ VXL Intel 32 bit. Biểu diễn kết quả ở dạng nhị phân và thập lục phân.

b. (1.0 điểm) Từ địa chỉ tuyến tính ở Câu a (đối với Câu 4), vẽ sơ đồ chuyển đổi địa chỉ tuyến tính 32 bit sang địa chỉ vật lý 32 bit. Yêu cầu:

- ✓ Sử dụng Bảng trang 1 cấp.
- ✓ Cho giá trị **Page Frame Address** trong phần tử bảng trang PTE (Page Table Entry) tìm được của Bảng trang bằng **00107h**.
- ✓ **Tính địa chỉ vật lý 32 bit** tìm được theo sơ đồ ở trên.

Câu 5. (2.0 điểm)

a. (1.0 điểm) Cơ chế hoạt động của Bộ nhớ ảo? Mô tả cấu trúc bảng TLB (translation lookaside buffer) trong quá trình chuyển đổi địa chỉ của các VXL hiện nay?

b. (1.0 điểm) Xét mô hình bộ nhớ: bộ nhớ chính bao gồm 32 Blocks (từ 0 đến 31) và bộ nhớ cache có 8 Blocks (từ 0 đến 7):

- Mô tả quá trình trao đổi giữa bộ nhớ chính và bộ nhớ Cache theo phương pháp ánh xạ trực tiếp.
- Cho biết: trong phương pháp ánh xạ trực tiếp (direct mapping), những Block nào của bộ nhớ chính ánh xạ đến Block 2 của Cache?

Câu 6. (1.0 điểm). Trình bày nguyên tắc của việc trao đổi dữ liệu với thiết bị vào/ra bằng phương pháp DMA?

GHI CHÚ: Cán bộ coi thi không được giải thích gì thêm

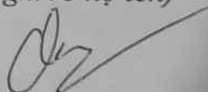
DUYỆT

(Ký và ghi rõ họ tên)


Võ Thanh Tú*

CÁN BỘ RA ĐỀ

(Ký và ghi rõ họ tên)


Đặng Thánh Chương