Mä để thi; 12.3.3.2

- Tên học phần: Nguyên lý hệ điều hãnh

- Mã học phần: TIN3042 - Số tín chi: 2

- Thời gian làm bài: 90 phút (không kể thời gian chép/phát đề)
- Loại đề: Không được sử dụng tài liệu

## Câu 1 (2 điểm):

√a) Vẽ và giải thích lược đồ chuyển trạng thái của các tiến trình (theo mô hình 3 trạng thái). Các trường hợp nào thì tiến trình chuyển từ trạng thái Running sang trạng thái Ready.

b) Khi nào thì xảy ra lỗi trang? Mô tả xử lý của hệ điều hành khi có lỗi trang.

Câu 2 (4 điểm): a) Giả sử có hai tiến trình foo and bar hoạt động đồng thời và cùng chia sẻ đèn báo biến S và R (được khỏi tạo bằng 1) và biến nguyên x (được khỏi tạo bằng 0).

- Nếu cả hai tiến trình hoạt động đồng thời thì có dẫn đến kết quả một hoặc cả hai tiến trình rơi vào trạng thái block mãi mãi không? Nếu có thì hãy chỉ ra câu lệnh mà ở đó một hoặc hai tiến trình sẽ rơi vào trạng thái block mãi mãi.
- Nếu cả hai tiến trình hoạt động đồng thời thì có dẫn đến kết quả chỉ một tiến trình rơi vào trạng thái block mãi mãi không? Nếu có thi hãy chỉ ra câu lệnh mà ở đó một tiến trình sẽ rơi vào trạng thái block mãi mãi.

√b) Xét trạng thái hệ thống: gồm 5 tiến trình, có 3 loại tài nguyên: A (10 cá thể), B (5 cá thể), C (7 cá thể). Tình trạng cấp phát của hệ thống như sau:

-	Allocation			Max		
-	A	B	C	A	B	C
DO	A	1	0	7	5	3
P0	2	0	0	3	2	2
Pl	2	0	2	9	0	2
P2	2	1	1	2	2	2
P3	2	0	2	4-	3	3

Av	ailal	ble
A	B	C
3	3	2

Xác định nội dung bảng Need.

Hệ thống có ở trạng thái an toàn không?

## Câu 3 (4 điểm):

A) Trong mô hình quản lý bộ nhớ theo đoạn, xét báng phân đoạn sau: Họ du Chugh - TM

Segment	Base	Length	
0	(12192	600 C V	
1	3300	14 · V	
2	(90)	100 V	
3	2327	580	
4	1952	96	

Cho biết địa chỉ vật lý tương ứng với các địa chỉ logic sau đây:

(i) 0, 430 (ii) 1, 15 (iii) 2, 50 (iv) 3, 400 (v) 4, 112 b) Giả thiết xét với hệ thống quản lý theo cơ chế phân trang theo yêu cầu với các đặc điểm sau (bảng trang 1 cấp):

- Kích thước trang =  $\frac{4}{10}$  =  $\frac{212}{10}$  byte =  $\frac{4}{10}$  =  $\frac{10}{10}$  =  $\frac{10}{10}$  |  $\frac{10}{10}$  | Không gian dịa chỉ vật lý =  $\frac{224}{10}$  byte =  $\frac{10}{10}$  |  $\frac{10}{10}$  | Không gian dịa chỉ logic =  $\frac{232}{10}$  byte =  $\frac{10}{10}$  |  $\frac{10}{10$

Kích thước TLB = 26 byte 32

Bao nhiệu bit cần sử dụng để xác định địa chỉ logic? Cho biết số bit ứng với số hiệu trang và offset.

(ii). Cần bao nhiều số phần tử (chỉ mục) bảng trang được cố định trong TLB nếu chỉ mỗi phần tử chứa thông tin cần thiết để chuyển đổi địa chỉ logic sang địa chỉ vật lý.

Cần bao nhiều số phần tử trong bảng trang khi chương trình sử dụng toàn bộ không gian địa chi logic.

(iv). Đối với câu (iii), có thể xảy ra lỗi khi không gian địa chỉ logic rất lớn. Nêu lỗi đó và giải thích cách giải quyết của các hệ điều hành hiện nay.

(Ghi chú: Cán bộ coi thi không được giải thích gì thêm)