

# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
18T1025004	<p>Trình bày công thức MIPS trong việc tính tốc độ thực hiện lệnh của bộ VXL.</p> <p>Nêu các cải tiến chính của các vi xử lý (VXL) hiện nay nhằm thay đổi giá trị thông số <math>f</math> trong công thức MIPS để tăng công suất của bộ VXL. Giải thích?</p>	<p>Mô tả cấu trúc bảng TLB trong quá trình chuyển đổi địa chỉ?</p>

# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
18T1025005	<p>Trình bày công thức MIPS trong việc tính tốc độ thực hiện lệnh của bộ VXL.</p> <p>Nêu các cải tiến chính của các vi xử lý (VXL) hiện nay nhằm thay đổi giá trị thông số <b>N</b> trong công thức MIPS để tăng công suất của bộ VXL. Giải thích?</p>	<p>Các bước truy nhập bộ nhớ chính khi có sử dụng TLB trong quá trình chuyển đổi địa chỉ?</p>

# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
19T1021027	<p>Trình bày công thức MIPS trong việc tính tốc độ thực hiện lệnh của bộ VXL.</p> <p>Nêu các cải tiến chính của các vi xử lý (VXL) hiện nay nhằm thay đổi giá trị thông số <b><i>M</i></b> trong công thức MIPS để tăng công suất của bộ VXL. Giải thích?</p>	<p>Cho địa chỉ tuyến tính = <b>12345678h</b></p> <p>Giá trị của phần tử PTE trong bảng trang (32 bit) = <b>87654321h</b></p> <p>Tính địa chỉ vật lý 32 bit tìm được từ sơ đồ chuyển đổi bảng trang 1 cấp.</p>

# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
19T1021045	<p>Trình bày công thức MIPS trong việc tính tốc độ thực hiện lệnh của bộ VXL.</p> <p>Nêu các cải tiến chính của các vi xử lý (VXL) hiện nay nhằm thay đổi giá trị thông số <b><i>T</i></b> trong công thức MIPS để tăng công suất của bộ VXL. Giải thích?</p>	<p>Mô tả sơ đồ chuyển đổi địa chỉ tuyến tính 32 bit VXL 80386 sang địa chỉ vật lý 32 bit (sử dụng bảng trang 2 cấp).</p>

**Bộ đề thi thi KTHP – Vấn đáp**  
**Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1**

Mã đề	Câu 1	Câu 2
18T1021091	<p>Kiến trúc vi xử lý RISC?</p> <p>Những đặc điểm chính của đơn vị xử lý RISC được cải tiến so với đơn vị xử lý CISC?</p>	<p>Nêu những thuận lợi chính với việc sử dụng vùng đệm TLB (translation lookaside buffer) trong tổ chức bộ nhớ ảo của các họ Vi xử lý tiên tiến hiện nay.</p>

# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
19T1021077	<p>Kiến trúc vi xử lý RISC?</p> <p>Tại sao kiến trúc vi xử lý RISC còn được gọi là kiến trúc “Load/Store”?</p>	<p>Cho địa chỉ tuyến tính = <b>02000013h</b></p> <p>Giá trị page frame (20 bit) = <b>00107h</b></p> <p>Tính <b>địa chỉ vật lý 32</b> bit tìm được từ sơ đồ chuyển đổi bảng trang 1 cấp.</p>

# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
19T1021086	<p>Các bước trong quá trình thực hiện lệnh của Vi xử lý (VXL)?</p> <p>Trình bày quá trình thực hiện lệnh của Vi xử lý (VXL) nói chung theo cơ chế pipeline, minh họa cụ thể với VXL Intel 8086?</p>	<p>Mô tả sơ đồ chuyển đổi địa chỉ tuyến tính 32 bit VXL 80386 sang địa chỉ vật lý 32 bit (sử dụng bảng trang 1 cấp).</p> <p>Cho ví dụ minh họa</p>

# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
16T1021062	<p>Các chế độ địa chỉ của Vi xử lý?</p> <p>Minh họa cụ thể chế độ địa chỉ thanh ghi với VXL RISC qua tập lệnh MIPS?</p>	<p>Mô tả quá trình chuyển đổi địa chỉ logic (Selector:Offset) sang địa chỉ tuyến tính 32 bit trong các VXL Intel 80386 trở lên.</p> <p>Cho ví dụ minh họa</p>



# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
18T1025001	<p>Các chế độ địa chỉ của Vi xử lý?</p> <p>Minh họa cụ thể chế độ <b>địa chỉ trực tiếp</b> với VXL RISC qua tập lệnh MIPS?</p>	<p>Cho địa chỉ tuyến tính = <b>02000013h</b></p> <p>Giá trị frame = <b>00007h</b></p> <p>Tính <b>địa chỉ vật lý 32</b> bit tìm được từ sơ đồ chuyển đổi bảng trang 1 cấp (vẽ sơ đồ).</p>

# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
19T1021112	<p>Các chế độ địa chỉ của Vi xử lý?</p> <p>Minh họa cụ thể chế độ <b>địa chỉ bộ nhớ</b> với VXL RISC qua tập lệnh MIPS?</p>	<p>Cơ chế hoạt động của Bộ nhớ ảo?</p>

# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
17T1021143	<p>Các chế độ địa chỉ của Vi xử lý?</p> <p>Viết lệnh ngôn ngữ bậc cao (NN C) sau sang lệnh Assembly dạng MIPS:</p> $c = a + b$ <p>Chỉ rõ các biến a, b, c được lưu ở các thanh ghi nào?</p>	<p>Mô tả sơ đồ chuyển đổi địa chỉ tuyến tính 32 bit VXL 80386 sang địa chỉ vật lý 32 bit (sử dụng bảng trang 1 cấp).</p> <p>Cho ví dụ minh họa.</p>

# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
19T1021118	<p>Các chế độ địa chỉ của Vi xử lý?</p> <p>Viết lệnh ngôn ngữ bậc cao (NN C) sau sang lệnh Assembly dạng MIPS:</p> $a = a + 4$ <p>Chỉ rõ các biến a được lưu ở thanh ghi nào?</p>	<p>Mô tả sơ đồ chuyển đổi địa chỉ tuyến tính 32 bit VXL 80386 sang địa chỉ vật lý 32 bit (sử dụng bảng trang 2 cấp).</p> <p>Cho ví dụ minh họa.</p>

# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
17T1021153	<p>Các chế độ địa chỉ của Vi xử lý?</p> <p>Viết lệnh ngôn ngữ bậc cao (NN C) sau sang lệnh Assembly dạng MIPS:</p> $b = a - 2$ <p>Chỉ rõ các biến a, b được lưu ở thanh ghi nào?</p>	<p>Mô tả cấu trúc bảng TLB trong quá trình chuyển đổi địa chỉ?</p> <p>Cho ví dụ minh họa.</p>

# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
19T1021137	<p>Các chế độ địa chỉ của Vi xử lý?</p> <p>Viết lệnh ngôn ngữ bậc cao (NN C) sau sang lệnh Assembly dạng MIPS:</p> $i = j + a[6]$ <p>Chỉ rõ các biến a, b được lưu ở thanh ghi nào?</p>	<p>Mô tả sơ đồ chuyển đổi địa chỉ tuyến tính 32 bit VXL 80386 sang địa chỉ vật lý 32 bit (sử dụng bảng trang 2 cấp).</p> <p>Cho ví dụ minh họa.</p>

# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
17T1021190	<p>Các chế độ địa chỉ của Vi xử lý?</p> <p>Giải thích lệnh Assembly dạng MIPS sau:</p> <p style="text-align: center;"><i>lw \$s1,8(\$t1)</i></p> <p>Cho biết ý nghĩa của các thanh ghi trong câu lệnh trên</p>	<p>Cho địa chỉ tuyến tính = <b>02000013h</b></p> <p>Giá trị frame = <b>00009h</b></p> <p>Tính địa chỉ vật lý 32 bit tìm được từ sơ đồ chuyển đổi bảng trang 1 cấp (Vẽ sơ đồ).</p>

# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
20T1020488	<p>Các chế độ địa chỉ của Vi xử lý?</p> <p>Giải thích lệnh Assembly dạng MIPS sau:</p> <p><i>lw \$s3,1(\$0)</i></p> <p>Cho biết ý nghĩa của các thanh ghi trong câu lệnh trên</p>	<p>Điểm khác biệt của mô hình bộ nhớ ảo của các VXL 80386 trở lên so với 80286 là như thế nào?</p>



# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
19T1021179	<p>Các chế độ địa chỉ của Vi xử lý?</p> <p>Giải thích lệnh Assembly dạng MIPS sau:</p> <p style="text-align: center;"><i>sw \$t3,0x8(\$0)</i></p> <p>Cho biết ý nghĩa của các thanh ghi trong câu lệnh trên</p>	<p>Cho biết:</p> <p>Selector:Offset =</p> <p style="text-align: center;">0025h:00000011h</p> <p>Địa chỉ tuyến tính = 02000013h</p> <p>Yêu cầu điền đầy đủ giá trị Base trong trường mô tả đoạn (vẽ sơ đồ).</p>

# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
19T1021198	<p>Các chế độ địa chỉ của Vi xử lý?</p> <p>Giải thích lệnh Assembly dạng MIPS sau:</p> <p style="text-align: center;"><i>sw \$t3,0x8(\$0)</i></p> <p>Cho biết ý nghĩa của các thanh ghi trong câu lệnh trên</p>	<p>Cho địa chỉ tuyến tính = <b>02000013h</b></p> <p>Giá trị frame = <b>00017h</b></p> <p>Tính địa chỉ vật lý 32 bit tìm được từ sơ đồ chuyển đổi bảng trang 1 cấp (vẽ sơ đồ).</p>

# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
20T1020526	<p>Các chế độ địa chỉ của Vi xử lý?</p> <p>Giải thích lệnh Assembly dạng MIPS sau:</p> <p><i>lw \$t0, 2(\$s3)</i></p> <p><i>add \$s1, \$s2, \$t0</i></p> <p>Cho biết ý nghĩa của các thanh ghi trong câu lệnh trên</p>	<p>Các bước truy nhập bộ nhớ chính khi có sử dụng TLB trong quá trình chuyển đổi địa chỉ?</p> <p>Vẽ sơ đồ minh họa.</p>

# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
16T1021139	<p>Các chế độ địa chỉ của Vi xử lý?</p> <p>Giải thích lệnh Assembly dạng MIPS sau:</p> <p style="text-align: center;"><i>lw \$t0, 2(\$s3)</i></p> <p style="text-align: center;"><i>addi \$s1, \$t0, 2</i></p> <p>Cho biết ý nghĩa của các thanh ghi trong câu lệnh trên. Ý nghĩa của các giá trị trực hằng (giá trị 2) trong 2 câu lệnh trên khác nhau như thế nào?</p>	<p>Cho biết:</p> <p>Selector:Offset = 0025h:00000011h</p> <p>Địa chỉ tuyến tính = 02000015h</p> <p>Yêu cầu điền đầy đủ giá trị Base trong trường mô tả đoạn (vẽ sơ đồ).</p>

# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
18T1021263	<p>Các dạng lệnh máy trong kiến trúc RISC ứng với lệnh Assembly dạng MIPS?</p> <p>Mô tả cấu trúc kiểu lệnh R-Type.</p> <p>Mã hóa lệnh sau:</p> <p><i>add \$s0, \$s2, \$s3</i></p>	<p>Nêu những thuận lợi chính với việc sử dụng vùng đệm TLB (translation lookaside buffer) trong tổ chức bộ nhớ ảo của các họ Vi xử lý tiên tiến hiện nay.</p>

# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
15T1021164	<p>Các dạng lệnh máy trong kiến trúc RISC ứng với lệnh Assembly dạng MIPS?</p> <p>Mô tả cấu trúc kiểu lệnh R-Type.</p> <p>Mã hóa lệnh sau:</p> <p><i>sub \$t0, \$t2, \$t4</i></p>	<p>Mô tả quá trình chuyển đổi địa chỉ logic (Selector:Offset) sang địa chỉ tuyến tính 32 bit trong các VXL Intel 80386 trở lên.</p> <p>Cho ví dụ minh họa.</p>

# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
19T1021253	<p>Các dạng lệnh máy trong kiến trúc RISC ứng với lệnh Assembly dạng MIPS?</p> <p>Mô tả cấu trúc kiểu lệnh I-Type.</p> <p>Mã hóa lệnh sau:</p> <p><i>addi \$s0, \$s1, 8</i></p>	<p>Mô tả sơ đồ chuyển đổi địa chỉ tuyến tính 32 bit VXL 80386 sang địa chỉ vật lý 32 bit (sử dụng bảng trang 1 cấp).</p> <p>Cho ví dụ minh họa.</p>

# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
18T1021302	<p>Các dạng lệnh máy trong kiến trúc RISC ứng với lệnh Assembly dạng MIPS?</p> <p>Mô tả cấu trúc kiểu lệnh I-Type.</p> <p>Mã hóa lệnh sau:</p> <p><i>addi \$t0, \$s2, -1</i></p>	<p>Mô tả sơ đồ chuyển đổi địa chỉ tuyến tính 32 bit VXL 80386 sang địa chỉ vật lý 32 bit (sử dụng bảng trang 2 cấp).</p> <p>Cho ví dụ minh họa.</p>



# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
20T1020590	<p>Các dạng lệnh máy trong kiến trúc RISC ứng với lệnh Assembly dạng MIPS?</p> <p>Mô tả cấu trúc kiểu lệnh I-Type.</p> <p>Mã hóa lệnh sau:</p> <p style="text-align: center;"><i>lw \$t1,12(\$0)</i></p>	<p>Cho địa chỉ tuyến tính = <b>02000013h</b></p> <p>Giá trị frame = <b>10007h</b></p> <p>Tính <b>địa chỉ vật lý 32</b> bit tìm được từ sơ đồ chuyển đổi bảng trang 1 cấp (vẽ sơ đồ).</p>

# Bộ đề thi thi KTHP – Vấn đáp

## Kiến trúc máy tính – HK2 - 2021 – 2022 – Nhóm 1

Mã đề	Câu 1	Câu 2
19T1021276	<p>Các dạng lệnh máy trong kiến trúc RISC ứng với lệnh Assembly dạng MIPS?</p> <p>Mô tả cấu trúc kiểu lệnh I-Type.</p> <p>Mã hóa lệnh sau:</p> <p style="text-align: center;"><i>sw \$s1,2(\$t1)</i></p>	<p>Xét với hệ thống quản lý theo cơ chế phân trang theo yêu cầu với các đặc điểm sau (bảng trang 1 cấp):</p> <ul style="list-style-type: none"> <li>- Kích thước trang = <math>4K = 2^{12}</math> byte</li> <li>- Không gian địa chỉ vật lý = <math>2^{24}</math> byte</li> <li>- Không gian địa chỉ logic = <math>2^{32}</math> byte</li> <li>- Kích thước TLB = <math>2^6</math> byte</li> </ul> <p><b>Câu hỏi:</b> Cần bao nhiêu số phần tử (chỉ mục) bảng trang được cố định trong TLB nếu chỉ mỗi phần tử chứa thông tin cần thiết để chuyển đổi địa chỉ logic sang</p>