

ADC、DAC 与数字滤波器

1. 基本要求 I

- 1) 制作 ADS8865 或 ADS8861 模块与 DAC7811 模块;
- 2) DAC 输出与 ADC 输入相同的信号,输入范围 Vpp 为 $1\sim2V$ 的双极性信号,频率 DC ~50 kHz;要求输出幅度误差<5%,偏置不限,-3dB 带宽 ≥50 kHz,失真度 THD<5%:

2. 基本要求 II

- 1) 使用上述 ADC、DAC,制作中心频率为 50Hz 的数字带阻滤波器,要求:
 - a. -3dB 带宽≥250Hz:
 - b. DC~47.5Hz 增益波动≤1dB:
 - c. 49.5~50.5Hz 增益≤-46dB:
 - d. 52.5~100Hz 增益波动≤1dB。
- 2) 输入范围 Vpp 为 1~2V 的双极性信号,输出通带内幅度误差<5%,偏置不限;

3. 发挥部分

- 1) 带阻滤波器的-3dB 带宽≥50kHz, 其他要求同基本要求 II;
- 2) 针对基本要求 II 的内容,制作简易示波器,外部手动触发(不需要连续触发,不需要上升、下降沿触发),将 ADC 输入波形及 DAC 输出波形同时显示出来,分辨率与扫描速度自定,能清楚显示 100Hz 以内信号即可;

4. 说明

- 1) 了解 ADC、DAC 的基本参数与选型规则,包括但不限于接口类型、输入输出信号类型、采样率、采样位数,参考 TI 选型工具;
- 2) 了解抗混叠滤波器及重构滤波器的作用以及设计规则;
- 3) 学会使用 MATLAB 的 Filter Designer 搭建数字滤波器、设计参数,并了解 FIR、IIR、CIC 数字滤波器的作用和区别,以及系统中采样率的设计规则和 变换方式(参考《FPGA 应用开发与仿真》中 7.6.5 采样率变换范例);
- 4) 学会使用 ILA 逻辑分析仪;
- 5) 写一份简单报告,两页左右,内容包括:
 - a. 抗混叠滤波器及重构滤波器的计算;
 - b. ADC、DAC 的采样率的准确计算:



华中科技大学启明学院 电工电子科技创新中心

- c. 信号流图及各部分的采样率;
- 6) 基本要求 I 与基本要求 II 两部分可以使用不同的硬件电路;
- 7) 任务时间 4 周, 16 周周末统一验收。