



TECHNISCHE HOCHSCHULE NÜRNBERG
GEORG SIMON OHM

Fakultät Elektrotechnik Feinwerktechnik Informationstechnik

Entwicklung eines modularen Synthesizers

Projektarbeit im MSY

vorgelegt von

Altaher Ahmad, Balbach Thomas, Dilman Viktor, Kirschner Christoph,
Sedlmeier Toni

Ausgabe: 18.10.2022

Abgabe: –

Prüfer: Prof. Dr.Alexander von Hoffmann

Hinweis: Diese Erklärung ist in alle Exemplare der Prüfungsarbeit fest einzubinden. (Keine Spiralbindung)

Prüfungsrechtliche Erklärung der/des Studierenden

Angaben des bzw. der Studierenden:

Name: Kirschner

Vorname: Christoph

Matrikel-Nr.: 3248161

Fakultät: EFI

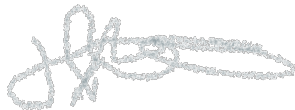
Studiengang: BEI

Semester: 7

Titel der Prüfungsarbeit: Koroutine, Threads und Asyncio

Ich versichere, dass ich die Arbeit selbständig verfasst, nicht anderweitig für Prüfungszwecke vorgelegt, alle benutzten Quellen und Hilfsmittel angegeben sowie wörtliche und sinngemäße Zitate als solche gekennzeichnet habe.

Nürnberg, 24.09.2021



Ort, Datum, Unterschrift Studierende/Studierender

Die Abgabe dieser Arbeit gilt als Anmeldung zur vorgezogene Prüfung im FWPF Skriptsprache Python. Für die reibungslose Übertragung der Note ist eine nachträgliche Prüfungsanmeldung in diesem Fach erforderlich.

Inhaltsverzeichnis

1	Einleitung	1
2	Konzepte	2
2.1	Zielsetzung	2
2.2	Aufbau eines modularen Synthesizers	2
2.3	Grundlegende analoge Prinzipien	2
3	Netzteil	3
3.1	Allgemeines	3
3.2	Schaltplan	3
3.3	Umsetzung	3
4	LFO	4
4.1	Allgemeines	4
4.2	Schaltplan	4
4.3	Platine	4
4.4	Mechanischer Aufbau	4
5	VCO	5
5.1	Allgemeines	5
5.2	Schaltplan	5
5.3	Platine	5
5.4	Mechanischer Aufbau	5
6	Sequenzer	6
6.1	Allgemeines	6
6.2	Schaltplan	6
6.3	Platine	6
6.4	Mechanischer Aufbau	6
7	Filter	7
7.1	Allgemeines	7
7.2	Schaltplan	7
7.3	Platine	7
7.4	Mechanischer Aufbau	7
8	Mischer	8
8.1	Allgemeines	8
8.2	Schaltplan	8
8.3	Platine	8
8.4	Mechanischer Aufbau	8

9	Gehauese	9
9.1	Allgemeines	9
9.2	Mechanischer Aufbau	9
10	Fazit	10
	Auflistungsverzeichnis	11
	Literatur	12

Kapitel 1

Einleitung

Kapitel 2

Konzepte

2.1 Zielsetzung

2.2 Aufbau eines modularen Synthesizers

bla bla bla

2.3 Grundlegende analoge Prinzipien

bla bla bla

Kapitel 3

Netzteil

3.1 Allgemeines

3.2 Schaltplan

bla bla bla

3.3 Umsetzung

bla bla bla

Kapitel 4

LFO

4.1 Allgemeines

4.2 Schaltplan

bla bla bla

4.3 Platine

bla bla bla

4.4 Mechanischer Aufbau

bla bla bla

Kapitel 5

VCO

5.1 Allgemeines

5.2 Schaltplan

bla bla bla

5.3 Platine

bla bla bla

5.4 Mechanischer Aufbau

bla bla bla

Kapitel 6

Sequenzzer

6.1 Allgemeines

6.2 Schaltplan

bla bla bla

6.3 Platine

bla bla bla

6.4 Mechanischer Aufbau

bla bla bla

Kapitel 7

Filter

7.1 Allgemeines

7.2 Schaltplan

bla bla bla

7.3 Platine

bla bla bla

7.4 Mechanischer Aufbau

bla bla bla

Kapitel 8

Mischer

8.1 Allgemeines

8.2 Schaltplan

bla bla bla

8.3 Platine

bla bla bla

8.4 Mechanischer Aufbau

bla bla bla

Kapitel 9

Gehauese

9.1 Allgemeines

bla bla bla

9.2 Mechanischer Aufbau

bla bla bla

Kapitel 10

Fazit

bla bla bla

Auflistungsverzeichnis

Literatur

- [1] Melvin E. Conway. „Design of a separable transition-diagram compiler“. In: *Communications of the ACM* 6.7 (1963), S. 396–408. ISSN: 0001-0782. DOI: [10.1145/366663.366704](https://doi.org/10.1145/366663.366704).
- [2] Johannes Ernesti und Peter Kaiser. *Python 3. Das umfassende Handbuch*. ger. 5., aktualisierte Auflage 2017, 1., korrigierter Nachdruck. Rheinwerk Computing. Ernesti, Johannes (VerfasserIn) Kaiser, Peter (VerfasserIn). Bonn: Rheinwerk Verlag, 2018. 1040 S. ISBN: 9783836258647. URL: <https://openbook.rheinwerk-verlag.de/python/> (besucht am 24.09.2021).
- [3] Prof. Dr.-Ing. Jürgen Krumm. „Echtzeitsysteme - Teil 2: Scheduling-Mechanismen“. Nürnberg, 2021. (Besucht am 24.09.2021).
- [4] Python Software Foundation, Hrsg. *Queues*. Python Software Foundation. URL: <https://docs.python.org/3/library/asyncio-queue.html> (besucht am 26.09.2021).