



TECHNISCHE HOCHSCHULE NÜRNBERG
GEORG SIMON OHM

Fakultät Elektrotechnik Feinwerktechnik Informationstechnik

Entwicklung eines modularen Synthesizers

Projektarbeit im MSY

vorgelegt von

Altaher Ahmad, Balbach Thomas, Dilman Viktor, Kirschner Christoph,
Sedlmeier Toni

Ausgabe: 18.10.2022

Abgabe: –

Prüfer: Prof. Dr.Alexander von Hoffmann

Inhaltsverzeichnis

1	Einleitung	1
2	Konzepte	2
2.1	Zielsetzung	2
2.2	Aufbau eines modularen Synthesizers	2
2.3	Grundlegende analoge Prinzipien	4
3	Netzteil	6
3.1	Allgemeines	6
3.2	Schaltplan	6
3.3	Umsetzung	6
4	LFO	7
4.1	Allgemeines	7
4.2	Schaltplan	7
4.3	Platine	7
4.4	Mechanischer Aufbau	7
5	VCO	8
5.1	Allgemeines	8
5.2	Schaltplan	8
5.3	Platine	8
5.4	Mechanischer Aufbau	8
6	Sequenzer	9
6.1	Allgemeines	9
6.2	Schaltplan	9
6.3	Platine	12
6.4	Mechanischer Aufbau	12
7	Filter	13
7.1	Allgemeines	13
7.2	Schaltplan	13
7.3	Platine	13
7.4	Mechanischer Aufbau	13
8	Mischer	14
8.1	Allgemeines	14
8.2	Schaltplan	14
8.3	Platine	14
8.4	Mechanischer Aufbau	14

9	Gehauese	15
9.1	Allgemeines	15
9.2	Mechanischer Aufbau	15
10	Fazit	16
	Auflistungsverzeichnis	17
	Literatur	18

Kapitel 1

Einleitung

Die Welt der Elektrotechnik ist mehr denn je im Umbruch und Wandel. Um für diese Herausforderungen gerüstet zu sein, ist es fundamental mit den Grundlagen dieses breitgefächerten Themengebietes bestens vertraut zu sein. Besonders im Bereich der analogen Schaltungstechnik ist es jedoch oft schwierig ein tieferes Verständnis für Vorgänge in komplexen Aufbauten zu erlangen. Die Mathematik bietet zwar meist sehr akkurate Mittel, um eine Schaltung ausreichend zu beschreiben, oft reicht dies jedoch für Anfänger nicht aus, um das Verhalten greifbar zu machen. Abhilfe kann hier die Visualisierung oder Simulation der entsprechenden Spannungsverläufe schaffen. Neben der visuellen Analyse kann jedoch auch der Klang von Signalverläufen tieferes Verständnis aufbauen. Durch die Durchführung dieser Projektarbeit soll besonders dieser Aspekt vertieft werden und somit der Wissensstand bezüglich analoger Schaltungstechnik im Allgemeinen ausgebaut werden. Darüber hinaus soll Elektrotechnik durch die elektronische Klangerzeugung für Außenstehende besser erfahrbar gemacht werden.

Kapitel 2

Konzepte

2.1 Zielsetzung

Wie bereits in Kapitel 1 beschrieben, dient diese Projektarbeit zur Wissenserweiterung im Bereich der analogen Schaltungstechnik. Darüber hinaus soll im Zuge dieser Arbeit ein einsetzbarer modularer Synthesizer gebaut werden, der zu elektronischen Klangerzeugung genutzt werden kann. Der Synthesizer soll aus verschiedenen Modulen bestehen, welche unabhängig von einander genutzt werden können. Der weitere Aufbau wird in Abschnitt 2.2 genauer beschrieben. Darüber hinaus werden in Abschnitt 2.3 grundlegende Prinzipien erläutert, die insbesondere bei der elektronischen Klangerzeugung Anwendung finden.

2.2 Aufbau eines modularen Synthesizers

Wie bereits in Abschnitt 2.1 erläutert, besteht ein modularer Synthesizer aus mehreren vereinzelt Modulen. Diese Module können mit Kabeln verbunden und somit in Interaktion miteinander gebracht werden.

Um eine grundlegende Funktion zu ermöglichen, ist ein Basisumfang an Modulen nötig. Die hierfür nötigen Komponenten oder Module werden im Folgenden aufgelistet und kurz erläutert.

- **Netzteil:**
Das Netzteil ist elementarer Bestandteil des Synthesizers und stellt die benötigten Spannungslevel zur Versorgung der einzelnen Module bereit. Insbesondere für den Einsatz von Operationsverstärkern ist es nötig symmetrische Spannungsversorgungen bereit zu stellen.
- **LFO:**
Ein LFO ("Low Frequency Oscillator") wird genutzt, um niederfrequente Signale zu erzeugen. Typischerweise wird dieses Modul genutzt, um andere Module anzusteuern.
- **VCO:**
Der VCO ist ein spannungsgesteuerter Oszillator und stellt die Basis bei analogen Synthesizern dar. Über eine Steuerspannung kann die Frequenz des erzeugten Signals und somit die Tonhöhe verändert werden. Verbreitete Signale zur elektronischen Tonerzeugung stellen das Sägezahn- und das Rechtecksignal dar.

- Sequenzzer:

Der Sequenzzer erzeugt seriell alternierende Spannungsfolgen, die durch verschiedene Kipp-schalter und Potentiometer sowohl die einzelnen Spannungspegel als auch die gesamte Geschwindigkeit des Signals variieren. In der Regel werden die Ausgangssignale des Sequenzers zur Ansteuerung weiterer Module – den sogenannten Spannungsgesteuerten-Modulen – hergenommen. Neben den Oszillatoren bildet der Sequenzzer somit die Basis der Synthesizer-Module.

- Filter

- Mischer

- Gehäuse :

Um den Synthesizer gut bedienen zu können und um die enthaltenen Komponenten vor schädlichen Einflüssen zu Schützen ist es sinnvoll, die Module in einem Gehäuse zu verbauen. Dieses besteht üblicherweise aus zwei Schienen mit Anschraubmöglichkeiten, auf welchen die Frontplatten der einzelnen Module geschraubt werden können.

Um den groben Aufbau und die dahinter liegende Struktur zu verdeutlichen, ist in Abbildung xxx die grobe Produktarchitektur aufgezeigt.

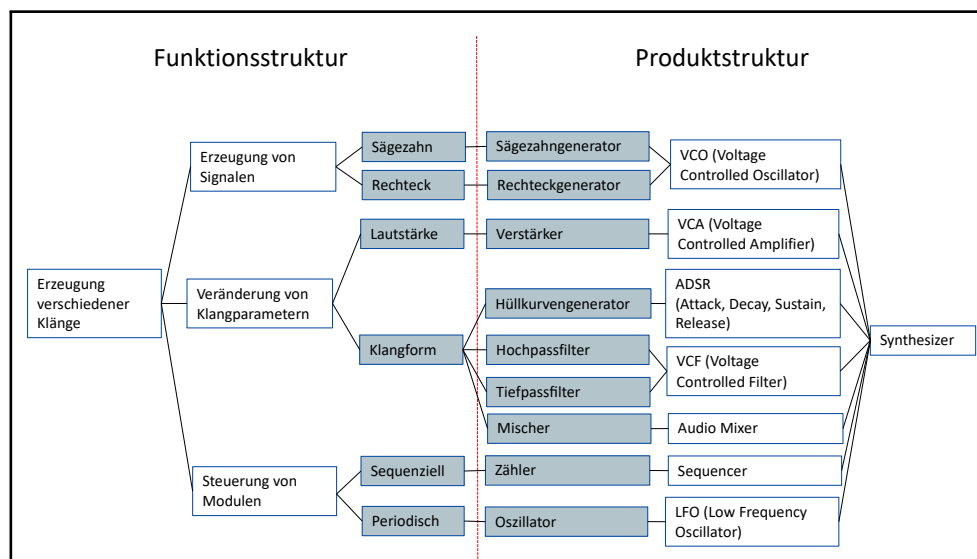


Abbildung 2.1: Produktarchitektur des modularen Synthesizers

2.3 Grundlegende analoge Prinzipien

Kapitel 3

Netzteil

3.1 Allgemeines

3.2 Schaltplan

bla bla bla

3.3 Umsetzung

bla bla bla

Kapitel 4

LFO

4.1 Allgemeines

Wie bereits in Kapitel beschrieben, wird der LFO genutzt, um niederfrequente Signale zu erzeugen. Diese Signale werden typischerweise zur Steuerung von nachgelagerten Modulen, wie etwa dem LFO (siehe Kapitel 5), verwendet. Hierdurch kann beispielsweise die Frequenz des VCO angepasst werden. Neben der Frequenz, die der LFO ausgibt, ist auch die entsprechende Signalform für den Klang entscheidend. Hier sind beispielsweise Signalformen, wie Dreieck oder Rechteck möglich.

4.2 Schaltplan

Im Folgenden wird näher auf den Schaltplan des LFO eingegangen, welcher in Abbildung xx zu sehen ist. Ein Bauteil von zentraler Bedeutung ist hierbei der Vierfach-Operationsverstärker TL074P. In der gezeigten Schaltung wird dieser als Integrator, Schmitt Trigger, Buffer und LED-Treiber verwendet. Die grundlegende Funktionsweise dieser Funktionsgruppen wurde bereits in Abschnitt 2.3 erläutert und wird deshalb nicht erneut aufgezeigt.

4.3 Platine

bla bla bla

4.4 Mechanischer Aufbau

bla bla bla

Kapitel 5

VCO

5.1 Allgemeines

Oszillatorschaltung:

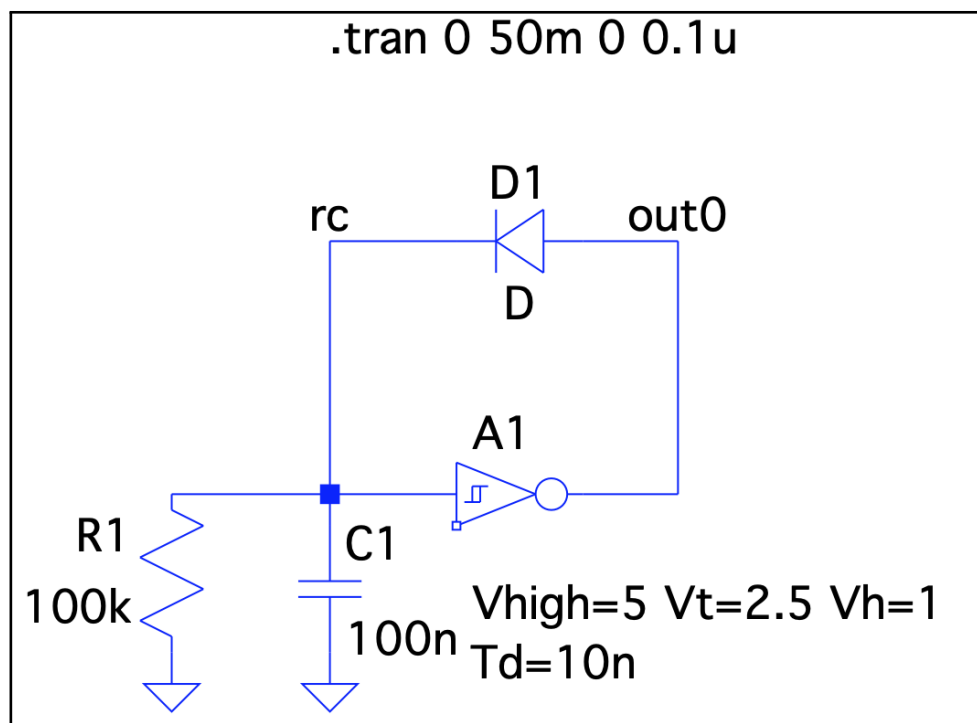


Abbildung 5.1: Oszillatorschaltung

Um die Oszillatorschaltung, die den Kern des VCOs darstellt, zu verstehen, erfolgt im Folgenden die Betrachtung des Punkts *rc*. Zu Beginn messen wir überhaupt keine Spannung, weil der Kondensator leer ist und noch nichts durch unsere Diode fließt. Das bedeutet, dass am Ausgang des Schmitt-Triggers eine Spannung anliegt, da wir unter dem unteren Eingangsschwellenwert liegen. Jetzt haben wir einen Stromfluss vom Ausgang über die Diode zu unserem zentralen Punkt. Da der Kondensator zunächst leer ist, fließt der ganze Strom in diesen hinein. Während sich der Kondensator auflädt, steigt die Spannung an unserem zentralen Punkt rapide an. Dieser Spannungsanstieg wird aber auch vom Schmitt-Trigger-Eingang registriert - als Reaktion darauf fällt der Ausgang auf 0 V ab, sobald der Kondensator aufgeladen ist und die Spannung die obere Eingangsschwelle überschreitet. Das bedeutet, dass kein zusätzlicher Strom durch die Diode fließt und sich der Kondensator wieder entlädt. Aber weil der Widerstand die Strommenge begrenzt, die durchfließen kann, wird sich unser Kondensator nicht sofort entladen. Auf dem Spannungsdiagramm sehen wir also einen langsamen Abfall. Das geht so lange, bis wir den

unteren Schwellenwert unseres Schmitt-Trigger-Inverters erreichen. Sobald wir diese Schwelle auf dem Weg nach unten überschritten haben, beginnt der Zyklus von neuem - denn jetzt schwingt der Ausgang wieder nach oben, und alles wiederholt sich.

Der entstandene Signalverlauf stellt eine Sägezahnsschwingung dar.

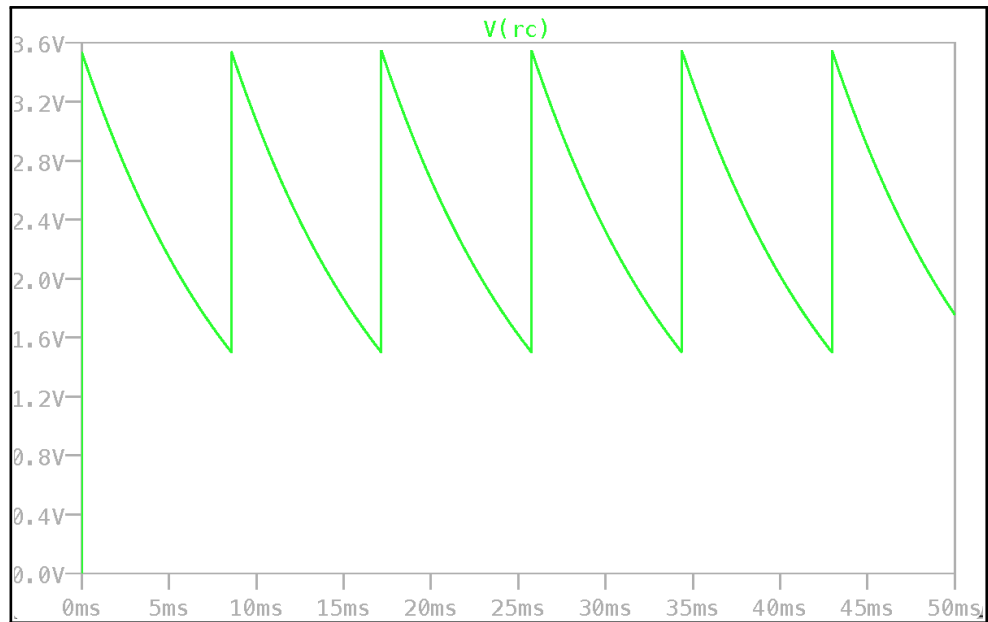


Abbildung 5.2: Oszillator Signalverlauf

5.2 Schaltplan

bla bla bla

5.3 Platine

bla bla bla

5.4 Mechanischer Aufbau

bla bla bla

Kapitel 6

Sequenzner

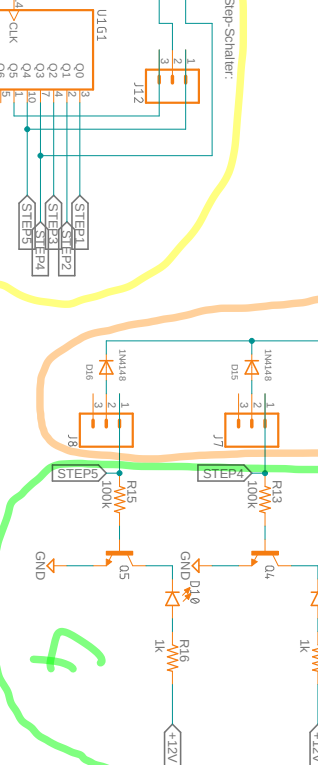
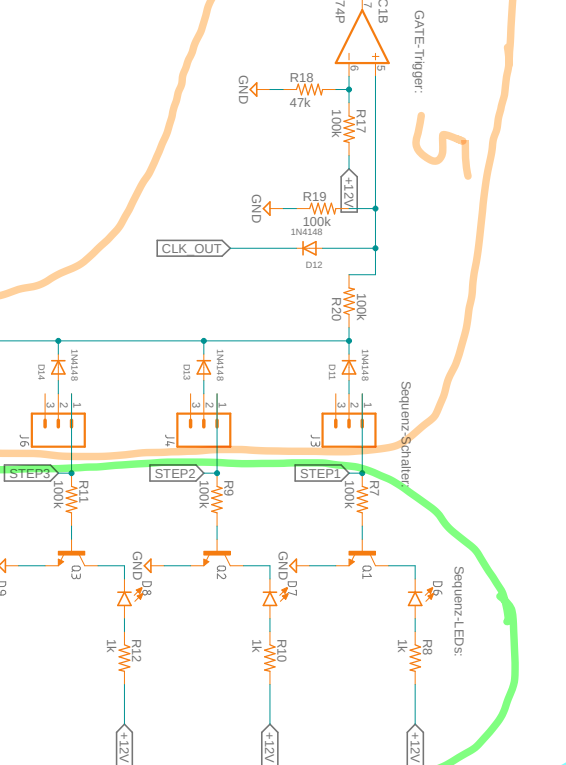
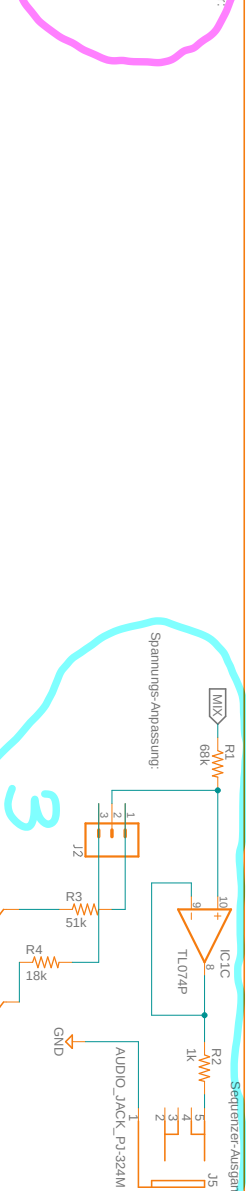
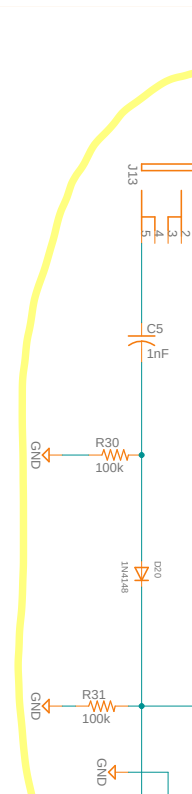
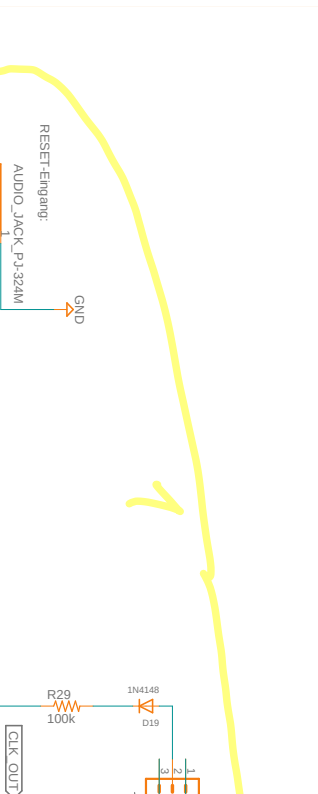
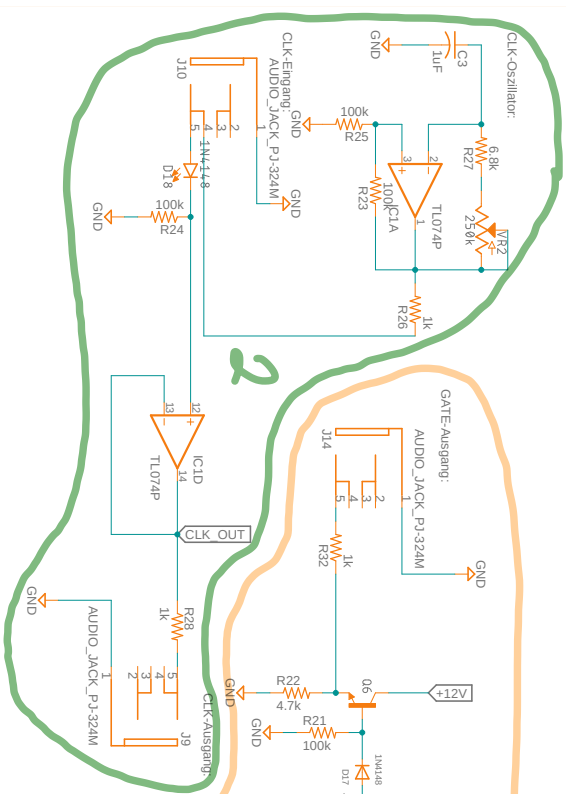
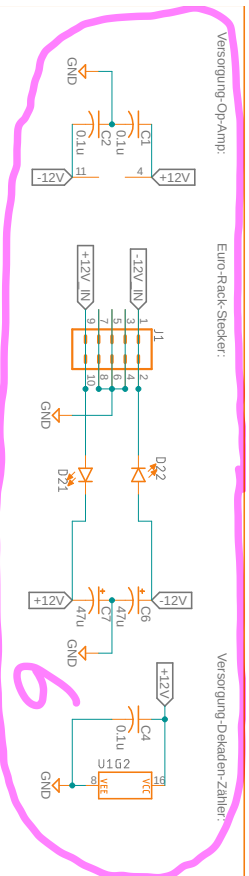
6.1 Allgemeines

Bei dieser Umsetzung eines Sequenzers wurde sich für maximal fünf alternierende Spannungspegel entschieden. In der Literatur ist diese Unterart als 5-Step-Sequencer bekannt, welche wegen ihrer markanten Charakteristik zum Beispiel im bekannten »Hier Name des Syntis im Labor einsetzen« Synthesizer eingesetzt wird. »Als Quelle Manual von genanntem Synti nennen«. Über zwei in der Handebene verbaute Kippschalter kann alternativ zwischen 3- bzw. 4-Stufen-Betrieb gewählt werden. Welcher Schritt aktuell aktiv ist wird durch Status-LEDs in der Frontplatte angezeigt.

Als Spannungsversorgung erhält der Sequenzer ± 12 Volt durch das verbaute Netzteil (vgl. Kapitel 3). Optional kann ein externes Clock-Signal, beispielsweise von einem LFO (vgl. Kapitel 4), angeschlossen werden. Der eigene Takt wird dadurch überbrückt, wodurch das Modul flexibel eingesetzt werden kann. Des Weiteren kann die Sequenz durch ein externes Signal zurückgesetzt werden. Dadurch wird automatisch wieder bei der ersten Stufe der Sequenz begonnen, wodurch dem Nutzer weiterer musikalischer Freiraum freigeräumt wird.

Das Sequenzer-Modul verfügt über drei abgreifbare Ausgangssignale. Ein Clock-Signal, welches über ein Potentiometer in der Handebene parametrisiert werden kann, gibt den internen Takt des Moduls vor, und kann von außerhalb abgegriffen werden. Dessen Spannung toggelt dabei zwischen -12 und +12 Volt. Die Control Voltage (CV) wird zumeist dem VCO (vgl. Kapitel 5) zur weiteren Verarbeitung überreicht. Dabei handelt es sich um eine alternierende Spannungsfolge, welche zwischen 0 und 5 Volt schwanken kann. Die einzelnen Spannungspegel der bis zu fünf Stufen werden durch ein jeweiliges Potentiometer in der Handebene eingestellt. Das dritte Ausgangssignal des Sequenzers bildet der Gate. Ähnlich dem CV wird eine alternierende Spannungsfolge von bis zu fünf Stufen ausgegeben, wobei eine Stufe in zwei Abschnitte geteilt wird. Der erste Abschnitt beträgt, abhängig dem jeweiligen Kippschalter in der Handebene, entweder +12 oder 0 Volt. Der zweite Abschnitt führt immer 0 Volt. Der Gate verhält sich somit ähnlich dem Clock-Signal. Er führt jedoch niemals eine Negative Spannung und seine Stufen sind manuell zuschaltbar. In der Regel wird der Gate als Eingangssignal für den ADSR (vgl. Kapitel xxx) hergenommen.

6.2 Schaltplan



Der Schaltplan des Sequenzers lässt sich, wie in Abbildung 6.2 gezeigt, in sechs Bereiche unterteilen. Der Bereich eins ist zuständig für das Durchschalten der Zustände. Die wesentliche Komponente ist dabei das Bauteil U1G1. Es handelt sich dabei um einen CD4017 Dekadenzähler, der durch das Toggeln des Clock-Signals die verschiedenen Zustände durchschaltet. Der Sequenzer ist für eine Sequenz von maximal 5 Stufen ausgelegt. Durch die beiden Schalter J11 und J12 kann diese jedoch auf 4 bzw. 3 Stufen reduziert werden, was sich an der Rückführung der jeweiligen Stufen auf den RESET-Pin erkennen lässt. Durch den RESET-Eingang J13 lässt sich zusätzlich ein externes Signal einbinden, was einen Fremd-RESET ermöglicht.

Der zweite Bereich des Schaltplans kümmert sich um das Clock-Signal. Dafür wird der Operationsverstärker (OPV) IC1A sowohl über eine Mitkopplung durch R23, als auch über eine Gegenkopplung durch R27 und VR2 betrieben. Der dadurch realisierte Negativ-Impedanz-Konverter lädt bzw. entlädt den Kondensator C3 in Abhängigkeit des Potentiometers VR2. Das daraus entstehende Clock-Signal wird über einen Buffer (IC1D) geführt und unter anderem über den Klinkenausgang J9 nach außen zur Verfügung gestellt. Der Klinkeneingang J10 ist zusätzlich in der Lage das interne Clock-Signal durch ein extern angelegtes zu übersteuern.

Im dritten Abschnitt werden den verschiedenen Zuständen ihre jeweiligen Spannungen zugewiesen. Um das zu erreichen wird jedes Zustandssignal über ein separates Potentiometer gegen Masse geführt. Der Abgriff wird anschließend durch jeweilige Dioden vor rückfließenden Strömen geschützt und zusammengeführt. Um das Spannungssignal nun zu limitieren, wurden zwei Spannungsteiler R1 und R3 für 0 - 5 Volt sowie R1 und R4 für 0 - 2.5 Volt eingesetzt. Um Bauteiltoleranzen kompensieren zu können wurden zusätzlich zwei Trimmer R5 und R6 verbaut. Zwischen den Spannungsbereichen kann über den Schalter J2 gewechselt werden (default: 0 - 5 Volt). Danach kommt wieder ein Buffer (IC1C) und in Reihe dazu der Widerstand R2. Dieser Widerstand sorgt dafür, dass im Falle eines Kurzschlusses der Fehlerstrom begrenzt und dadurch kein Schaden in der Schaltung entsteht. Der so entstandene CV kann über den Klinkenausgang J5 abgegriffen werden.

Der vierte Bereich des Schaltplans (vgl. Abbildung 6.2) ermöglicht das Ablesen des aktiven Zustandes über die Frontplatte. Dafür wird für jeden möglichen Zustand eine LED (D6 - D10) angeschaltet, welche nach außen geführt ist. Die LEDs werden durch eine Emitterschaltung eines 2N3904 NPN Transistor angesteuert. Somit werden die Spannungssignale entlastet und möglichem Schaden vorgebeugt.

Die Funktionalität des Gate-Ausgangs wird in Bereich fünf umgesetzt. Die verschiedenen Stufenspannungen des Dekadenzählers aus Bereich eins werden jeweils über einen Kippschalter sowie eine Diode geführt und danach vereint. Die Schalter ermöglichen ein manuelles Zu- bzw. Wegschalten der einzelnen Stufe im resultierenden Gate-Signal. Die Dioden verhindern, wie auch bei der Umsetzung des CV, ein rückfließen der Ströme in die anderen Stufensignale. Nach der Zusammenführung der Signale folgt der Widerstand R20, sowie das über eine Diode begrenzte Clock-Signal. Das Clock-Signal sorgt dafür das der Gate in jedem Zyklus für die halbe Zeit auf 0 Volt gesetzt wird. Durch den Widerstand R20 wird einem Kurzschluss in diesem Pfad vorgebeugt. Der Widerstand R19 verhindert einen undefinierten Zustand sobald ein Stufe durch einen Kippschalter weggeschaltet wird. Allerdings bilden R19 und R20 einen ungewollten Spannungsteiler, der aus den gewünschten +12 Volt +6 Volt macht. Aus diesem Grund wurde ein weiterer OPV als einfacher Komparator verbaut. Die Widerstände R17 und R18 sorgen für eine Vergleichsspannung von 3.8 Volt am nicht-invertierenden Eingang, weshalb bei den anliegenden

+6 Volt problemlos durchgeschaltet wird. Der negative Teil der Spannung wird anschließend durch die Diode D17 sowie den Pulldown-Widerstand R21 unterbunden. Um der resultierenden hohen Impedanz sowie der begrenzt möglichen Stromentnahme der aktuellen Schaltung entgegenzuwirken, wurde der Ausgang mit einem BC547 NPN Transistor versehen. Dieser wurde als Kollektorschaltung implementiert sowie, um Kurzschlüsse zu vermeiden, mit einem weiteren Widerstand R32 verbaut. Der Gate kann somit über den Klinkenausgang J14 von außen abgegriffen werden.

Der letzte Bereich ist zuständig für die Spannungsversorgung des gesamten Moduls. Das Netzteil (vgl. Kapitel 3) versorgt den Sequenzer mit ± 12 Volt durch den Euro-Rack-Stecker. Um Verpolung vorzubeugen, wurden zwei Dioden D21 und D22 verbaut. Anschließend werden die beiden Spannungen mit den Kondensatoren C6 und C7 gegen Masse gepuffert. Weitere Pufferkondensatoren wurden in der Versorgung der OPV als auch in der Versorgung des Dekadenzählers vorgesehen. (Quellen: EricaSynt:Sequenzer, elektronik-kompandium.de(Emitterschaltung, Kollektorschaltung))

6.3 Platine

bla bla bla

6.4 Mechanischer Aufbau

bla bla bla

Kapitel 7

Filter

7.1 Allgemeines

7.2 Schaltplan

bla bla bla

7.3 Platine

bla bla bla

7.4 Mechanischer Aufbau

bla bla bla

Kapitel 8

Mischer

8.1 Allgemeines

8.2 Schaltplan

bla bla bla

8.3 Platine

bla bla bla

8.4 Mechanischer Aufbau

bla bla bla

Kapitel 9

Gehauese

9.1 Allgemeines

bla bla bla

9.2 Mechanischer Aufbau

bla bla bla

Kapitel 10

Fazit

bla bla bla

Auflistungsverzeichnis

Literatur

- [1] Melvin E. Conway. „Design of a separable transition-diagram compiler“. In: *Communications of the ACM* 6.7 (1963), S. 396–408. ISSN: 0001-0782. DOI: [10.1145/366663.366704](https://doi.org/10.1145/366663.366704).
- [2] Johannes Ernesti und Peter Kaiser. *Python 3. Das umfassende Handbuch*. ger. 5., aktualisierte Auflage 2017, 1., korrigierter Nachdruck. Rheinwerk Computing. Ernesti, Johannes (VerfasserIn) Kaiser, Peter (VerfasserIn). Bonn: Rheinwerk Verlag, 2018. 1040 S. ISBN: 9783836258647. URL: <https://openbook.rheinwerk-verlag.de/python/> (besucht am 24.09.2021).
- [3] Prof. Dr.-Ing. Jürgen Krumm. „Echtzeitsysteme - Teil 2: Scheduling-Mechanismen“. Nürnberg, 2021. (Besucht am 24.09.2021).
- [4] Python Software Foundation, Hrsg. *Queues*. Python Software Foundation. URL: <https://docs.python.org/3/library/asyncio-queue.html> (besucht am 26.09.2021).