

A/D 変換回路の設計と製作

学籍番号:22120

組番号:222

名前: 塚田 勇人

2025 年 2 月 6 日

報告者	22120 222 塚田 勇人
共同実験者	22192 234 山本 悠介 22060 211 古城 隆人
担当者	楡井 雅巳 藤澤 義範 力丸 彩奈 村田 雅彦 富岡 雅弘
実験年月日	2024 年 12 月 13 日 天気: 曇り 気温:22.7 °C 湿度 28% 2024 年 12 月 20 日 天気: 晴れ 気温:19.8 °C 湿度 26% 2025 年 1 月 10 日 天気: 晴れ 気温:23.3 °C 湿度 28% 2025 年 1 月 17 日 天気: 晴れ 気温:23.3 °C 湿度 25% 2025 年 1 月 24 日 天気: 晴れ 気温:21.3 °C 湿度 30%
提出期限	2025 年 2 月 6 日 23:59
提出日	2025 年 2 月 6 日

1 目的

アナログ信号をデジタル信号に変換する A/D 変換回路を設計し，製作することで，A/D 変換の原理を理解する．

2 原理

本実験では A/D 変換回路を製作するにあたって，次の回路を設計し，製作する．

- 発振回路
- カウンタ回路
- ラダー回路
- ボルテージフォロア回路
- 比較回路
- 遅延回路
- ラッチ回路
- デコーダ回路

それぞれについて説明する．

2.1 発振回路

発振回路は，周波数を発生させる回路である．無安定マルチバイブレータを用いて発振回路を設計する．無安定マルチバイブレータは 2 つのトランジスタを交互にオン，オフさせることで周波数を発生させる．外部からのトリガなしに自己発振することができる．[1]

使用した部品を 1 に示す．

表 1: 発振回路に使用した部品

部品名	型番	数量
コンデンサ	積層セラミックコンデンサ 1[nF]	2
抵抗器	炭素被膜抵抗 300[Ω] 誤差 ±5%	2
抵抗器	炭素被膜抵抗 10[kΩ] 誤差 ±5%	2
トランジスタ	2SC1815	2
ピンヘッダ	2 × 7 0.1[inch] ピッチ	1

発振器には様々な種類がある．発振器の種類とその特徴についてまとめた表を表 2 に示す．[1]

表 2: 発振器の種類と特徴

発振器の種類	特徴
RC 発振器	抵抗, コンデンサ, オペアンプから構成される. 安定性がたかくないが, 低周波数帯で使用される. コイル, コンデンサ, トランジスタから構成される. 安定しており, 高周波数帯で使用される. 安定性が非常に高く, 時計などに使用される.
LC 発振器	
水晶発振器	

2.2 カウンタ回路

カウンタ回路は, カウントを行う回路である. 今回は, 汎用ロジック IC の一種である 74LS161 を用いて設計する. これは MOS FET(Metal Oxide Semiconductor Field Effect Transistor) となっており, 発振回路から出力された電圧を入力として受け取り, カウントを行う. また, 信号のレベルは CMOS(Complementary Metal Oxide Semiconductor) となっている. 他のレベルとして TTL レベルがある. 二つのレベルの違いを表 3 に示す. [2]

表 3: 信号レベルの違い

レベル	特徴
CMOS	電圧駆動, 消費電力が小さい, 動作が不安定, 体積が小さい 電流駆動, 駆動能力が高い
TTL	

使用した部品を 4 に示す。

表 4: カウンタ回路に使用した部品

部品名	型番	数量
IC	74LS161	1
IC ソケット	16 ピン	1
コンデンサ	積層セラミックコンデンサ 0.1[μ F]	1

2.3 ラダー回路

ラダー回路は, デジタル信号をアナログ信号に変換する回路である. ラダー回路は, 図 4 のように構成されている.

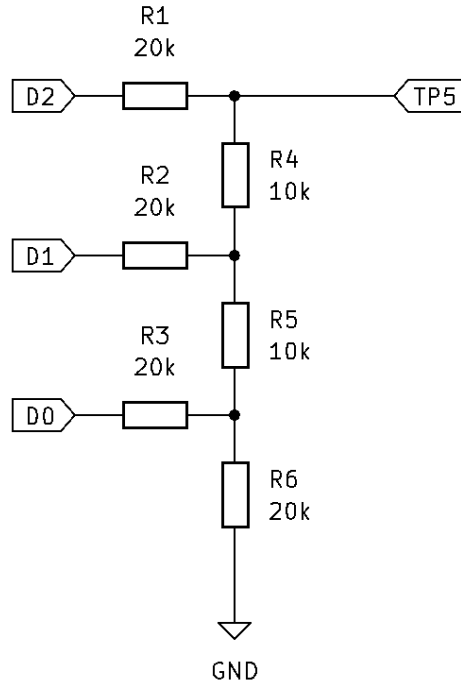


図 1: ラダー回路

もしこの回路に $1 = (001)_2$ の値を入力すると以下のような計算が行われる．まず合成抵抗 R_c を求める．R4, R5 が直列に接続されていて，それに対し，R6 が並列に接続されている．またそれに対し，R7 が直列に接続されている．したがって，式 (1) のように合成抵抗 R_c を求めることができる．

$$R_c = R4 + R5 + \frac{R6 \times R7}{R6 + R7} = 10 + 10 + \frac{20 \times 20}{20 + 20} = 40[\text{k}\Omega] \quad (1)$$

次に電圧 V_{out} を求める．VCC は 5[V] であるため， V_{out} は式 (2) のように求めることができる．

$$V_{\text{out}} = \frac{R5}{R3 + R5} \times VCC \times \frac{R4}{R4 + R5} = \frac{10\text{k}\Omega}{30\text{k}\Omega} \times 5\text{V} \times \frac{10\text{k}\Omega}{20\text{k}\Omega} = 1.67\text{V} \times 0.5 = 0.625\text{V} \quad (2)$$

このようにして，デジタル値が 1 の時のアナログ値が 0.625[V] であることがわかる．

同じようにデジタル値が 2 の時のアナログ値も求めることができる．R5 と R6 が並列に接続されており，それに対し R4 が直列に接続されている．また，それに対し R2 が並列に接続されている．したがって，次のように合成抵抗 R_c を求めることができる．

$$R_{456} = \frac{R5 \times R6}{R5 + R6} + R4 = \frac{10 \times 20}{10 + 20} + 10 = 16.67[\text{k}\Omega] \quad (3)$$

$$R_c = \frac{R2 \times R_{456}}{R2 + R_{456}} = \frac{20 \times 16.67}{20 + 16.67} = 9.09[\text{k}\Omega] \quad (4)$$

次に電圧 V_{out} を求める.

$$V_{\text{out}} = VCC \times \frac{R_{456}}{R2 + R_{456}} \times \frac{R5}{R4 + R5} = 5 \times \frac{16.67}{36.67} \times \frac{10}{20} = 2.5[V] \times 0.5 = 1.25[V] \quad (5)$$

このようにして, デジタル値が 2 の時のアナログ値が 1.25[V] であることがわかる.

表 5: ラダー回路に使用した部品

部品名	型番	数量
抵抗器	金属被膜抵抗 10[kΩ] 誤差 ±1%	2
抵抗器	金属被膜抵抗 20[kΩ] 誤差 ±1%	4

2.4 ボルテージフォロア回路

ボルテージフォロア回路は, インピーダンスを下げるために使用する回路である. 使用した部品を 6 に示す.

表 6: ボルテージフォロア回路に使用した部品

部品名	型番	数量
IC	LMC6482AIN	1
コンデンサ	積層セラミックコンデンサ 0.1[μF]	1

2.5 比較回路

比較回路は, ラダー回路で変換された信号とアナログ信号生成基板で生成された信号を比較する回路である. 使用した部品を 7 に示す. 今回の比較回路の出力はオープンコレクタ出力となっている. オープンコレクタ出力とは, コレクタが空いている, と訳すように, コレクタが外部に接続されていない状態を指す. この時にトランジスタが ON の時にコレクタが GND に接続され Low が出力され, OFF の時には High が出力される, という動作原理にしたいため, オープンコレクタにはプルアップ抵抗が接続される.

表 7: 比較回路に使用した部品

部品名	型番	数量
IC	LM339	1
コンデンサ	積層セラミックコンデンサ 0.1[μF]	1
抵抗	炭素被膜抵抗 10[kΩ] 誤差 ±5%	2

2.6 遅延回路

遅延回路は、比較回路で生成された信号を遅延させる回路である。信号の発生と表示を同時に行ってしまうと、回路の動作が不安定になるため、タイミングをずらすために使用する。使用した部品を 8 に示す。

表 8: 遅延回路に使用した部品

部品名	型番	数量
IC	74LS0175	1
コンデンサ	積層セラミックコンデンサ 0.1[μ F]	1

2.7 ラッチ回路

ラッチ回路は、遅延回路で遅延させた信号を保持する回路である。使用した部品を 9 に示す。

表 9: ラッチ回路に使用した部品

部品名	型番	数量
IC	74LS175	2
コンデンサ	積層セラミックコンデンサ 0.1[μ F]	2

2.8 デコーダ回路

デコーダ回路は、入力された信号に対応するデジタル値を表示する回路である。

3 実験方法

今回の課題に用いた機器や電子部品について表 10 と表 11 に示す。

表 10: 実験に用いた機器

器具名	製造元	計器番号
はんだごて	HOZAN	H-600
オシロスコープ	テクトロニクス	MSO2014B
ブレッドボード	SanHayato	SRH32
ユニバーサル基板		PIC0 94V-O 2344

表 11: 実験に用いた電子部品

部品名	諸元	個数	部品記号
炭素被膜抵抗	300[Ω]	2	R1～R2
炭素被膜抵抗	10[kΩ]	2	R3～R4,R9～R10
金属皮膜抵抗	10[kΩ]	2	R8～R9
金属皮膜抵抗	20[kΩ]	2	R5～R7,R10
トランジスタ	2SC1815	2	T1～T2
積層セラミックコンデンサ	1[nF]	2	C1～C2
積層セラミックコンデンサ	0.1[μF]	5	C3～C7
IC ソケット	16 ピン	1	-
集積回路 (IC)1	74HC161	1	IC1
集積回路 (IC)2	LMCC6482AIN	1	IC2
集積回路 (IC)3	LM339	1	IC3
集積回路 (IC)4	74LS175	3	IC4～IC6

本実験で、初めて作成した回路について動作確認を行う。

3.1 発振回路

発振回路の動作確認を行う。ここでは、発振回路の CLK と $\overline{\text{CLK}}$ の信号をオシロスコープで観測し、タイミングチャートが図 2 のようになることを確認する。図から、周期が 14[us] であることがわかるため、逆数を取り、周波数を求めると、71.4[kHz] となる。

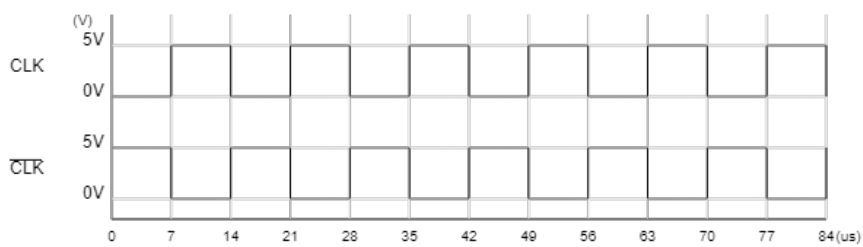


図 2: 発振回路のタイミングチャート

3.2 カウンタ回路

カウンタ回路の動作確認を行う。ここでは、カウンタ回路の D_0 から D_2 をオシロスコープで観測し、CLK との関係を示すタイミングチャートが図 3 のようになることを確認する。

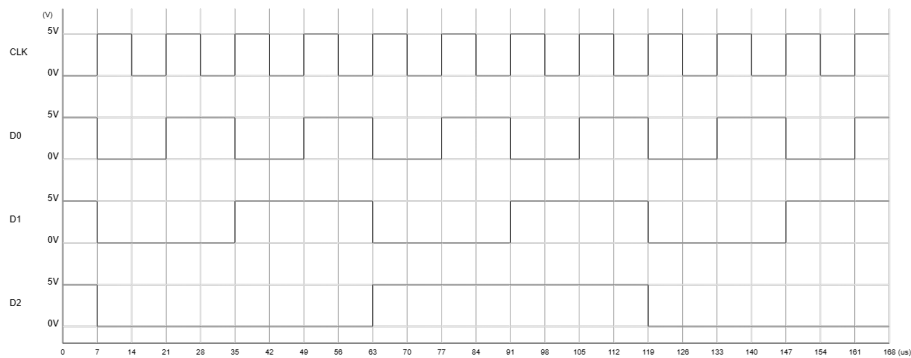


図 3: カウンタ回路のタイミングチャート

3.3 ラダー回路

ラダー回路の動作確認を行う。TP5 に接続された信号をオシロスコープで観測し、図 4 のようなアナログ信号の波形が表示されることを確認する。

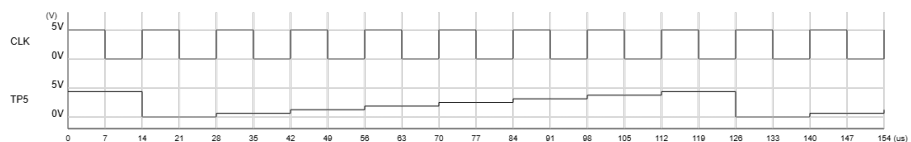


図 4: ラダー回路の波形

3.4 ボルテージフォロア回路

ボルテージフォロア回路の動作確認を行う。TP6 と AREF で同じ電圧が出ていることを、オシロスコープで観測し、図 5 のような波形が表示されることを確認する。

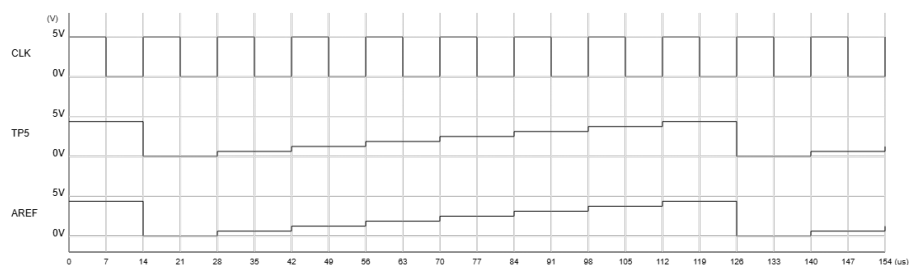


図 5: ボルテージフォロア回路の波形

3.5 比較回路

比較回路の動作確認を行う。アナログ信号生成基板の可変抵抗器を操作し、 AIN_0 を 2[V] に設定する。この時の TP6 と TP8 の波形をオシロスコープで観測し、図 6 のような波形が表示されることを確認する。

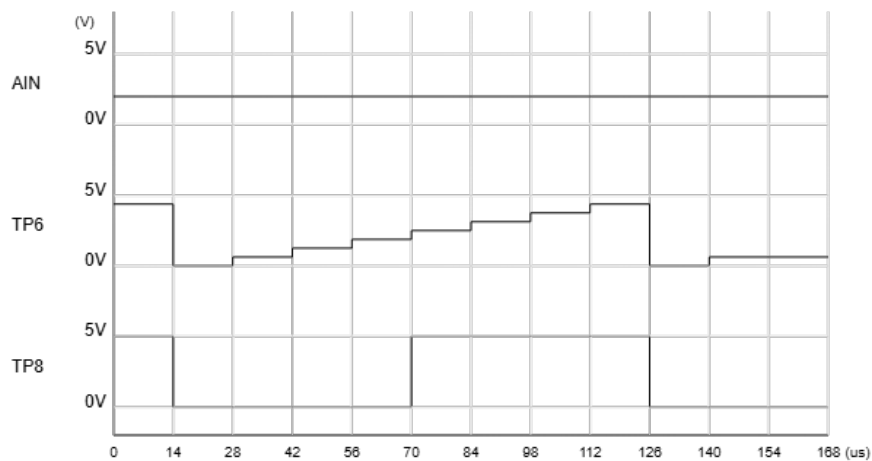


図 6: 比較回路の波形

また、 AIN_0 を 3[V] に設定し、TP6 と TP8 の波形をオシロスコープで観測し、図 7 のような波形が表示されることを確認する。

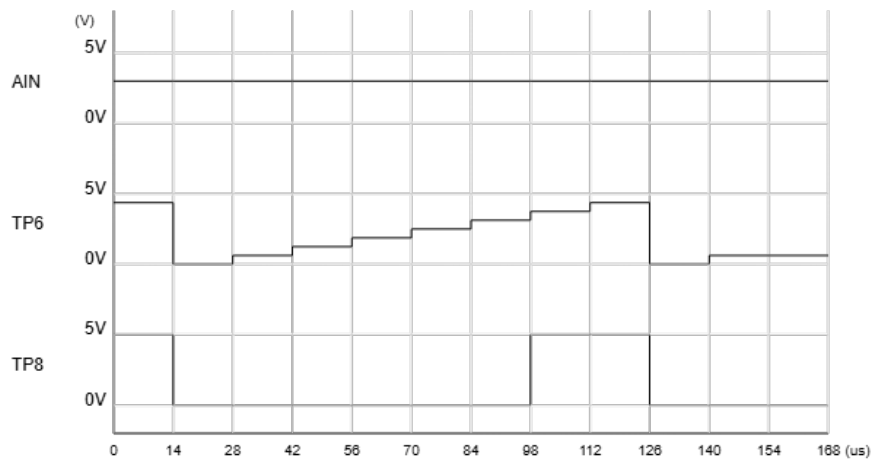


図 7: 比較回路の波形

最後に、 AIN_0 を $0[V]$ から $5[V]$ まで変化させ、TP8 が変化する時の電圧の値が、 $0.04[V]$, $0.68[V]$, $1.20[V]$, $1.80[V]$, $2.40[V]$, $3.00[V]$, $3.50[V]$ であることを確認する。

3.6 遅延回路

遅延回路の動作確認を行う。 D_0 から D_2 の信号が、 DP_0 から DP_2 と CLK の周期の半分遅れていることをオシロスコープで観測し、図 8 のような波形が表示されることを確認する。

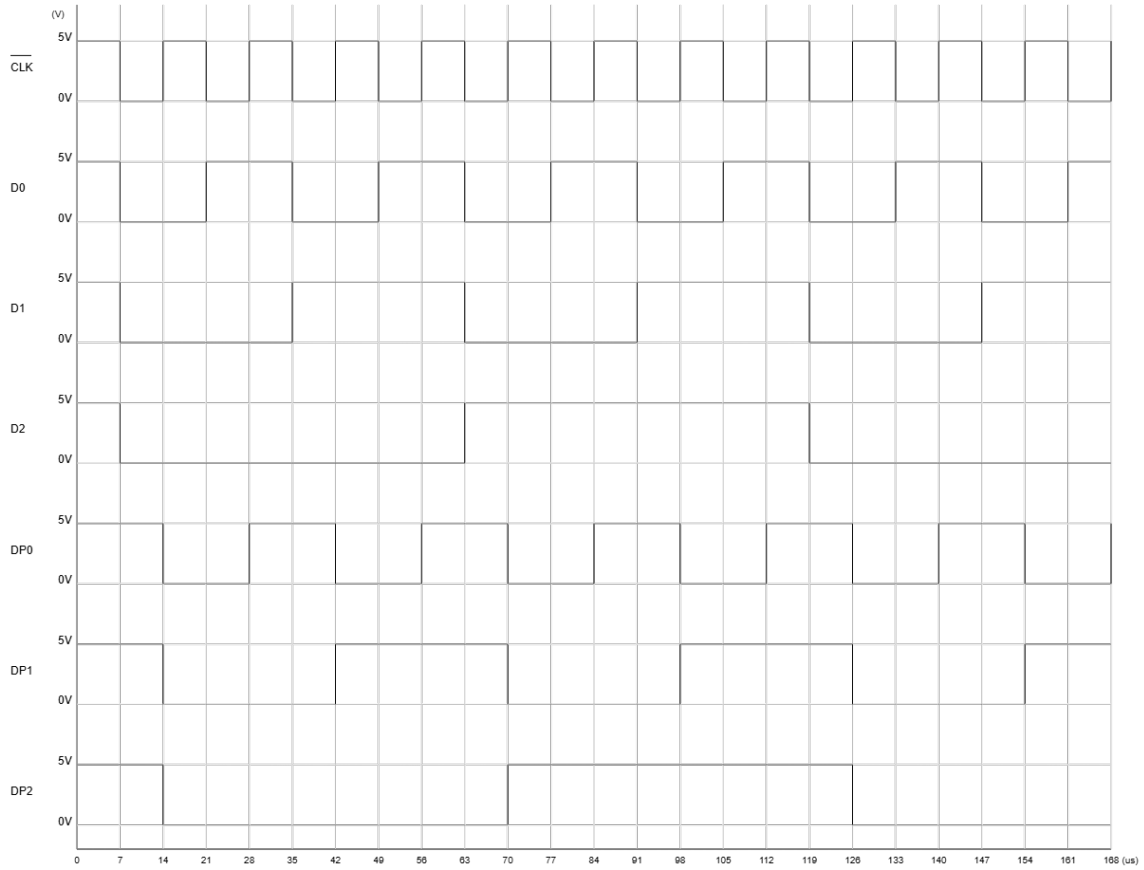


図 8: 遅延回路の波形

3.7 全体の動作確認

全体の動作確認を行う。デコーダ回路，セレクト回路，減算回路をフラットケーブルに接続し，減算回路と A/D 変換回路を接続する。そして AIN_0 を 0[V] から 5[V] まで変化させ，TP8 の電圧の値が，0.04[V],0.68[V],1.20[V],1.80[V],2.40[V],3.00[V],3.50[V] になった時に 7 セグメント LED に 0,1,2,3,4,5,6 が表示されることを確認する。動作を表した表を表 12 に示す。

表 12: 全体の動作確認

AIN_0 [V]	0.64	1.48	2.08	2.52	3.28	3.52	4.92
TP8[V]	0.04	0.68	1.20	1.80	2.40	3.00	3.50
7 セグメント LED の表示	1	2	3	4	5	6	7

4 考察

本実験では、A/D 変換回路を利用し、アナログ信号とデジタル信号を比較することで、A/D 変換の原理を理解することができた。また、精度のいい回路を工作することによる正確な発振回路の設計や、デジタル信号をアナログ信号に変換するラダー回路の設計を行うことの重要性を学ぶことができた。

5 参考文献

参考文献

- [1] 岩田 聡 著、『電子回路』，株式会社 オーム社，pp.99-107，2015 年 2 月 20 日．
- [2] 堀 桂太郎 著、『絵とき デジタル回路入門早わかり』，株式会社 オーム社，pp.56-57 pp120-121，2016 年 7 月 13 日．