デコーダ回路の設計と制作

塚田 勇人

2024年11月21日

報告者	22120 222 塚田 勇人						
共同実験者	22192 234 山本 悠介						
	22060 211 古城 隆人						
担当者	楡井 雅巳						
	藤澤 義範						
	力丸 彩奈						
	村田 雅彦						
	富岡 雅弘						
実験年月日	2024 年 9 月 27 日 天気: 曇り 気温:26.2 °C 湿度 68%						
	2024 年 10 月 4 日 天気: 曇り 気温:25.9 °C 湿度 74%						
	2024年10月11日天気: 晴れ 気温:22.1℃ 湿度 53%						
	2024年10月17日天気: 晴れ 気温:25.0℃ 湿度 51%						
提出期限	2024年10月24日23:59						
提出日	2024年11月21日						

1 目的

電子天秤の制作を行うにあたり、値を表示させるために 7 セグメント LED1 の表示回路を設計し、作成する。それにより論理設計の理解を深め、基本的な論理回路を組み合わせる技術を学ぶ。また、実際に配線し回路を作成することで、汎用ロジック IC やブレッドボードなどのハードウェアについても学ぶ。セレクタ回路から 3bit の信号を受け取る。

2 原理

実際に回路の制作を行うにあたって使用する部品と動作原理を説明する。

2.1 デコーダ回路

デコーダ回路とは複数 bit の 2 進数符号に対応する 1 つの出力にアクセスする回路である [1]。

2.2 ブレッドボード

ブレッドボードとは電子回路を制作するための部品である。ブレッドボードはジャンパ線を使用 して部品を接続することが出来る。今回はデコード回路の作成のため用いる。ブレッドボードの内 部構造を図1に示す。



図 1 ブレッドボードの内部構造

ブレッドボードは図1のように、縦に7列のピンがある。このピンは縦に繋がっている。また、縦の列は電源が繋がっている。ブレッドボードの横の列は繋がっていない。そのため、横の列にはジャンパ線を使用して繋げる必要がある。ブレッドボードの中央には溝があり、この溝にICを挿

入することが出来る。IC のピンは縦に繋がっているため、IC を挿入するときは必ず溝を挟むように、注意が必要である。

2.3 トグルスイッチ

トグルスイッチとは、回路のオンオフを切り替えたり、流れる信号の変更を行うためのスイッチである。本実験で用いるトグルスイッチは、EN の信号の High と Low を切り替える。トグルスイッチがオフになったときは \overline{EN} は常に 1 となるので、セグメントは点灯しない。

2.4 7 セグメント LED

7セグメント LED とは 7つの LED を組み合わせたもので、数字を表示させる用途で使用する。 7つの LED はそれぞれ a から g までの名前がついており、それぞれの LED を点灯させることで数字を表示させる。なお、このレポートでは以降 7セグメント LED のことを 7セグ LED と略すことにする。7セグ LED の略図を図 2 に示す。

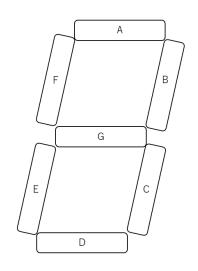


図 2 7セグ LED の略図

基本的に一番上から時計回りに a から g までの LED が配置されている。 7 セグ LED はアノードコモンとカソードコモンの 2 種類がある。その二つについて説明する。

2.4.1 アノードコモン

アノードコモンとは、7 セグメント LED のアノードが共通になっているタイプである。アノードコモンの場合、アノードに電圧をかけることで、セグメントが点灯する。

2.4.2 カソードコモン

カソードコモンとは、7 セグメント LED のカソードが共通になっているタイプである。カソードコモンの場合、カソードに電圧をかけることで、セグメントが点灯する。

今回使用する 7 セグ LED はアノードコモンである。7 セグ LED は 10 個のピンがある。ピン配置を図 3 に示す。

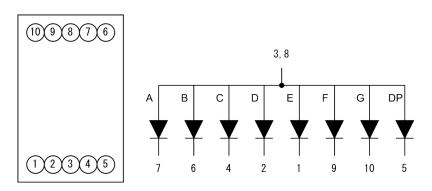


図3 7セグメント LED のピン配置

左下のピンから反時計回りに 1 から 10 までのピンがあり、3,8 がアノードでそれ以外がカソードに接続している。

2.5 汎用ロジック IC

汎用ロジック IC は論理演算を行うことが出来る回路部品である。今回は 2 進数の情報を基に 7 セグ LED の光らせ方を制御するのに使用する。

論理演算では AND / OR などがある。例えば AND 演算では 2 本の入力が $\mathrm{HIGH}(+5V)$ の時に 出力が HIGH になる。これはどちらも 1 であるためである。論理回路の入力と出力を示したもの を真理値表という。表の列の数だけ変数があり、入力/出力、場合によっては内部の状態を示す。 AND、OR、NOT、XOR の真理値表を表 1 に示す。

A	В	AND	OR	NOT (A)	NOT (B)	XOR
0	0	0	0	1	1	0
0	1	0	1	1	0	1
1	0	0	1	0	1	1
1	1	1	1	0	0	0

表 1 論理演算の真理値表

今回では A、B が入力で、AND、OR、NOT、XOR、が出力である。この 0 と 1 はそれぞれ

LOW(GND)、HIGH(+5V) を示している。

IC では内部の特徴に違いがあり、それを名前で表している。今回使用する IC についてそれぞれ説明する。

2.5.1 SN74LS04N

SN74LS04N とは、NOT ゲートを 6 つ内蔵した IC である。NOT ゲートは、入力された信号を反転させる回路である。SN74LS04N のピンアサインを図 4 に示す。

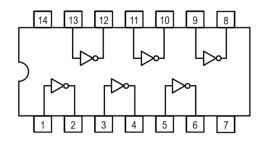


図4 SN74LS04N のピンアサイン

2.5.2 SN74LS08N

SN74LS08N とは、AND ゲートを 4 つ内蔵した IC である。AND ゲートは、入力された信号が すべて High のときに High を出力する回路である。SN74LS08N のピンアサインを図 5 に示す。

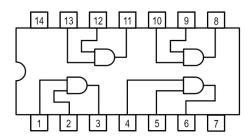


図5 SN74LS08N のピンアサイン

2.5.3 SN74LS32N

SN74LS32N とは、OR ゲートを 4 つ内蔵した IC である。OR ゲートは、入力された信号のうち 1 つでも High があれば High を出力する回路である。SN74LS32N のピンアサインを図 6 に示す。

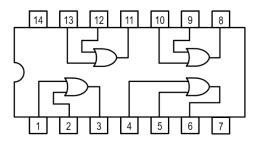


図 6 SN74LS32N のピンアサイン

2.5.4 SN74LS86N

SN74LS86N とは、XOR ゲートを 4 つ内蔵した IC である。XOR ゲートは、入力された信号が異なるときに High を出力する回路である。SN74LS86N のピンアサインを図 7 に示す。

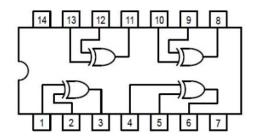


図7 SN74LS86N のピンアサイン

2.6 ピンヘッダ

ピンヘッダとは、ブレッドボードに IC を挿入するための部品である。ピンヘッダは IC のピンとブレッドボードのピンを繋ぐために使用する。今回は 2×7 ピン、端子間距離が 2.54mm の T 字コネクタのピンヘッダを用いる。これは一般的なピンヘッダの端子間距離であり今回使用するブレッドボードもこの端子間距離である。

3 実験方法

デコーダーの真理値表を作成し、それに基づいて論理式を作成する。そして論理式を基にカルノー図を用いて簡単化し、回路図を作成する。作成した回路図をもとに配線をし、デコーダー回路を作成する。

3.1 実験に用いた機器

今回の課題に用いた機器や電子部品について表2と表3に示す。

表 2 実験に用いた機器

器具名	製造元	計器番号		
ブレッドボード	Sunhayato	SRH-32		
マルチテスター	NISHIZAWA	MODEL 5220		
AC アダプタ	Fksystem	GF12-US0520		

表3 実験に用いた電子部品

部品名	諸元	個数	部品記号	
抵抗	$300~\Omega \pm 5\%$	7	R1~R7	
7 セグメント LED	LN516RA	1	DIS1	
集積回路 (IC)1	SN74LS04N	1	IC1	
集積回路 (IC)2	SN74LS08N	2	IC2~IC4	
集積回路 (IC)3	SN74LS32N	2	IC5~IC7	
集積回路 (IC)4	SN74LS86N	1	IC8	
ピンヘッダ	2*7 ピン	1	PH1	
トグルスイッチ	ON-OFF	1	SW1	

3.2 論理式の作成

デコーダ回路の回路図を作成するために真理値表を作成して論理式を立てていく。作成した真理値表を表 4 に示す。この真理値表を元にカルノー図の作成を行う。

表 4 真理値表

EN	IN_2	IN_1	IN_0	A	B	C	D	E	F	G
0	*	*	*	1	1	1	1	1	1	1
1	0	0	0	0	0	0	0	0	0	1
1	0	0	1	1	0	1	1	1	1	0
1	0	1	0	0	0	0	0	0	1	0
1	0	1	1	0	0	0	0	1	1	0
1	1	0	0	1	0	0	1	1	0	0
1	1	0	1	0	1	0	0	1	0	0
1	1	1	0	0	1	0	0	0	0	0
1	1	1	1	0	0	0	1	1	0	1

この真理値表をもとに端子 A から G の論理式を作成する。論理式を作成し簡単化する。

3.2.1 端子 A

7 セグ LED の端子 A を図 8 に示す。これを基に論理式を作成すると、数式 (1) となる。これを簡単にすると、数式 (2) となる。

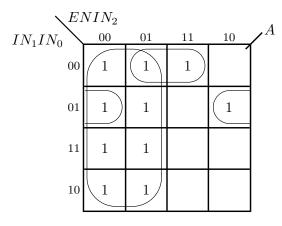


図8 Aのカルノー図

$$A = \overline{EN} + \overline{IN_2} \cdot \overline{IN_1} \cdot IN_0 + IN_2 \cdot \overline{IN_1} \cdot \overline{IN_0}$$
 (1)

$$= \overline{EN} + \overline{IN_2} \cdot (IN_2 \oplus IN_0) \tag{2}$$

3.2.2 端子 B

7 セグ LED の端子 B を図 9 に示す。これを基に論理式を作成すると、数式 (3) となる。これを簡単にすると、数式 (4) となる。

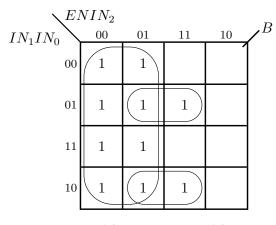


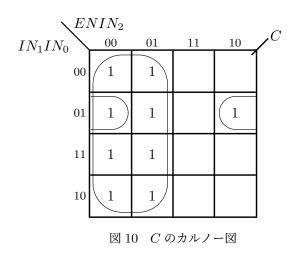
図9 Bのカルノー図

$$B = \overline{EN} + IN_0 \cdot \overline{IN_1} \cdot IN_2 + \overline{IN_0} \cdot IN_1 \cdot IN_2 \tag{3}$$

$$= \overline{EN} + IN_2 \cdot (IN_0 \oplus IN_1) \tag{4}$$

3.2.3 端子 C

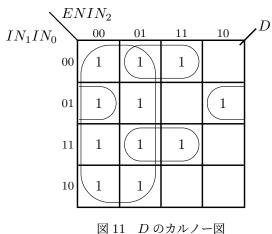
7 セグ LED の端子 C を図 10 に示す。これを基に論理式を作成すると、数式 (5) となる。



$$C = \overline{EN} + \overline{IN_2} \cdot IN_1 \cdot \overline{IN_0} \tag{5}$$

3.2.4 端子 D

7 セグ LED の端子 D を図 11 に示す。これを基に論理式を作成すると、数式 (6) となる。これを簡単にすると、数式 (7) となる。

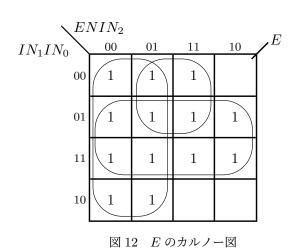


$$D = \overline{EN} + IN_2 \cdot IN_1 \cdot IN_0 + IN_2 \cdot \overline{IN_1} \cdot \overline{IN_0} + \overline{IN_2} \cdot \overline{IN_1} \cdot IN_0$$
 (6)

$$= \overline{EN} + IN_1 \cdot (IN_2 \oplus IN_0) + IN_2 \cdot IN_1 \cdot IN_0 \tag{7}$$

3.2.5 端子 E

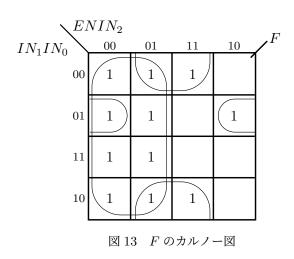
7 セグ LED の端子 E を図 12 に示す。これを基に論理式を作成すると、数式 (8) となる。



$$E = \overline{EN} + IN_0 + \overline{IN_1} \cdot IN_2 \tag{8}$$

3.2.6 端子 F

7 セグ LED の端子 F を図 13 に示す。これを基に論理式を作成すると、数式 (9) となる。これ を簡単にすると、数式 (10) となる。

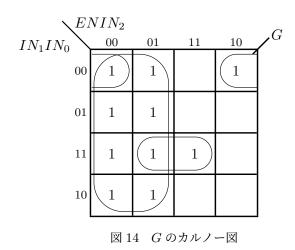


$$F = \overline{EN} + IN_0 \cdot \overline{IN_2} + IN_1 \cdot \overline{IN_2} \tag{9}$$

$$= \overline{EN} + \overline{IN_2} \cdot (IN_0 + IN_1) \tag{10}$$

3.2.7 端子 G

7 セグ LED の端子 G を図 14 に示す。これを基に論理式を作成すると、数式 (11) となる。



$$G = \overline{EN} + \overline{IN_2} \cdot \overline{IN_1} + IN_2 \cdot IN_1 \cdot IN_0 \tag{11}$$

3.3 回路図の作成

作成した論理式を基に回路図を作成する。なお、今回は使える IC の数に限りがあるため、できるだけ素子の数が少なくなるように回路図を作成する。作成した回路図を図 15 に示す。

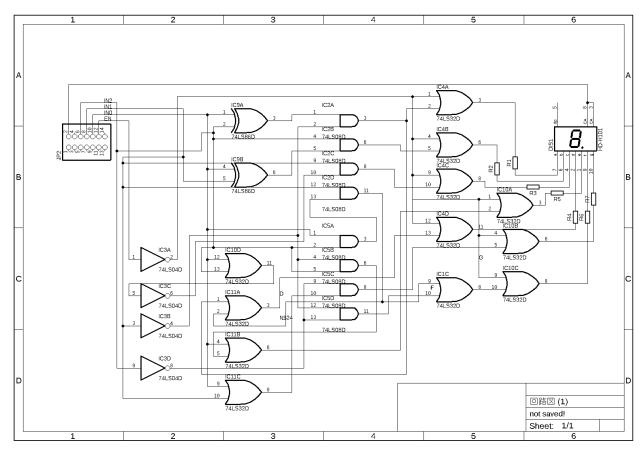


図 15 回路図

3.4 ブレッドボードへの配線

作成した回路図を基にブレッドボードへの配線を行う。実際に行った配線を図16に示す。

4 結果

作成した回路を動作させたところ、正常に動作した。入力信号に応じて7セグ LED の表示が変わることが確認できた。

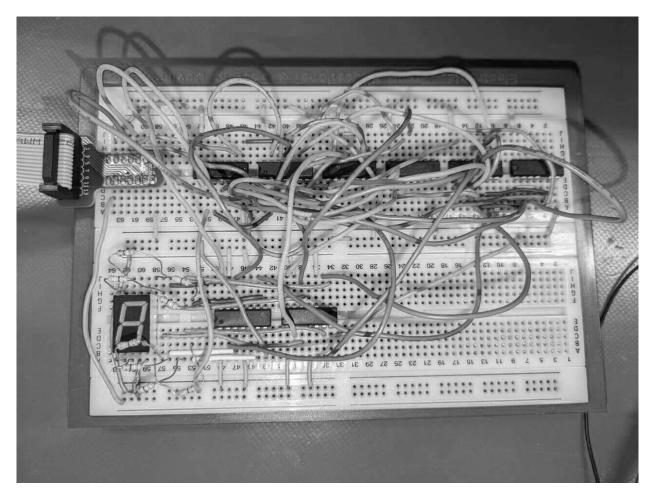


図 16 ブレッドボード

5 考察

今回の実験では、デコーダ回路を作成することで、ICを使った回路の作成方法を学ぶことができた。また1から回路図を製作するにあたって、真理値表やカルノー図を用いて論理式を作成する方法を学ぶことができた。また今回は1度回路の組み立てを失敗してしまったため、丁寧にミスがないように配線を行うことの重要性を学ぶことができた。

6 報告事項

報告事項を以下に示す。

- 1. VCC=5[V] の電源を使って $I_F=8$ [mA]、 $V_F=1.98$ [V] の LED を適切に光らせるため に、必要な抵抗の値を求めて報告する。
- 2. バイポーラトランジスタと CMOS の特徴を調べて報告する。

- 3. ファンイン、ファンアウトについて調べて報告する。
- 4. デコーダ回路の真理値表を作成し、報告する。
- 5. セグメント B から G までの論理式をたてて報告する。
- 6. セグメント B から G までの論理式をカルノー図を示しつつ、簡単化して報告する。
- 7. 各セグメントを簡単化した論理式に基づき、セグメント B から G までの回路図を作成して報告する。
- 8. 7 セグメント LED および抵抗を含めたすべてのセグメントをまとめた回路図を描いて報告する。

6.1 報告事項 a

抵抗値はオームの法則より、 $\frac{VCC-V_F}{I_F}$ で求めることができる。それぞれ $VCC=5[{
m V}]$ 、 $I_F=8[{
m mA}]$ 、 $V_F=1.98[{
m V}]$ と与えられているので、 $\frac{5-1.98(V)}{0.008(A)}=377.5\Omega$ となり、LED を適切に光らせるために必要な抵抗値は 377.5Ω と求めることができる。

6.2 報告事項 b

バイポーラトランジスタの特徴を以下に示す。

- 1. エミッタ (E)、ベース (B)、コレクタ (C) の 3 つの電極を持つ三端子素子。
- 2. 主にアナログ集積回路で使用される。
- 3. P型半導体、N型半導体を使用した PNP型、NPN型が存在する。
- 4. PN 接合の特徴を使って動作している。(逆方向バイアス、順方向バイアス)
- 5. NPN 型を例にすると、E を N 型、B を P 型、C を N 型半導体がそれぞれの役割を果たしている。

[2]、[3] より引用。

CMOS の特徴を以下に示す。

- 1. 消費電力が少ない。
- 2. 高入力・低出力インピーダンスである。
- 3. 動作電圧範囲が広い。
- 4. ノイズマージンが大きい。
- 5. 温度特性が良い。
- 6. 工程が複雑なため集積度が低い。
- 7. 放熱の考慮が不必要である。

[4] より引用。

6.3 報告事項 c

論理ゲートの出力に次の段の論理ゲートの入力が接続されると、電流が流れる。そして、出力の High レベル、Low レベルの電圧が変化する。

このとき、電圧が規格の最小値や最大値を超えないようにするために、接続できる論理ゲートの数 には上限がある。この上限をそれぞれファンアウト、ファンインという。

ファンアウトとは、出力に接続可能な論理ゲート数の上限のことであり、ファンインとは、入力に接続可能な論理ゲート数の上限のことである [5]。

6.4 報告事項 d

表 4 参照。

6.5 報告事項 e

式(1)、(3)、(5)、(6)、(8)、(9)、(11)参照。

6.6 報告事項 f

カルノー図については図 8、9、10、11、12、13、14 参照。 簡単かした論理式については式 (2)、(4)、(5)、(7)、(8)、(10)、(11) 参照。

6.7 報告事項 g

セグメント B から G までの回路図を示す。

6.7.1 セグメント B

セグメントBの回路図を図17に示す。

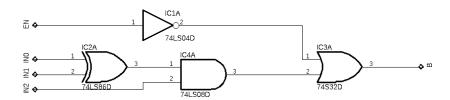


図 17 セグメント B の回路図

6.7.2 セグメント C

セグメント C の回路図を図 18 に示す。

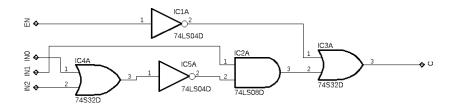


図 18 セグメント C の回路図

6.7.3 セグメント D

セグメント D の回路図を図 19 に示す。

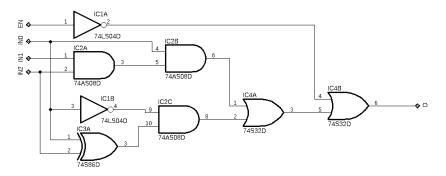


図 19 セグメント D の回路図

6.7.4 セグメント E

セグメントEの回路図を図20に示す。

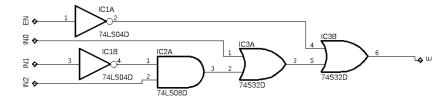


図20 セグメントEの回路図

6.7.5 セグメント F

セグメント F の回路図を図 21 に示す。

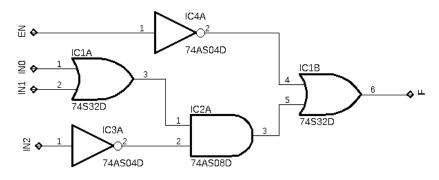


図 21 セグメント F の回路図

6.7.6 セグメント G

セグメント G の回路図を図 22 に示す。

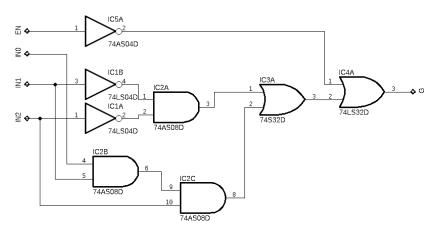


図 22 セグメント G の回路図

6.8 報告事項 h

図 15 参照。

参考文献

- [1] 浜辺 隆二 著,『論理回路入門 第 4 版』、森北出版、p84、2022 年
- [2] 宮入圭一 監修、阿部勝也 著、『本質を学ぶためのアナログ電子回路入門』、共立出版、pp.30-31、 2007 年
- [3] 藤井信夫 著、『アナログ電子回路-集積回路化時代の-』、オーム社、pp.20-22、2014 年
- [4] 岩崎臣男 監修、赤羽進/山本敏正/高坪守男/板倉利行/臼井秀司 共著、『解説 IC の基礎 3 訂番』、東京電機大出版局、p34、1996 年

[5]藤井信夫 著、『集積回路化時代のディジタル電子回路』、昭晃堂、pp.50-63、1987 年