# セレクタ基板のリバースエンジニアリング

学籍番号:22120 組番号:222 名前: 塚田 勇人

2024年12月10日

| 報告者   | 22120 222 塚田 勇人                          |
|-------|--|
| 共同実験者 | 22192 234 山本 悠介                          |
|       | 22060 211 古城 隆人                          |
| 担当者   | 楡井 雅巳                                    |
|       | 藤澤 義範                                    |
|       | 力丸 彩奈                                    |
|       | 村田 雅彦                                    |
|       | 富岡 雅弘                                    |
| 実験年月日 | 2024年10月25日天気: 晴れ 気温:19.1℃ 湿度63%         |
|       | 2024年11月1日 天気: 曇り 気温:15.9℃ 湿度 69%        |
|       | 2024 年 11 月 18 日 天気: 曇り 気温:21.5 ℃ 湿度 55% |
| 提出期限  | 2024年11月21日17:00                         |
| 提出日   | 2024年12月10日                              |

#### 1 目的

電子天秤の作成のために、セレクタ回路のリバースエンジニアリングをし、回路図を作成することを今回の目的とする。

#### 2 原理

今回は、セレクタ回路のリバースエンジニアリングを行う。セレクタ回路に関する基本的な知識 や使われている電子部品について説明する。

#### 2.1 セレクタ回路

セレクタ回路は複数の入力を持ち、出力する信号を選ぶことが出来る回路である。真理値表を表 1 に示す。今回使用するセレクタ基板は入力が SW1、SW0 の 2 つで、SW1、SW0 の入力によって A、B、C のどれかが出力される。また、出力は OUT と EN の 2 つの信号を持つ。EN は有 効信号であり、セレクタ回路の先につながる 3bit と 7 セグ LED をデコードする基板上で、EN が 1 の時にのみ LED に出力されるようになっている。そのため EN が 0 になるときは OUT は何を 出力しても LED には表示されない。

表 1: セレクタ回路の真理値表

| SW0 | SW1 | OUT | EN |
|-----|-----|-----|----|
| OFF | OFF | 0   | 0  |
| ON  | OFF | В   | 1  |
| OFF | ON  | С   | 1  |
| ON  | ON  | A   | 1  |

#### 2.2 トグルスイッチ

トグルスイッチは ON と OFF の 2 つの状態を持つスイッチである。今回使用するトグルスイッチは ON の時に 5V、OFF の時に GND を出力する。

トグルスイッチでは、スイッチングする間に接点に接触していない時間が存在する。そのため、接点が浮いている状態でもどちらかの入力が決まる接続方式にしないといけない。図 1a の接続方法では、SW0 の端子が常に抵抗を介して +5V と接続しており、スイッチが浮いている状態の時はSW0 のほうに電流が流れる。接点が接触し、SW0 と GND が接続されると SW0 と GND が同電圧になるため、SW0 の出力は 0V となる。図 1b の接続方法では、SW0 の端子がスイッチングの間に浮いてしまうため、どっちつかずの状態になる。そのため、図 1a の接続方法が好ましい。

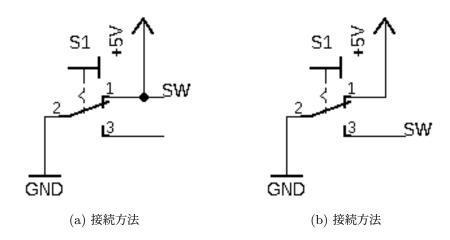


図1: トグルスイッチの接続方法

#### 2.3 汎用ロジック IC

汎用ロジック IC は、論理回路を実装するための IC であり、型番によって搭載されている論理 ゲートが異なる。今回使用する IC を表 2 に示す。

表 2: IC

| 型番     | 機能      |
|--------|---------|
| 74LS04 | NOT ゲート |
| 74LS08 | AND ゲート |
| 74LS32 | OR ゲート  |

IC の内部にはいくつかのトランジスタが内蔵されている。ここでは例として NPN 型トランジスタの説明をする。NPN 型トランジスタは、エミッタ、ベース、コレクタの 3つの電極を持つ三端子素子である。エミッタは GND に接続、コレクタは出力端子に接続されている。ベースが Highのとき、トランジスタはオンになり、コレクタに電流が流れる。これをシンク電流という。ベースが Low のとき、トランジスタはオフになり、コレクタに電流が流れずに出力端子側に電流が流れる。これをソース電流という。

#### 2.4 セラミックコンデンサ

セラミックコンデンサは、セラミックを絶縁体として用いたコンデンサである。セラミックコン デンサは、高周波の電流を流す際に用いられる。

#### 2.5 バイパスコンデンサ

バイパスコンデンサとはノイズを除去する役割を持つ、電源とグランド間に接続されるコンデンサである。IC 内部でトランジスタがスイッチング動作を行うときに大幅な消費電力の変動が発生するため、ノイズが発生する。この影響を外部に流さないためにバイパスコンデンサを使用する。コンデンサは金属板を並べた構造をしており、物理的接続がないため直流電流を流さない。しかし、電圧と電流の向きが交互に変化する交流電流では電子が頻繁に反発しあうため、電流が流れる。IC から発生するノイズは高周波の電圧の振動であるため、コンデンサを IC と並列に接続することでノイズを GND に流し、除去することができる。

バイパスコンデンサの配置について、その候補を C1、 C2 としたものを 2 に示す。IC 内部から見たときの電源ラインは大きなループを形成しているため高周波領域においてインピーダンス成分が増加し、IC の高速動作を妨げる要因となる。そのため,高周波成分がバイパスコンデンサを使って IC の中だけでループを作れるように IC の電源ピン付近に配置することが望ましく、C2 が最適である。

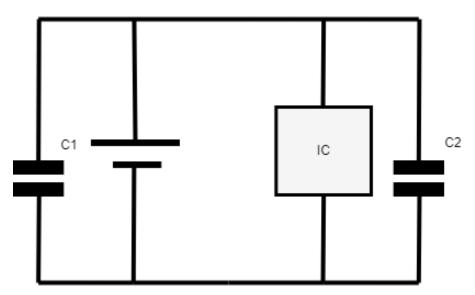


図 2: バイパスコンデンサの配置

#### 2.6 動作確認用減算基盤

今回使用するセレクタ回路の入力をするための基盤を動作確認用減算基盤という。この基板はセレクタ回路とピンヘッダを介してつながっており、出力は  $A=[A_2,A_1,A_0]$ 、 $B=[B_2,B_1,B_0]$ 、 $C=[C_2,C_1,C_0]$  の 3 つの入力がある。それぞれの出力に対して 10 進数から 2 進数にエンコードする回路が入っており、0 から 9 までの入力をセレクタ回路に渡すことが可能であるが 3bit の出力なので、8 以上の信号では 4bit 目が切り捨てされるため 0 から始まる。動作確認用減算基盤の

ピンヘッダのピンアサインを表3に示す。

表 3: ピンヘッダ

| SW1 | SW2 |
|-----|-----|
| 5V  | B2  |
| A2  | B1  |
| A1  | B0  |
| A0  | C2  |
| 5V  | C1  |
| 5V  | C0  |
| GND | GND |

#### 2.7 テスター

テスターは交流・直流どちらでも使用できる電気計測器であり、電圧の測定や電流の測定、電圧 を印加して抵抗値を調べるなどのことを行うことが出来る。今回はテスターを用いることにより、 ピンが導通しているかを確認する。

# 3 実験方法

セレクタ回路のリバースエンジニアリングを行うための実験方法について説明する。まず、回路の実際の動作や簡単なセレクタ回路を理解し、セレクタ回路の回路図を予想する。次に、マルチテスターを用いて、セレクタ回路の回路を探査し、得られた情報をもとに回路図を作成する。

#### 3.1 実験に用いた機器

今回の課題に用いた機器や電子部品について表 4 と表 5 に示す。

表 4: 実験に用いた機器

| 器具名     | 製造元       | 計器番号        |
|---------|-----------|-------------|
| マルチテスター | NISHIZAWA | MODEL 5220  |
| AC アダプタ | Fksystem  | GF12-US0520 |

表 5: 実験に用いた電子部品

| 部品名        | 諸元          | 個数 | 部品記号    |
|------------|-------------|----|---------|
| 抵抗         | 10k Ω       | 7  | R1~R2   |
| 集積回路 (IC)1 | SN74LS04N   | 1  | IC1     |
| 集積回路 (IC)2 | SN74LS08N   | 3  | IC2~IC4 |
| 集積回路 (IC)3 | SN74LS32N   | 3  | IC5~IC6 |
| ピンヘッダ      | 2 × 7 ピン    | 2  | PH1~PH2 |
| トグルスイッチ    | ON-OFF      | 2  | SW0~SW1 |
| セラミックコンデンサ | $0.1 \mu F$ | 2  | CA1~CA6 |

### 3.2 セレクタ回路の動作確認

まず最初にセレクタ基板にロジック IC を挿入し、ピンヘッダを介して動作確認用減算基板、動作確認用デコード基板を接続する。セレクタ基板の概要図を図 4 に示す。J1 に動作確認用減算基板を接続し、J2 に動作確認用デコード基板を接続する。IC1 から IC6 に接続する汎用ロジック IC を表 2 に示す。

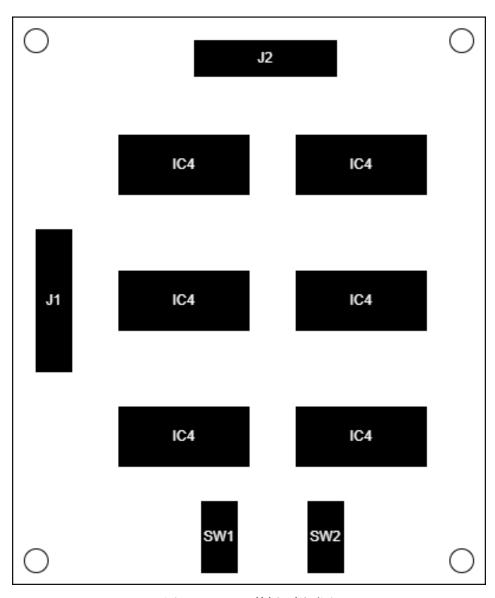


図 3: セレクタ基板の概要図

表 6: IC

| 部品 ID | 汎用ロジック IC |
|-------|-----------|
| IC1   | 74LS04    |
| IC2   | 74LS08    |
| IC3   | 74LS08    |
| IC4   | 74LS08    |
| IC5   | 74LS32    |
| IC6   | 74LS32    |

#### 3.3 リバースエンジニアリング

リバースエンジニアリングを行っていく。このとき導通チェックのためにテスターの端子に電圧を印加させるため、ソケットから IC を外して行う。むやみにテスターを当てていくよりも、最も原始的なセレクタ回路を基にテスターを当てていくことである程度見るピンの数を減らすことが出来る。最も原始的なセレクタ回路を図 4 に示す。

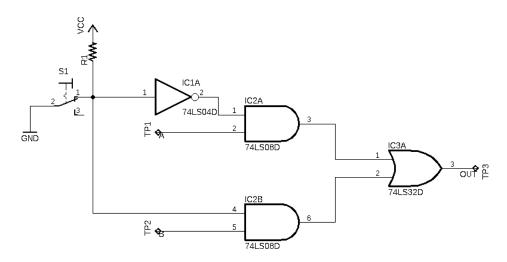


図 4: 最も原始的なセレクタ回路の基本図

## 4 実験結果

セレクタ回路の動作確認とリバースエンジニアリングを行った結果を示す。

#### 4.1 セレクタ回路の動作確認

セレクタ回路の動作確認を行った結果を表 7 に示す。3bit しか出力がないため、 $(8)_10$  以上の数値を入力しても 4bit 目が切り捨てられるため、 $(8)_10$  のときはB が表示される。

表 7: セレクタ回路の動作確認

| $(0)_{10}$ | $(1)_{10}$ | $(2)_{10}$ | $(3)_{10}$ | $(4)_{10}$ |
|------------|------------|------------|------------|------------|
|            |            |            |            |            |
| $(5)_{10}$ | $(6)_{10}$ | $(7)_{10}$ | $(8)_{10}$ | $(9)_{10}$ |
|            | 5          |            |            |            |

### 4.2 リバースエンジニアリング

リバースエンジニアリングを行って作成した回路図を図 5 に示す。また、作成した回路図を元に 真理値表を作成した結果を表 8 に示す。

表 8: 真理値表

| SW1 | SW2 | OUT | EN |
|-----|-----|-----|----|
| 0   | 0   | *   | 0  |
| 0   | 1   | B   | 1  |
| 1   | 0   | C   | 1  |
| 1   | 1   | A   | 1  |

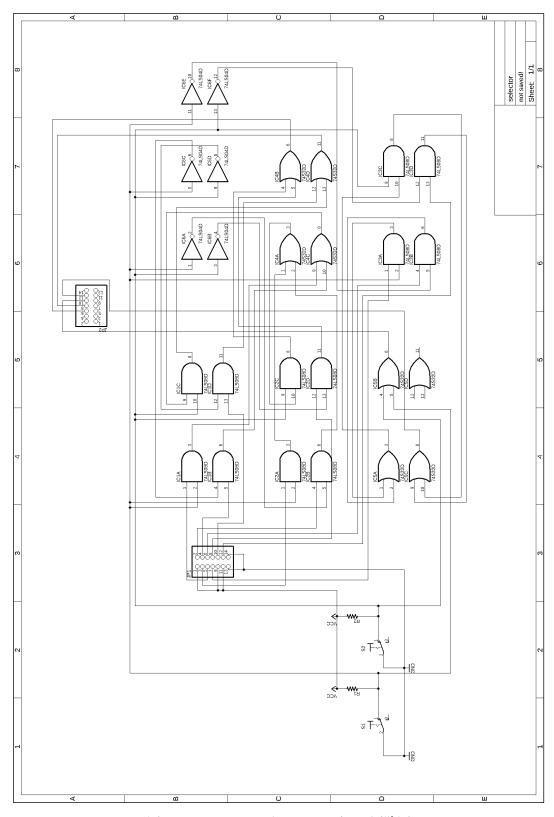


図 5: リバースエンジニアリングした回路図

# 5 考察

今回の実験では、セレクタ回路のリバースエンジニアリングを行った。リバースエンジニアリングでは、回路がどうなっているか予測しながら行うことで効率よく回路図を作成することが出来ることがわかった。