# Übung zur Vorlesung Technische Grundlagen der Informatik



Prof. Dr. Andreas Koch
Thorsten Wink

Wintersemester 09/10 Übungsblatt 6

## Aufgabe 6.1 Timing

Gegeben ist die folgende Gleichung: Y = (A+B)(C+D). Die AND und OR-Gatter haben eine  $t_{pd}$  von 25 ps und eine  $t_{cd}$  von 5 ps. A, B, C und D sind Ausgänge von Flip-Flops mit  $t_{ccq} = 5 \, ps$ ,  $t_{pcq} = 10 \, ps$ ,  $t_{setup} = 20 \, ps$  und  $t_{hold} = 9 \, ps$ . Der Ausgang Y ist Eingang eines Flip-Flops mit den selben Charakteristika.

- a) Zeichnen Sie ein Schaltbild. Verwenden Sie D-Flip-Flops und Gatter.
- b) Berechnen Sie die maximale Taktfrequenz  $f_{max}$ .
- c) Überprüfen Sie, ob die Hold-Zeitanforderung erfüllt wird.

#### Aufgabe 6.2 Taktverschiebung

- a) Was sind die Ursachen, dass eine Taktverschiebung auftreten kann?
- b) Zu welchen Problemen kann die Taktverschiebung führen?
- c) Kann es vorkommen, dass die maximale Taktfrequenz durch Taktverschiebung sogar steigt? Begründen Sie ihre Antwort mit den entsprechenden Formeln.

## Aufgabe 6.3 Parallelität

Erläutern Sie den Unterschied zwischen zeitlicher und räumlicher Parallelität. Geben Sie zu beiden Arten Beispiele an und eräutern Sie Vor- und Nachteile bezüglich Aufwand, Latenz und Durchsatz.

# Aufgabe 6.4 Pipelining

Die Schaltung aus Aufgabe 1 soll mit 15 GHz betrieben werden. Ist dies möglich? Wenn ja, wie?

Die folgenden Aufgaben sollen in der HDL Verilog bearbeitet werden. Zur Simulation können Sie XILINX ISE verwenden. Es ist als WebPack-Edition frei verfügbar und auch auf den Poolrechnern der RBG installiert. Dort kann es einfach mit dem Befehl *ise* gestartet werden. Ein Tutorial zur Installation und Benutzung finden Sie demnächst auf unserer Webseite.

## Hausaufgabe 6.1 Verilog

Beschreiben Sie die folgende Funktion in Verilog:  $Z = (\bar{A} + B)C$ .

- a) Verwenden Sie Verhaltensbeschreibung.
- b) Verwenden Sie Strukturbeschreibung.

# Hausaufgabe 6.2 Zähler in Verilog

Beschreiben Sie einen 4-Bit-Zähler in Verilog HDL. Der Zähler hat einen Eingang für den Takt (mit clk bezeichnet). Der Zählerstand wird mit dem Ausgang count ausgegeben.

# Plagiarismus

Der Fachbereich Informatik misst der Einhaltung der Grundregeln der wissenschaftlichen Ethik großen Wert bei. Zu diesen gehört auch die strikte Verfolgung von Plagiarismus. Weitere Infos unter www.informatik.tu-darmstadt.de/plagiarism