**MAX30102**

**1. Tổng quan**

**2. Bản đồ thanh ghi và mô tả**

***2.1. Thanh ghi trạng thái***

A screenshot of a computer program

Description automatically generated

*2.1.1. Thanh ghi trạng thái ngắt (0x00 – 0x01)*

A white and black squares with black text

Description automatically generated

**BIT 7 – A\_FULL (FIFO Almost Full Flag):** Trong chế độ SpO2 và HR, ngắt ngày được kích hoạt khi con trỏ ghi của FIFO còn lại 1 số không gian trống nhất định. Số lượng kích hoạt có thể được đặt bằng thanh ghi FIFO\_A\_FULL [3:0]. Ngắt được xoá bằng cách đọc thanh ghi trạng thái ngắt 1 (0x00).

**BIT 6 – PPG\_RDY (**New FIFO Data Ready)**:** Trong chế độ SpO2 và HR, ngắt này được kích hoạt khi có một mẫu mới trong FIFO dữ liệu. Ngắt được xoá bằng cách đọc thanh ghi trạng thái ngắt 1, hoặc bằng cách đọc thành ghi FIFO\_DATA.

**BIT 5 – ALC\_RDY (**Ambient Light Cancellation Overflow): Ngắt này xảy ra khi chức năng khử ánh sáng xung quanh đạt đến giới hạn cực đại. Vì vậy nó đang ảnh hưởng đến ngõ ra của ADC. Ngắt này sẽ được xoá bởi việc đọc thanh ghi trạng thái ngắt 1(0x00)

**BIT 4 – PROX\_INT (Proximity Threshold Triggered):** Ngắt gần ngưỡng kích hoạt xảy ra khi đạt được ngưỡng gần kích hoạt and chế độ SpO2/ HR bắt đầu. Điều này cho phép bộ xử lý chủ biết để bắt đầu chạy thuật toán SpO2/HR và thu thập dữ liệu. Ngắt này được xóa bằng cách đọc thanh ghi Trạng thái Ngắt 1 (0x00).

**BIT 1 – DIE\_TEMP\_RDY (Internal Temperature Ready Flag):** Khi quá trình chuyển đổi nhiệt độ bên trong hoàn tất, ngắt này được kích hoạt để bộ xử lý có thể đọc các thanh ghi dữ liệu nhiệt độ. Ngắt này được xóa bằng cách đọc thanh ghi Trạng thái Ngắt 2 (0x01) hoặc thanh ghi TFRAC (0x20).

**BIT 0 – PWR\_RDY (Power Ready Flag):** Khi khởi động hoặc sau một điều kiện suy giảm điện áp, khi điện áp cung cấp VDD chuyển từ dưới điện áp khóa dưới áp (UVLO) lên trên điện áp UVLO, một ngắt sẵn sàng nguồn điện được kích hoạt để báo hiệu rằng mô-đun đã được cấp điện và sẵn sàng thu thập dữ liệu.

*2.1.2. Thanh ghi cho phép ngắt (0x02 – 0x03)*

*A white square with black text

Description automatically generated*

Mỗi nguồn ngắt phần cứng ngoại trừ ngắt sẵn sàng nguồn có thể bị vô hiệu hoá trong thanh ghi phần mềm. Ngắt nguồn thì không thể bị vô hiệu hoá bởi vì trạng thái của module sẽ khởi động lại khi xảy ra tình trạng thiếu điện (điện áp cung cấp thấp), và điều kiện mặc định là tất cả các ngắt đều bị vô hiệu hóa. Ngoài ra, điều quan trọng là hệ thống phải biết rằng tình trạng thiếu điện đã xảy ra và dữ liệu trong module đã được đặt lại do kết quả của việc này.

Các bit không sử dụng thì luôn luôn được cho về 0 để hoạt động bình thường.

*2.1.3. FIFO*

A screenshot of a computer

Description automatically generated

**FIFO Write Pointer**

FIFO Write Pointer chỉ đến vị trí nơi mà MAX30102 viết cho mẫu kế tiếp. Con trỏ này tiến tới mỗi mẫu được đẩy vào FIFO. Nó cũng có thể được thay đổi thông qua giao diện I2C khi MODE[2:0] là 010, 011, hoặc 111.

**FIFO Overflow Counter**

Khi FIFO đầy, mẫu sẽ không được đẩy tới FIFO, mẫu lúc này sẽ bị mất. OVF\_COUNTER sẽ đếm số lượng mẫu bị mất. Nó bão hoà ở giá trị 0xF. Khi một mẫu hoàn chỉnh được “popped” (tức là, loại bỏ dữ liệu FIFO cũ và dịch các mẫu xuống) từ FIFO (khi con trỏ đọc tiến tới), OVF\_COUNTER sẽ được khởi tạo lại giá trị 0.

**FIFO Read Pointer**

Con trỏ đọc FIFO chỉ đến vị trí mà bộ xử lý sẽ lấy mẫu tiếp theo từ FIFO thông qua giao diện I2C. Con trỏ này tiến tới mỗi khi một mẫu được bật ra từ FIFO. Bộ xử lý cũng có thể ghi vào con trỏ này sau khi đọc các mẫu để cho phép đọc lại các mẫu từ FIFO nếu có lỗi trong quá trình truyền dữ liệu.

**FIFO Data Register**

FIFO có thể chưa tới 32 mẫu dữ liệu. Kích thước mẫu phụ thuộc vào số lượng kênh LED (còn gọi là kênh) được cấu hình hoạt động. Vì mỗi tín hiệu kênh được lưu trữ dưới dạng tín hiệu dữ liệu 3 byte, nên chiều rộng của FIFO có thể là 3 byte hoặc 6 byte.

Thanh ghi FIFO\_DATA trong bảng thanh ghi I2C trỏ đến mẫu tiếp theo sẽ được đọc từ FIFO. FIFO\_RD\_PTR trỏ đến mẫu này. Việc đọc thanh ghi FIFO\_DATA không tự động tăng địa chỉ thanh ghi I2C. Đọc dữ liệu dạng burst từ thanh ghi này sẽ đọc cùng một địa chỉ lặp đi lặp lại. Mỗi mẫu có kích thước 3 byte dữ liệu cho mỗi kênh (tức là 3 byte cho RED, 3 byte cho IR, v.v.).

Các thanh ghi FIFO (0x04–0x07) đều có thể được ghi và đọc, nhưng trong thực tế chỉ nên ghi vào thanh ghi FIFO\_RD\_PTR khi hoạt động. Các thanh ghi khác sẽ tự động được tăng hoặc điền dữ liệu bởi MAX30102. Khi bắt đầu một phép đo SpO2 hoặc nhịp tim mới, khuyến nghị nên xóa các thanh ghi FIFO\_WR\_PTR, OVF\_COUNTER, và FIFO\_RD\_PTR về giá trị zero (0x00) để đảm bảo FIFO trống và ở trạng thái xác định.

Khi đọc các thanh ghi của MAX30102 trong một giao dịch đọc I2C dạng burst, con trỏ địa chỉ thanh ghi thường tăng để byte dữ liệu tiếp theo được gửi từ thanh ghi kế tiếp, v.v. Ngoại lệ đối với điều này là thanh ghi dữ liệu FIFO, thanh ghi 0x07. Khi đọc thanh ghi này, con trỏ địa chỉ không tăng, nhưng FIFO\_RD\_PTR thì có. Vì vậy, byte dữ liệu tiếp theo được gửi đại diện cho byte dữ liệu tiếp theo có sẵn trong FIFO.

Việc vào và ra khỏi chế độ gần (khi PROX\_INT\_EN = 1) sẽ xóa FIFO bằng cách đặt các con trỏ ghi và đọc bằng nhau.