



(12) 发明专利申请

(10) 申请公布号 CN 117355145 A

(43) 申请公布日 2024.01.05

(21) 申请号 202210779052.8

(22) 申请日 2022.06.30

(71) 申请人 北京超弦存储器研究院

地址 100176 北京市大兴区北京经济技术
开发区景园北街52幢5层501-12

(72) 发明人 张云森 李辉辉 赵超

(74) 专利代理机构 北京安信方达知识产权代理
有限公司 11262

专利代理人 刘凯强 张奎燕

(51) Int.Cl.

H10B 61/00 (2023.01)

H10N 50/80 (2023.01)

H10N 50/10 (2023.01)

H10N 50/01 (2023.01)

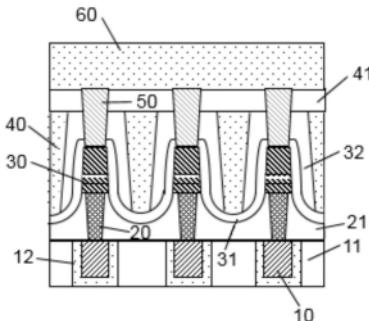
权利要求书2页 说明书9页 附图6页

(54) 发明名称

一种磁性随机存取存储器及其制备方法

(57) 摘要

本申请提供了一种磁性随机存取存储器及其制备方法，所述磁性随机存取存储器，包括：多个存储单元，每个所述存储单元均包含位于衬底上的底电极、磁性隧道结和顶电极，所述磁性隧道结具有侧面和相对设置的顶面和底面，所述磁性隧道结侧面的至少部分区域设置有第一屏蔽层。本申请提供的技术方案通过在磁性隧道结阵列内设置磁屏蔽，有利于增强对自其芯片内临近磁性隧道结和/或对可以产生磁场的电路的磁免疫能力；非常适合于不能做封装级磁屏蔽的芯片（例如智能卡等）。



1. 一种磁性随机存取存储器，其特征在于，包括：

多个存储单元，每个所述存储单元均包含位于衬底上的底电极、磁性隧道结和顶电极，所述磁性隧道结具有侧面和相对设置的顶面和底面，所述磁性隧道结侧面的至少部分区域设置有第一屏蔽层。

2. 根据权利要求1所述的磁性随机存取存储器，其特征在于，所述第一屏蔽层包围所述磁性隧道结的侧面。

3. 根据权利要求2所述的磁性随机存取存储器，其特征在于，所述第一屏蔽层沿着远离所述衬底的方向延伸超过所述磁性隧道结的顶面，所述第一屏蔽层沿着靠近所述衬底的方向延伸超过所述磁性隧道结的底面。

4. 根据权利要求3所述的磁性随机存取存储器，其特征在于，所述磁性隧道结包含相对设置的自由层和固定层，所述第一屏蔽层沿着远离所述衬底的方向延伸超过所述自由层的边缘，所述第一屏蔽层沿着靠近所述衬底的方向延伸超过固定层的边缘。

5. 根据权利要求2所述的磁性随机存取存储器，其特征在于，所述第一屏蔽层沿着远离所述衬底的方向延伸至所述顶电极，并且沿着靠近所述衬底的方向延伸至所述底电极。

6. 根据权利要求2所述的磁性随机存取存储器，其特征在于，所述第一屏蔽层与所述磁性隧道结的侧面至少部分贴合。

7. 根据权利要求1至6中任一项所述的磁性随机存取存储器，其特征在于，相邻的两个存储单元的磁性隧道结侧面的所述第一屏蔽层之间的距离为0至d， $d \geq d_{MTJ} + 60\text{nm}$ ，其中， d_{MTJ} 为所述磁性隧道结的直径。

8. 根据权利要求1至6中任一项所述的磁性随机存取存储器，其特征在于，一个所述磁性隧道结的侧面设置有包围该磁性隧道结侧面的一个所述第一屏蔽层，包围一个所述磁性隧道结的一个所述第一屏蔽层的不同位置距离不小于60nm。

9. 根据权利要求1至8中任一项所述的磁性随机存取存储器，其特征在于，还包括位线，所述位线与所述顶电极连接，所述位线的至少部分表面设置有第二屏蔽层。

10. 根据权利要求9所述的磁性随机存取存储器，其特征在于，所述位线的远离所述衬底一侧表面的至少部分区域设置有所述第二屏蔽层，所述位线与所述顶电极连接的一侧不设置屏蔽层。

11. 根据权利要求10所述的磁性随机存取存储器，其特征在于，所述位线的远离所述衬底一侧表面的至少部分区域与所述第二屏蔽层贴合。

12. 根据权利要求1至11中任一项所述的磁性随机存取存储器，其特征在于，还包括字线，所述字线与所述底电极连接，所述字线的至少部分表面设置有第三屏蔽层。

13. 根据权利要求12所述的磁性随机存取存储器，其特征在于，所述字线的靠近所述衬底一侧表面的至少部分区域设置有所述第三屏蔽层，所述字线与所述底电极连接的一侧不设置屏蔽层。

14. 根据权利要求13所述的磁性随机存取存储器，其特征在于，所述字线的靠近所述衬底一侧表面的至少部分区域与所述第三屏蔽层贴合。

15. 根据权利要求1至14中任一项所述的磁性随机存取存储器的制备方法，其特征在于，包括：

提供带有多个底电极和多个磁性隧道结的衬底，所述磁性隧道结设置在所述底电极远

离所述衬底的一侧并且与所述底电极连接,所述磁性隧道结具有侧面和相对设置的顶面和底面;

在所述磁性隧道结侧面的至少部分区域形成所述第一屏蔽层;

在所述磁性隧道结的顶面上形成所述顶电极。

16.根据权利要求15所述的制备方法,其特征在于,所述在所述磁性隧道结侧面的至少部分区域形成所述第一屏蔽层包括:

在所述磁性隧道结远离所述衬底一侧形成介电质层并使所述介电质层覆盖所述磁性隧道结;

对所述介电质层进行图案化处理,刻蚀形成沟槽;

在所述沟槽中填充屏蔽材料,形成所述第一屏蔽层。

17.根据权利要求15或16所述的制备方法,其特征在于,还包括:在形成所述顶电极之后,在所述顶电极远离所述衬底一侧形成位线,并将所述位线与所述顶电极连接,在所述位线的至少部分表面形成所述第二屏蔽层。

18.根据权利要求15至17中任一项所述的制备方法,其特征在于,所述提供带有一个底电极和一个磁性隧道结的衬底包括:

在所述衬底中形成字线,以及在所述字线的至少部分表面形成所述第三屏蔽层;

在所述字线远离所述衬底的一侧形成所述底电极,并将所述底电极与所述字线连接。

一种磁性随机存取存储器及其制备方法

技术领域

[0001] 本文涉及但不限于半导体器件领域,尤其涉及但不限于一种磁性随机存取存储器及其制备方法。

背景技术

[0002] 基于电流驱动型自旋转移矩的磁性随机存取存储器(STT-MRAM)被认为是最具有前景的新型存储器之一,由于组成磁性随机存取存储器(MRAM)核心器件单元的磁性隧道结(MTJ)是由磁性材料组成的,MTJ特别是其自由层(free layer,FL)的磁性免疫(Magnetic Immunity,MI)的研究具有非常重要的现实意义。

[0003] 商业化的MRAM产品必须具备较强的磁免疫能力。图1为基于磁场来源的磁免疫分类,如图1所示,按照磁场的来源,可以把磁免疫分为内部磁场磁免疫和外部磁场磁免疫,针对外部磁场的磁免疫可以通过采用封装级磁屏蔽的方式来实现,针对内部磁场的磁免疫,目前,业界则没有成熟的解决方案。

[0004] 在嵌入式端,STT-MRAM被认为是在28/22nm及其以下取代嵌入式闪存(eFlash)的最优选择。图2为2019年智能卡MCU应收和出货量占比,如图2所示,对于嵌入式MCU系统来说,智能卡(Smart Card)具有很大的营收和出货占比,然而,智能卡无法通过现有的封装级磁屏蔽实现磁性免疫(MI),这无疑限制了eMRAM的应用场景的拓宽。

[0005] 在有些应用场景中,射频(Radio frequency,RF)电路和磁性随机存取存储器(STT-MRAM)也需要在同一芯片内完成工作,这需要开发芯片内磁屏蔽技术,比如:磁性隧道结(MTJ)阵列内部的磁屏蔽技术等。

[0006] 在磁性隧道结(MTJ)阵列内,不同磁性隧道结(MTJ)单元的磁性干扰,也越来越受到重视,对于特定MTJ来说,也需要增强阵列内部对其他MTJ的磁免疫能力。

[0007] 故而,开展磁性隧道结阵列内磁屏蔽技术的技术研究尤为重要。

发明内容

[0008] 以下是对本文详细描述的主题的概述。本概述并非是为了限制本申请的保护范围。

[0009] 第一方面,本申请提供了一种磁性随机存取存储器,包括:

[0010] 多个存储单元,每个所述存储单元均包含位于衬底上的底电极、磁性隧道结和顶电极,所述磁性隧道结具有侧面和相对设置的顶面和底面,

[0011] 所述磁性隧道结侧面的至少部分区域设置有第一屏蔽层。

[0012] 在本申请提供的一种磁性随机存取存储器中,所述第一屏蔽层可以包围所述磁性隧道结的侧面。

[0013] 在本申请提供的一种磁性随机存取存储器中,所述第一屏蔽层可以沿着远离所述衬底的方向延伸超过所述磁性隧道结的顶面,所述第一屏蔽层可以沿着靠近所述衬底的方向延伸超过所述磁性隧道结的底面。

[0014] 在本申请提供的一种磁性随机存取存储器中，所述磁性隧道结可以包含相对设置的自由层和固定层，所述第一屏蔽层沿着远离所述衬底的方向延伸超过所述自由层的边缘，所述第一屏蔽层沿着靠近所述衬底的方向延伸超过固定层的边缘。

[0015] 在本申请提供的一种磁性随机存取存储器中，所述第一屏蔽层沿着远离所述衬底的方向延伸至所述顶电极，并且沿着靠近所述衬底的方向延伸至所述底电极。

[0016] 在本申请提供的一种磁性随机存取存储器中，相邻的两个存储单元的磁性隧道结侧面的第一屏蔽层之间的距离可以为0至d， $d \geq d_{MTJ} + 60\text{nm}$ ，其中， d_{MTJ} 为所述磁性隧道结的直径。

[0017] 在本申请提供的一种磁性随机存取存储器中，一个所述磁性隧道结的侧面可以设置有包围该磁性隧道结侧面的一个所述第一屏蔽层。

[0018] 在本申请提供的一种磁性随机存取存储器中，包围一个所述磁性隧道结的一个所述第一屏蔽层的不同位置距离该磁性隧道结纵截面的几何中心的距离不小于60nm。

[0019] 在本申请提供的一种磁性随机存取存储器中，所述磁性随机存取存储器还包括位线，所述位线与所述顶电极连接，所述位线的至少部分表面设置有第二屏蔽层。

[0020] 在本申请提供的一种磁性随机存取存储器中，所述位线的远离所述衬底一侧表面的至少部分区域设置有所述第二屏蔽层，所述位线与所述顶电极连接的一侧不设置屏蔽层。

[0021] 在本申请提供的一种磁性随机存取存储器中，所述位线的远离所述衬底一侧表面的至少部分区域与所述第二屏蔽层贴合。

[0022] 在本申请提供的一种磁性随机存取存储器中，还包括字线，所述字线与所述底电极连接，所述字线的至少部分表面设置有第三屏蔽层。

[0023] 在本申请提供的一种实施方式中，所述字线的靠近所述衬底一侧表面的至少部分区域设置有所述第三屏蔽层，所述字线与所述底电极连接的一侧不设置屏蔽层。

[0024] 在本申请提供的一种磁性随机存取存储器中，所述字线的靠近所述衬底一侧表面的至少部分区域与所述第三屏蔽层贴合。

[0025] 第二方面，本申请提供了上述的磁性随机存取存储器的制备方法，包括：

[0026] 提供带有多个底电极和多个磁性隧道结的衬底，所述磁性隧道结设置在所述底电极远离所述衬底的一侧并且与所述底电极连接，所述磁性隧道结具有侧面和相对设置的顶面和底面；

[0027] 在所述磁性隧道结侧面的至少部分区域形成所述第一屏蔽层；

[0028] 在所述磁性隧道结的顶面上形成所述顶电极。

[0029] 在本申请提供的一种磁性随机存取存储器的制备方法中，所述在所述磁性隧道结侧面的至少部分区域形成所述第一屏蔽层包括：

[0030] 在所述磁性隧道结远离所述衬底一侧形成介电质层并使所述介电质层覆盖所述磁性隧道结；对所述介电质层进行图案化处理，刻蚀形成沟槽；

[0031] 在所述沟槽中填充屏蔽材料，形成所述第一屏蔽层。

[0032] 在本申请提供的一种磁性随机存取存储器的制备方法中，还包括：在形成所述顶电极之后，在所述顶电极远离所述衬底一侧形成位线，并将所述位线与所述顶电极连接，在所述位线的至少部分表面形成所述第二屏蔽层。

- [0033] 所述提供带有多个底电极和多个磁性隧道结的衬底包括：
- [0034] 在所述衬底中形成字线，以及在所述字线的至少部分表面形成所述第三屏蔽层；
- [0035] 在所述字线远离所述衬底的一侧形成所述底电极，并将所述底电极与所述字线连接。
- [0036] 本申请的有益效果为：
- [0037] 非常有利于增强来自其芯片内临近磁性隧道结和/或对可以产生磁场的电路的磁免疫能力；非常适合于不能做封装级磁屏蔽的芯片（例如智能卡等）。
- [0038] 本申请的其它特征和优点将在随后的说明书中阐述，并且，部分地从说明书中变得更加清楚，或者通过实施本申请而了解。本申请的其他优点可通过在说明书中所描述的方案来发明实现和获得。

附图说明

- [0039] 附图用来提供对本申请技术方案的理解，并且构成说明书的一部分，与本申请的实施例一起用于解释本申请的技术方案，并不构成对本申请技术方案的限制。
- [0040] 图1为基于磁场来源的磁免疫分类；
- [0041] 图2为2019年智能卡MCU应收和出货量占比。
- [0042] 图3为本申请示例性实施例中磁性隧道结阵列内磁屏蔽的示意图，视角方向为与衬底平面方向平行。
- [0043] 图4为本申请实施例中磁性隧道结阵列内磁屏蔽的示意图，视角方向为与衬底平面方向垂直。
- [0044] 图5为本申请实施例中另一种磁性隧道结阵列内磁屏蔽的示意图，视角方向为与衬底平面方向垂直。
- [0045] 图6为本申请实施例中磁性隧道结阵列内磁屏蔽的截面图，截取面为与衬底平面垂直的面，视角方向与衬底平面方向平行。
- [0046] 图7中左图为本申请实施例中磁性隧道结阵列内磁屏蔽的截面图，截取面为与衬底平面垂直的面，视角方向与衬底平面方向平行；右图为左图中A-A'的截面图，截取面为与衬底平面平行的面，视角方向与衬底平面方向垂直。
- [0047] 图8为第一屏蔽层为中空圆筒型的磁性隧道结阵列内磁屏蔽的截面图，截取面为与衬底平面平行的面，视角方向与衬底平面方向垂直。
- [0048] 图9为本申请一示例性实施例的磁性随机存取存储器的制备流程示意图。
- [0049] 图10为磁性隧道结阵列内磁屏蔽结构的三维示意图，左图和右图为两种不同透视视角的三维示意图。
- [0050] 图11为磁性隧道结阵列内磁屏蔽结构的三维示意图，第一屏蔽层类似中空圆筒型，左图和右图为两种不同透视视角的三维示意图。
- [0051] 附图标记：10、字线；11、第一介电层；12、第三屏蔽层；20、底电极；21、第二介电层；30、磁性隧道结；31、密封层；32、第三介电层；40、第一屏蔽层；41、第四介电层；50、顶电极；60、贴合有第二屏蔽层的位线；61、第二屏蔽层。

具体实施方式

[0052] 为使本申请的目的、技术方案和优点更加清楚明白,下文对本申请的实施例进行详细说明。需要说明的是,在不冲突的情况下,本申请中的实施例及实施例中的特征可以相互任意组合。

[0053] 本申请实施例提供了一种磁性随机存取存储器,所述磁性随机存取存储器包括:多个存储单元,每个所述存储单元均包含位于衬底上的底电极、磁性隧道结和顶电极,所述磁性隧道结具有侧面和相对设置的顶面和底面,所述磁性隧道结侧面的至少部分区域设置有第一屏蔽层。

[0054] 本申请提供的技术方案通过在磁性隧道结阵列内设置第一屏蔽层对磁性隧道结形成磁屏蔽,有利于增强对来自其芯片内临近磁性隧道结和/或对可以产生磁场的电路的磁免疫能力;非常适合于不能做封装级磁屏蔽的芯片(例如智能卡等)。

[0055] 示例性地,所述第一屏蔽层可以被配置成能够对磁场或交变电场等可能对磁性隧道结产生影响的场进行屏蔽。

[0056] 图3为本申请示例性实施例中磁性隧道结阵列内磁屏蔽的示意图,视角方向为与衬底平面方向平行。图4为本申请实施例中磁性隧道结阵列内磁屏蔽的示意图,视角方向为与衬底平面方向垂直。图5为本申请实施例中另一种磁性隧道结阵列内磁屏蔽的示意图,视角方向为与衬底平面方向垂直。图6为本申请实施例中磁性隧道结阵列内磁屏蔽的截面图,截取面为与衬底平面垂直的面,视角方向与衬底平面方向平行。图7中左图为本申请实施例中磁性隧道结阵列内磁屏蔽的截面图,截取面为与衬底平面垂直的面,视角方向与衬底平面方向平行;右图为左图中A-A'的截面图,截取面为与衬底平面平行的面,视角方向与衬底平面方向垂直。图8为第一屏蔽层为中空圆筒型的磁性隧道结阵列内磁屏蔽的截面图,截取面为与衬底平面平行的面,视角方向与衬底平面方向垂直。图9为本申请一示例性实施例的磁性随机存取存储器的制备流程示意图。图10为磁性隧道结阵列内磁屏蔽结构的三维示意图,左图和右图为两种不同透视视角的三维示意图。图11为磁性隧道结阵列内磁屏蔽结构的三维示意图,第一屏蔽层类似中空圆筒型,左图和右图为两种不同透视视角的三维示意图。

[0057] 如图3至11所示,所述磁性随机存取存储器包括:

[0058] 多个存储单元,每个所述存储单元均包含位于衬底上的底电极20、磁性隧道结30和顶电极50,磁性隧道结30具有侧面和相对设置的顶面和底面,

[0059] 磁性隧道结30侧面的至少部分区域设置有第一屏蔽层。

[0060] 示例性地,所述底电极、所述磁性隧道结和所述顶电极可以依次层叠设置在所述衬底上,所述衬底提供了第一介电层11和字线10。

[0061] 示例性地,每个存储单元可以包含一个磁性隧道结(MTJ)和一个晶体管(例如薄膜晶体管);所述磁性隧道结和所述薄膜晶体管可以层叠设置。

[0062] 如图3至图11所示,第一屏蔽层40可以包围磁性隧道结30的侧面。当所述第一屏蔽层包围所述磁性隧道结的侧面时,所述第一屏蔽层能够对所述磁性隧道结提供更加有效的屏蔽,使所述磁性隧道结的磁免疫能力得到更大提高。

[0063] 示例性地,所述第一屏蔽层可以是筒状,包括规则或不规则的筒状,例如,可以是圆筒状(如图8和图11所示)或方筒状(如图10所示)。

[0064] 示例性地,所述第一屏蔽层可以是对称的桶状,并且其中轴线与所述磁性隧道结的中轴线可以重合。

[0065] 示例性地,包围一个所述磁性隧道结的一个所述第一屏蔽层的不同位置距离所述磁性隧道结纵截面的几何中心的距离不小于60nm。

[0066] 如图3、图6、图7、图9、图10和图11所示,第一屏蔽层40可以沿着远离所述衬底的方向延伸超过磁性隧道结30的顶面,第一屏蔽层40可以沿着靠近所述衬底的方向延伸超过磁性隧道结30的底面。当所述第一屏蔽层延伸至超过所述磁性隧道结的顶面和底面时,可以对所述磁性隧道结提供更加有效的屏蔽,使所述磁性隧道结的磁免疫能力得到更大提高。

[0067] 所述磁性隧道结可以包含相对设置的自由层和固定层,所述第一屏蔽层40沿着远离所述衬底的方向延伸超过所述自由层的边缘,所述第一屏蔽层40沿着靠近所述衬底的方向延伸超过固定层的边缘。

[0068] 如图6、图7、图9所示,第一屏蔽层40可以沿着远离所述衬底的方向延伸至顶电极50,并且沿着靠近所述衬底的方向延伸至所述底电极20。当所述第一屏蔽层延伸至所述顶电极和所述底电极时,可以对所述磁性隧道结提供更加有效的屏蔽,使所述磁性隧道结的磁免疫能力得到更大提高。

[0069] 示例性地,所述第一屏蔽层与所述磁性隧道结的侧面可以至少部分贴合。

[0070] 示例性地,一个所述磁性隧道结的侧面可以设置有包围该磁性隧道结侧面的一个所述第一屏蔽层。

[0071] 如图8和图11所示,一个磁性隧道结30的侧面可以设置有一个第一屏蔽层40,该一个第一屏蔽层40即可将磁性隧道结30的侧面向围。

[0072] 示例性地,所述第一屏蔽层可以包括多个第一子屏蔽层。如图3、图4和图10所示,一个磁性隧道结30的侧面可以设置有包围该磁性隧道结30侧面的一个第一屏蔽层40,多个第一屏蔽层将磁性隧道结30的侧面向围,例如,在图4和图10中,多个第一屏蔽层可以分布在磁性隧道结30的外周,合围在一起实现对磁性隧道结30侧面的包围。

[0073] 示例性地,相邻的两个存储单元的磁性隧道结侧面的第一屏蔽层之间的距离可以为0至d,d $\geq d_{MTJ}+60nm$,其中,d_{MTJ}为所述磁性隧道结的直径。例如,如图4所示,当所述磁性隧道结的直径为40nm至80nm时,相邻的两个存储单元的磁性隧道结侧面的第一屏蔽层之间的距离d可以为100nm,120nm,140nm或160nm等。相邻的两个存储单元的磁性隧道结侧面的第一屏蔽层之间的距离d可以根据磁性隧道结的尺寸按比例放大或缩小。

[0074] 示例性地,所述第一屏蔽层的厚度t可以不小于20nm,例如,可以为20nm,40nm,60nm,80nm或100nm等。所述第一屏蔽层的厚度可以根据磁性隧道结的尺寸按比例放大或缩小。

[0075] 示例性地,在垂直于所述衬底的方向上,所述第一屏蔽层的高度h不小于所述磁性隧道结中自由层的高度。

[0076] 示例性地,相邻的两个磁性隧道结之间的第一屏蔽层可以是共用的。当相邻的两个存储单元的磁性隧道结侧面的第一屏蔽层是共用的时,该相邻的两个存储单元的磁性隧道结侧面的第一屏蔽层之间的距离为0。

[0077] 示例性地,所述第一屏蔽层的材料可以选择具有高磁导率和低矫顽力Hc的软磁材料。例如Fe、Co、Ni或其合金,并可添加少量Zr,Ta,Mo,W,Zn,Cu,Al,Si、Zn,Mg,Cr,Ti,O,N、C

或它们的组合等。

[0078] 示例性地,所述磁性随机存取存储器还包括位线,所述位线与所述顶电极连接,所述位线的至少部分表面设置有第二屏蔽层。

[0079] 在本申请中,所述第二屏蔽层被配置为能够对磁场或交变电场等可能对磁性隧道结产生影响的场进行屏蔽。

[0080] 示例性地,所述第二屏蔽层可以贴合在所述位线的至少部分表面。示例性地,所述位线的远离所述衬底一侧表面的至少部分区域设置有所述第二屏蔽层,所述位线与所述顶电极连接的一侧不设置屏蔽层。

[0081] 示例性地,所述位线的远离所述衬底一侧表面的至少部分区域可以与所述第二屏蔽层贴合。

[0082] 如图6、图7、图9、图10和图11所示,所述磁性随机存取存储器还包括位线,所述位线(附图中为贴合有第二屏蔽层的位线60)与顶电极50连接,所述位线的远离所述衬底一侧的整个表面均设置有第二屏蔽层61,并且第二屏蔽层61贴合在位线远离所述衬底一侧的整个表面,所述位线与顶电极50连接的一侧不设置屏蔽层,位线和第二屏蔽层61组成贴合有第二屏蔽层的位线60。

[0083] 示例性地,第二屏蔽层与所述位线的至少部分表面贴合时,该第二屏蔽层不与任何其他连接线电连接。

[0084] 示例性地,所述第二屏蔽层的厚度可以为10nm至40nm,例如,可以为10nm、20nm、30nm或40nm。第二屏蔽层的厚度可以根据磁性隧道结的尺寸按比例放大或缩小。

[0085] 示例性地,所述第二屏蔽层的材料可以选择具有高磁导率和低矫顽力Hc的软磁材料。例如Fe、Co、Ni或其合金,并可添加少量Zr,Ta,Mo,W,Zn,Cu,Al,Si,Zn,Mg,Cr,Ti,O,N,C或它们的组合等。

[0086] 如图6、图9、图10和图11所示,所述磁性随机存取存储器还包括字线10,所述字线10与所述底电极20连接,所述字线10的至少部分表面设置有第三屏蔽层12。

[0087] 在本申请中,所述第三屏蔽层被配置为能够对磁场或交变电场等可能对磁性隧道结产生影响的场进行屏蔽。

[0088] 示例性地,如图6所示,字线10的靠近所述衬底一侧表面的至少部分区域设置有第三屏蔽层12,字线10与底电极20连接的一侧不设置屏蔽层。

[0089] 如图6、图7、图9和图10所示,字线10的靠近所述衬底一侧表面的至少部分区域可以与第三屏蔽层12贴合。

[0090] 示例性地,所述第三屏蔽层与所述字线表面的至少部分区域贴合时,所述第三屏蔽层不与任何其他连接线电连接。

[0091] 示例性地,所述第三屏蔽层的厚度可以为10nm至40nm,例如,可以为10nm、20nm、30nm或40nm。所述第三屏蔽层的厚度可以根据磁性隧道结的尺寸按比例放大或缩小。

[0092] 示例性地,所述第三屏蔽层的材料可以选择具有高磁导率和低矫顽力Hc的软磁材料。例如Fe、Co、Ni或其合金,并可添加少量Zr,Ta,Mo,W,Zn,Cu,Al,Si,Zn,Mg,Cr,Ti,O,N,C或它们的组合等。如图6、图7、图8和图9所示,所述磁性隧道结10的侧面和所述第一屏蔽层40之间可以设置有密封层31(Encapsulation)。密封层可以隔绝外来水汽等对磁性隧道结的污染。

[0093] 示例性地,所述密封层可以覆盖所述磁性隧道结的顶部,但不会阻断所述顶电极和磁性隧道结的连接。

[0094] 如图6所示,密封层31可以从磁性隧道结30的侧面延伸至第一屏蔽层40的下方。

[0095] 示例性地,所述密封层远离所述衬底的一侧可以设置有介电质层,所述介电质层覆盖所述密封层,所述介电质层中可以设置有容纳所述第一屏蔽层的沟槽。在对介电质层进行刻蚀形成容纳所述第一屏蔽层的沟槽时,所述密封层可以作为介电层的刻蚀阻挡层,可以控制第一屏蔽层在介电质层中的延伸深度。

[0096] 如图6、图7、图8和图9所示,密封层31可以与磁性隧道结30侧面的至少部分区域贴合。

[0097] 示例性地,所述第一屏蔽层40与密封层31的侧面贴合,密封层31与磁性隧道结30的侧面贴合。

[0098] 示例性地,所述密封层的厚度可以为10nm至40nm,例如,可以为10nm、20nm、30nm或40nm。所述密封层的厚度可以根据磁性隧道结的尺寸按比例放大或缩小。

[0099] 示例性地,所述密封层的材质可以为SiNx(例如 Si_3N_4)。示例性地,所述磁性隧道结可以为由固定层(参考层)、势垒层和自由层形成的三明治结构,当固定层与自由的磁矩平行时,表示逻辑“0”,当固定层与自由层的磁矩反向平行时,表示逻辑“1”。示例性地,所述磁性隧道结可以包括多个膜层;例如,所述磁性隧道结主堆叠层可以包括参考层、势垒层和自由层;又例如,所述磁性隧道结主堆叠层可以包括合成反铁磁层、参考层、势垒层和自由层;再例如,所述磁性隧道结层可以包括合成反铁磁层、铁磁耦合层、参考层、势垒层和自由层。

[0100] 示例性地,所述磁性隧道结的总厚度可以为10nm-20nm,并且具有底部钉扎(Bottom Pinned)结构。

[0101] 示例性地,所述参考层具有磁极化不变性,参考层一般包括 $[\text{Co}/\text{Ni}]_n\text{Co}/(\text{Ru或}\text{Ir})/\text{Co}[\text{Ni}/\text{Co}]_m$ 、 $[\text{Co}/\text{Pd}]_n\text{Co}/(\text{Ru或}\text{Ir})/\text{Co}[\text{Pd}/\text{Co}]_m$ 或 $[\text{Co}/\text{Pt}]_n\text{Co}/(\text{Ru或}\text{Ir})/\text{Co}[\text{Pt}/\text{Co}]_m$ 的超晶格多层膜结构,0≤m≤3,2≤n≤7,并可以通过晶格隔断层实现与钴铁硼(CoFeB)、铁化钴(CoFe) / 钴铁硼(CoFeB)、铁化钴(CoFe) / 镍铁合金(NiFe)、硼化钴(CoB)或硼化铁(FeB)的铁磁耦合;所述参考层的总厚度可以为4nm-15nm。

[0102] 示例性地,所述势垒层的材料可以为非磁性金属氧化物,例如,可以为氧化镁(MgO)、氧化镁锌(MgZnO)、氧化镁硼(MgBO)、氧化镁铝(MgAlO),优选为氧化镁(MgO);所述势垒层的厚度可以为0.5nm-2.5nm。

[0103] 示例性地,所述自由层具有可变磁极化,垂直型pSTT-MRAM自由层的材料可以为钴铁硼(CoFeB)、CoFe/钴铁硼(CoFeB)、铁(Fe) / 钴铁硼(CoFeB)、钴铁硼(CoFeB) / 钨(W) / 钴铁硼(CoFeB)、钴铁硼(CoFeB) / 钼(Mo) / 钴铁硼(CoFeB);所述自由层的厚度可以为0.8nm-2.3nm。

[0104] 示例性地,所述磁性隧道结还可以包括覆盖层,所述覆盖层设置在所述隔断层与所述磁性隧道结主堆叠层的自由层之间,所述覆盖层可以包括氧化镁(MgO)、钴铁硼(CoFeB)、钨(W)、铂(Pt)、钌(Ru)、钽(Ta)、铁(Fe)、钴(Co)、硼化钴(CoB)、钴铁合金(CoFe)和硼化铁(FeB)中的任意一种或多种材料形成的一层或多层结构。所述覆盖层的厚度可以为1.0nm-3.0nm,例如,可以为1.0nm、2.0nm、3.0nm。

[0105] 示例性地,顶电极的材料可以选自氮化钛(TiN)、氮化钽(TaN)和氮化钨(WN)中的

任意一种或多种，优选为氮化钛。这些材料均为抗氧化材料，可以阻止顶电极在原位干法清洗或空气中的氧化问题，同时也增加了刻蚀选择比。

[0106] 示例性地，顶电极可以为单层的或多层的。所述顶电极的总厚度可以为20nm-120nm，例如，可以为20nm、40nm、60nm、80nm、100nm、120nm。

[0107] 示例性地，底电极的材料可以选自钛(Ti)和氮化钛(TiN)中的任意一种或多种。本申请实施例还提供了上述的磁性随机存取存储器的制备方法，包括：

[0108] 提供带多个底电极和多个磁性隧道结的衬底，所述磁性隧道结设置在所述底电极远离所述衬底的一侧并且与所述底电极连接，所述磁性隧道结具有侧面和相对设置的顶面和底面；

[0109] 在所述磁性隧道结侧面的至少部分区域形成所述第一屏蔽层；

[0110] 在所述磁性隧道结的顶面上形成所述顶电极。

[0111] 示例性地，所述在所述磁性隧道结侧面的至少部分区域形成所述第一屏蔽层包括：在所述磁性隧道结远离所述衬底一侧形成介电质层并使所述介电质层覆盖所述磁性隧道结；对所述介电质层进行图案化处理，形成沟槽；在所述沟槽中填充屏蔽材料，形成所述第一屏蔽层。

[0112] 图9为本申请一示例性实施例的磁性随机存取存储器的制备流程示意图。如图9所示，示例性地，所述制备方法可以包括：

[0113] S10：提供带多个底电极和多个磁性隧道结的衬底，所述磁性隧道结设置在所述底电极远离所述衬底的一侧并且与所述底电极连接，所述磁性隧道结具有侧面和相对设置的顶面和底面，如图9中的a所示；

[0114] S20：在所述磁性隧道结远离所述衬底一侧形成第三介电层32并使所述第三介电层32覆盖所述磁性隧道结，以及对所述第三介电层32进行图案化处理，刻蚀形成沟槽，如图9中的b所示；

[0115] S30：在所述沟槽中填充屏蔽材料，形成第一屏蔽层，如图9中的c所示；

[0116] S40：在所述磁性隧道结的顶面上形成顶电极，如图9中的d所示。

[0117] 如图9中a所示，步骤S10还可以包括：在所述磁性隧道结远离所述衬底的一侧形成密封层，使所述密封层包围所述磁性隧道结。

[0118] 示例性地，步骤S20中，在刻蚀容纳第一屏蔽层的沟槽时，可以选用高O_x/SiN刻蚀选择比的气体，例如C₄F₈或C₃F₆等气体，以使得刻蚀停止在密封层上。

[0119] 示例性地，步骤S30中，在所述沟槽中填充屏蔽材料形成第一屏蔽层的方法可以为物理气相沉积PVD、化学气相沉积CVD、原子层沉积ALD等方式。沉积完成后，可以采用化学机械抛光工艺CMP或回刻蚀等工艺去除多余的屏蔽材料，避免多余的屏蔽材料覆盖在第三介电层32的表面。

[0120] 如图9中c和图9中d所示，所述制备方法还包括：在沉积完第一屏蔽层40后，在第一屏蔽层40的远离衬底一侧的表面以及所述第三介质层32的远离衬底的表面，沉积第四介电层41，在第四介电层41和第三介电层32中设置通孔并在所述通孔中填充电极材料，形成顶电极50，使顶电极50与磁性隧道结30连接。

[0121] 如图9中的d所示，所述制备方法还可以包括：在形成顶电极50之后，在顶电极50远离所述衬底一侧形成位线，并将所述位线与顶电极50连接，在所述位线的至少部分表面形

成所述第二屏蔽层,得到贴合有第二屏蔽层的位线60。

[0122] 示例性地,在沉积形成所述第一屏蔽层后,去除多余的屏蔽材料,可以使用以下方法,例如抛光磨平、CMP、回刻蚀工艺等,并且去除多余的屏蔽材料的步骤还可以用于调整第一屏蔽层的高度,例如可以设置抛光面到磁性隧道结顶电极顶部的距离为20nm到150nm不等,用以调整细胞间磁屏蔽的高度。

[0123] 示例性地,在制备位线前,在第四介电层41内形成用于容纳位线的凹槽,向凹槽内沉积第二屏蔽层的材料;并将刻蚀掉凹槽内的靠近衬底一侧的第二屏蔽层的材料;

[0124] 示例性地,沉积第二屏蔽层的材料的工艺可以是物理气相沉积PVD、化学气相沉积CVD、原子层沉积ALD等方式。

[0125] 示例性地,在形成第二屏蔽层61第四介电层后,可以采用化学机械抛光工艺CMP或回刻蚀等工艺除掉多余的位线材料,避免多余的位线材料覆盖在第四介电层41的表面。

[0126] 示例性地,所述制备方法可以包括:制备位线后在所述位线的远离衬底一侧的表面和所述的第四介电层的远离衬底的表面再次沉积第二屏蔽层61;

[0127] 之后去除所述第四介电层41表面的第二屏蔽层61;

[0128] 示例性地,沉积第二屏蔽层的材料的工艺可以是物理气相沉积PVD、化学气相沉积CVD、原子层沉积ALD等。

[0129] 示例性地,所述制备方法还可以包括:

[0130] 在所述衬底中形成字线,以及在所述字线的至少部分表面形成所述第三屏蔽层;

[0131] 在所述字线远离所述衬底的一侧形成所述底电极,并将所述底电极与所述字线连接。

[0132] 示例性地,如图9中的a所示,所述制备方法还可以包括:

[0133] 提供衬底,在衬底中形成字线,衬底中除字线之外的部分为第一电介质层11,在第一电介质层11中形成凹槽,在凹槽中形成第三屏蔽层,使得第三屏蔽层12包围的字线。

[0134] 在字线10远离所述衬底的一侧形成底电极50和磁性隧道结30,并将底电极50与字线10连接。

[0135] 示例性地,沉积形成第三屏蔽层的屏蔽材料的工艺可以是物理气相沉积PVD、化学气相沉积CVD、原子层沉积ALD等方式。

[0136] 示例性地,在形成字线之后,可以采用化学机械抛光工艺CMP或回刻蚀等工艺除掉多余的字线材料,避免多余的字线材料覆盖在第一介电层的表面。

[0137] 示例性地,所述制备方法还可以包括:在形成所述字线之后,在形成所述底电极之前,在字线10和第一介电层11的表面形成第二介电层21,第二介电层在第二介电层21中设置通孔并在该通孔中填充电极材料形成底电极20,将底电极20与字线10连接,以及在底电极20远离衬底的一侧形成磁性隧道结30。

[0138] 虽然本公开所揭露的实施方式如上,但所述的内容仅为便于理解本公开而采用的实施方式,并非用以限定本公开。任何所属领域内的技术人员,在不脱离本公开所揭露的精神和范围的前提下,可以在实施的形式及细节上进行任何的修改与变化,但本申请的保护范围,仍须以所附的权利要求书所界定的范围为准。

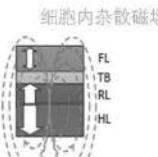
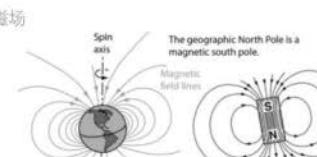
基于磁场来源的磁免疫分类	
来自芯片内磁场的磁免疫	来自芯片外磁场的磁免疫
1. 磁场来自于磁性隧道结阵列内部, 包括: 细胞内和细胞间的杂散磁场 2. 磁场来自于磁性隧道结阵列外部, 比如: RF电路和电感线圈等, 一般出现在eMRAM的应用场景之中	3. 磁场来自于地磁场、冰箱磁体、电磁铁、临床MRI、稀土磁体、载流导体、无线充电等
 细胞内杂散磁场  电感线圈	 地磁场

图1

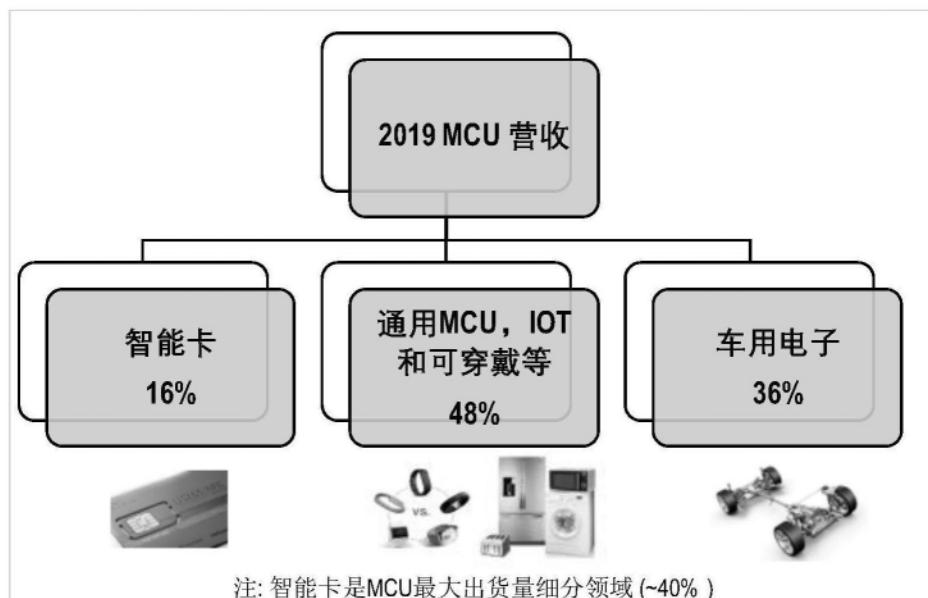


图2

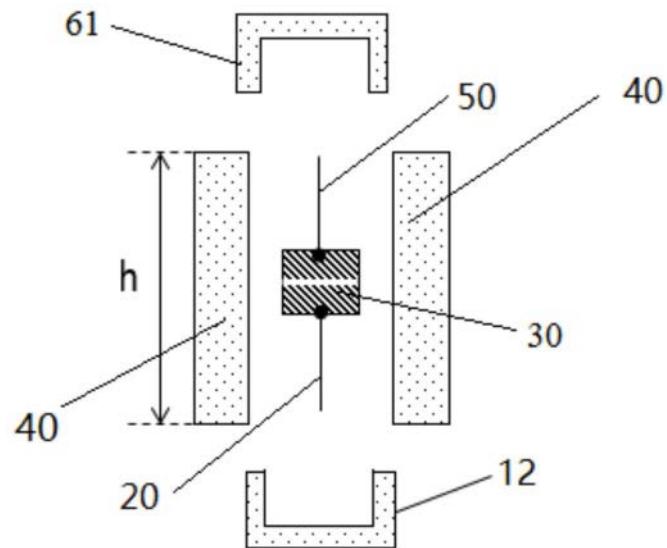


图3

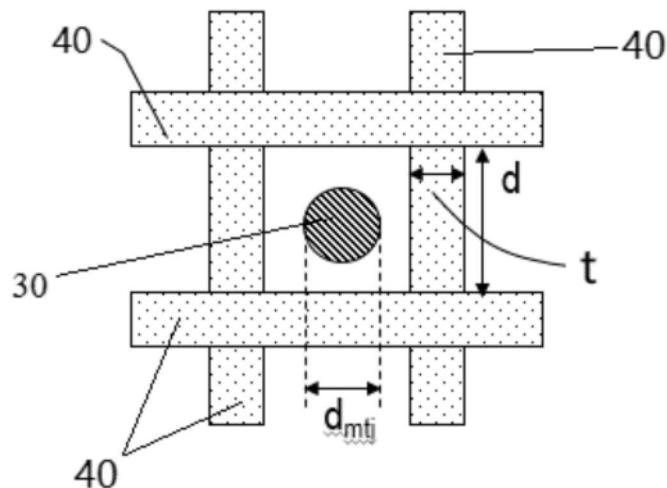


图4

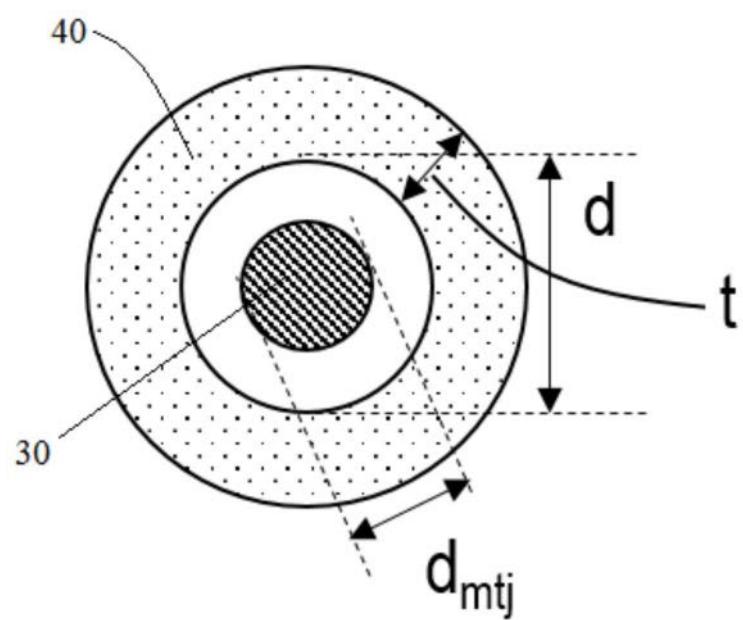


图5

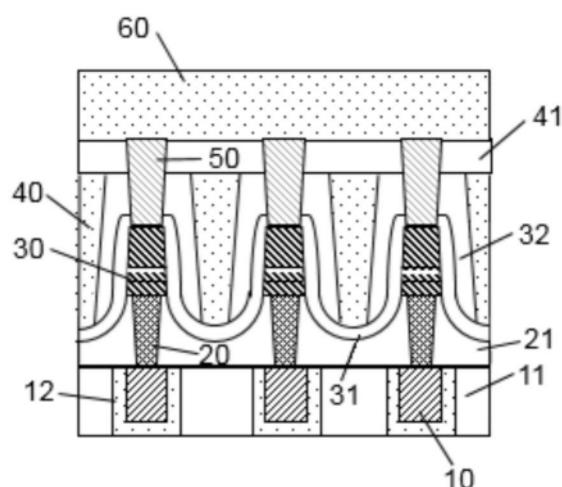


图6

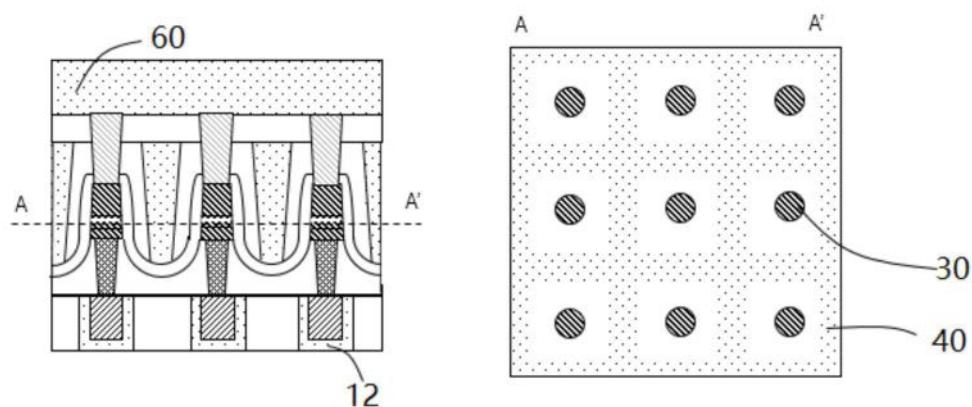


图7

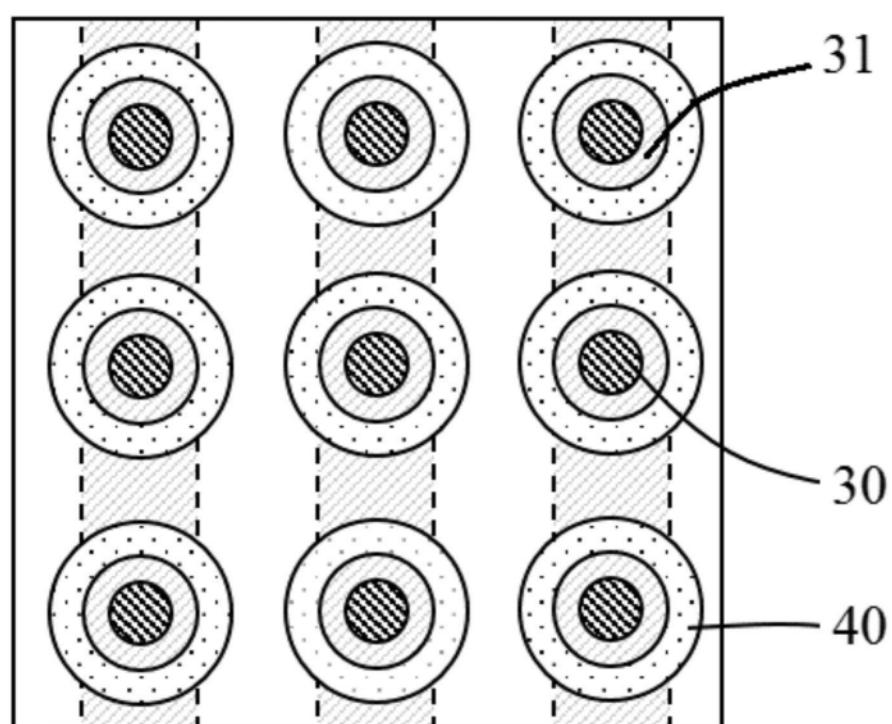


图8

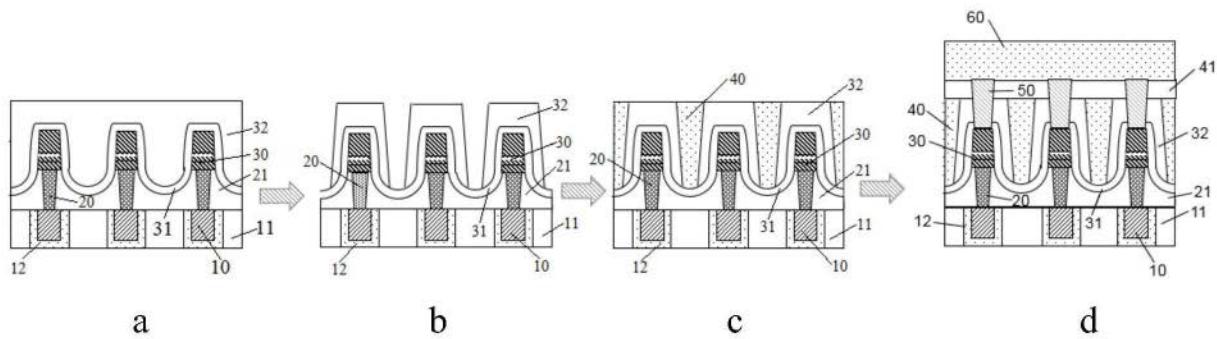


图9

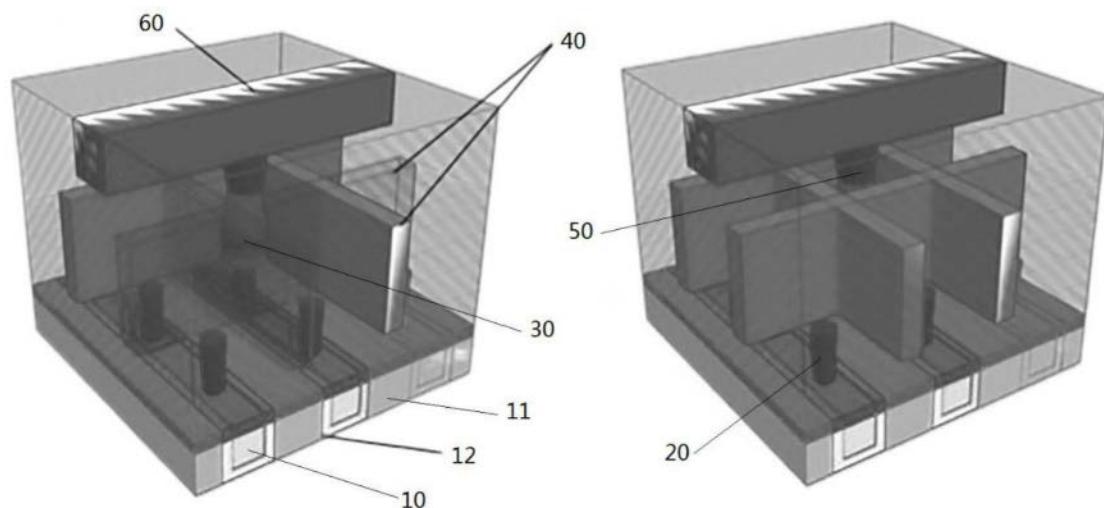


图10

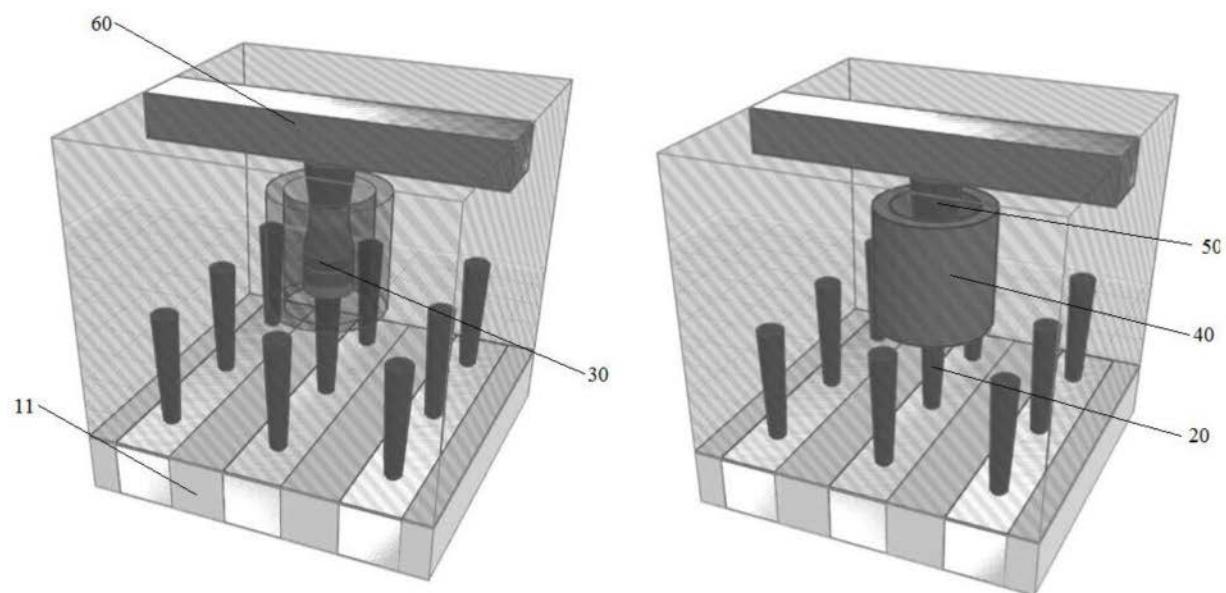


图11