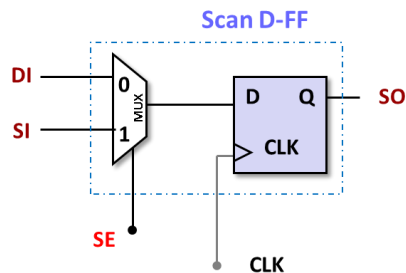
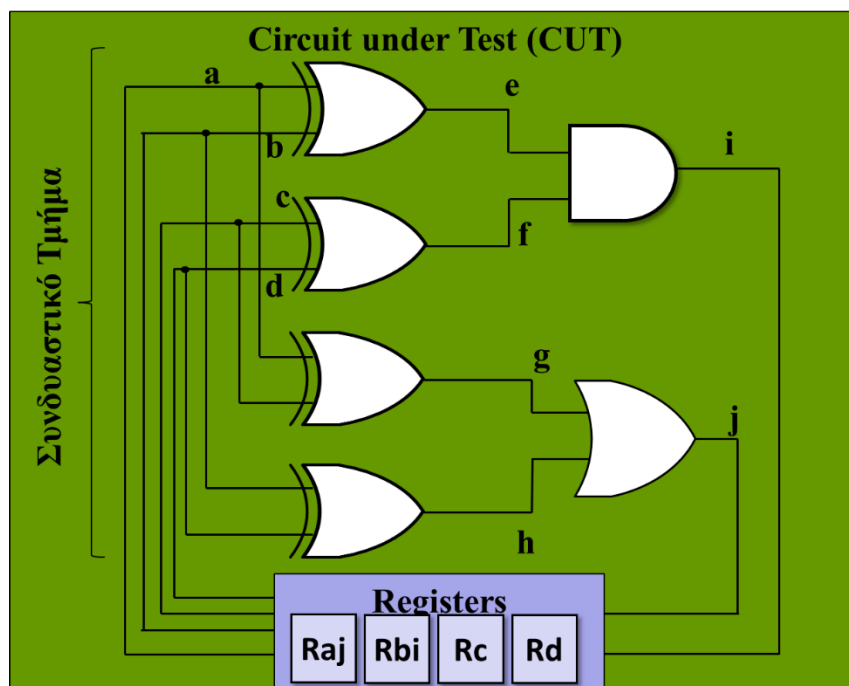


Άσκηση 1^η: Υλοποίηση Ελέγξιμου Κυκλώματος και (κάτι περίεργο) Functional Testing με την Τεχνική της Σειριακής Σάρωσης

Στο παρακάτω σχήμα φαίνεται ένα Scan D Flip Flop, που για συντομία θα το λέμε SDFF. Μπορείτε να υλοποιήσετε την εργασία είτε σε VHDL είτε σε Verilog – σας δίνω το αρχείο SDFF.zip, το οποίο ήδη περιέχει κώδικα που υλοποιεί ένα DFF και ένα SDFF. Επίσης έχει και τα testbenches τους.



Και στο παρακάτω σχήμα φαίνεται ένα Circuit Under Test (TEST), υλοποιείστε το με χρήση βασικών πυλών και χρησιμοποιώντας περιγραφική RTL.



Άσκηση 1.1

Να φτιάξετε μια scan chain με την οποία θα τροφοδοτείτε τα προσωρινά στοιχεία μνήμης του CUT και θα λαμβάνετε τις αποκρίσεις σε αυτά. Συνδέστε την με το CUT σε ένα μεγαλύτερο κύκλωμα Testable-Ready CUT (TRCUT) το οποίο θα έχει μόνο 3 εισόδους (SI,SE,CLK) και μια έξοδο (SO). Θέλουμε και επαλήθευση ότι ο σχεδιασμός σας είναι σωστός από το quartus.

Άσκηση 1.2

Να γράψετε ένα testbench, το οποίο θα εφαρμόζει, χρησιμοποιώντας το TRCUT, με σειριακή σάρωση κάθε διάνυσμα-γραμμή από τον πίνακα αληθείας του συνδυαστικού τμήματος του CUT, θα συλλέγει τις αποκρίσεις και θα επαληθεύει ότι είναι οι αναμενόμενες/σωστές.

Άσκηση 1.3

Αν η διαδικασία της ψηφιακής σάρωσης εκτελούνταν με συχνότητα ρολογιού $f_{CLK}=10\text{Mhz}$ τότε πόσος χρόνος απαιτείτε για την διεξαγωγή του ελέγχου σωστής λειτουργίας μίας συσκευής χρησιμοποιώντας τον πίνακα αληθείας του; Πόσος χρόνος θα απαιτούταν αν το συνδυαστικό κύκλωμα είχε 10, 20, 30 ή 40 εισόδους;

Σειριακή σάρωση hint (θα την βρείτε και στις διαφάνειες): να θέσετε την αλυσίδα σε Scan mode και να την γεμίστε με ολισθήσεις με την τιμή ενός διανύσματος εισόδου. Μόλις καταλήξουν οι τιμές στις εισόδους του CUT, επαναφέρετε την αλυσίδα σε capture mode και μετά από έναν κύκλο ξεκινήστε να ολισθαίνετε τις αποκρίσεις εκτός –ολισθαίνοντας ταυτόχρονα τις τιμές εισόδου από το δεύτερο διάνυσμα εισόδου.

Διευκρινήσεις για τα παραδοτέα

Για όλη την άσκηση παραδίδετε ένα μόνο αρχείο report.doc που θα περιέχει τις απαντήσεις για όλα τα υποερωτήματα μαζί.

Κάθε υποερώτημα πιθανόν να απαιτεί κώδικα, σχήμα και κυματομορφή για την ολοκληρωμένη περιγραφή του – το συζητάμε στο μάθημα αυτό. Ο κώδικας να είναι σχολιασμένος. Τα σχήματα μπορείτε να τα σχεδιάσετε σε κάποιο πρόγραμμα όπως το power point ή το openoffice. Τα σχήματα και ο κώδικας να περιγράφονται – δεν φτάνει απλά να τα βάλετε μέσα. Σχήμα χωρίς περιγραφή δεν θα γίνεται δεκτό.

Επίσης, όπου απαιτείτε testbench να βάζετε στο report και τις κυματομορφές από τις εκτελέσεις τους, τις οποίες θα περιγράφεται και στο κείμενο του report.

Αν δεν θέλετε να μπλέξετε τον κώδικα με τις περιγραφές σας και τις απαντήσεις σας στα ερωτήματα, τότε καλύτερα να βάλετε τον κώδικα προς το τέλος του report σε ένα κεφάλαιο που θα το πείτε APPENDIX. Και έτσι αν θέλετε να αναφερθείτε στον κώδικα από το κείμενο μπορείτε να πείτε στον κώδικα K.1, K.2 κτλ. που περιέχεται στο APPENDIX.

ΠΡΟΣΟΧΗ: Τελικό παραδοτέο είναι ΜΟΝΟ ένα αρχείο report.doc με όλα τα παραπάνω.