

高精度ADC之性能评估与测试指南

目录

1. 介绍	6
2. ADC的概念以及重要的性能指标	6
2.1. ADC 基本概念	6
2.1.1. ADC采样原理	6
2.1.2. 分辨率	7
2.1.3. 参考电压	8
2.1.4. 最低有效位(Least Significant Bit,LSB)	8
2.1.5. 采样率	9
2.1.6. 过采样	9
2.1.7. 采样时间	10
2.2. ADC重要的性能指标	10
2.2.1. 偏移误差(Offset Error)	
2.2.2. 增益误差(Gain Error)	
2.2.3. 微分非线性误差(Differential Nonlinearity,DNL)	
2.2.4. 积分非线性(Integral Non-linearity,INL)	
2.2.5. 未调整总误差	13
2.2.6. 信噪比(Signal-to-Noise Ratio,SNR)	13
2.2.7. 信纳比(Signal-to-Noise and Distortion Ratio, SINAD)	13
2.2.8. 有效位数 (Effective Number of Bits,ENOB)	14
2.2.9. 总谐波失真(Total Harmonic Distortion,THD)	14
3. ADC性能测试	14
3.1. IEEE1241 ADC测试方法	14
3.1.1. IEEE1241标准	14
3.1.2. 电压传输关系测试方法	16
3.1.3. 增益误差GE,偏移误差Vos测试方法	18
3.1.4. 积分非线性INL测试方法	18
3.1.5. 微分非线性DNL测试方法	19
3.1.6. 总谐波失真THD测试方法	19

高精度ADC之性能评估与测试指南

3.1.7. SINAD, SNR, ENOB测试方法	20
3.2. 测试环境搭建	21
3.3. 测试过程	23
3.3.1. 静态参数测试	23
3.3.2. 动态参数测试	26
4. 总结	28
5. 版本信息	29
6.免责声明	29

HPM系列MCU 高精度ADC之性能评估与测试指南

表格目录

表 1.静态参数测试条件	25
表 2 . ADC静态测试结果	
表 3 . 动态参数测试结果	
表 4 版本信息	

HPM系列MCU 高精度ADC之性能评估与测试指南

图片目录

图 1 .ADC 采样基本框图	7
图 2 .ADC 采样采样电容单位阶跃响应	7
图 3 .理想ADC编码曲线	9
图 4.采样频率对信号的影响	9
图 5.显示 1 LSB 偏移、实际响应和理想响应的图表	10
图 6. 显示增益误差概念的图表	1 1
图 7. DNL概念示例图表	12
图 8 .积分非线性INL示意	13
图 9 . PSIEVM信号注入源	15
图 10.测试环境示意框图	
图 11 . Precision Signal Injector界面	22
图 12 . HPM6750 ADC EVK	22
图 13. 静态参数测试硬件连接	23
图 14 . ADC输出直方图	24
图 15 . ADC输出传递关系	25
图 16 . ADC DNL和INL结果	25
图 17 . ADC 采样原始数据波形	27
图 18 . ADC SINAD测试结果	27
图 19 . ADC THD测试结果	28

1.介绍

HPM系列产品是先楫半导体推出的基于RISC-V架构的高性能、高实时的MCU,其中内置多个12位或16位分辨率的逐次逼近模数转换器(SAR ADC),可转换外部引脚、以及芯片内部的模拟信号。其中12位ADC最大采样率为5MSPS,16位ADC最大采样率为2MSPS,支持读取、周期、序列、抢占多种采样模式,输入模式支持单端(12位,16位)及差分输入(12位),并且支持可配置分辨率和采样周期数,以及DMA转换结果写入内存中。 HPM系列丰富的ADC资源和出色的性能可用于工业,汽车领域中对高精度模数转换的场景。

本应用文档介绍ADC基本概念,介绍评估ADC性能的几个重要的指标,同时基于HPM6750 ADC EVK对HPM6750IVM2 ADC进行性能测试,介绍测试标准和测试过程,附上测试结果。通过本应用文档,可以帮助使用者如何评估HPM系列ADC性能。

2. ADC的概念以及重要的性能指标

本节解释了用于描述 ADC 的基本概念和术语,以及几个ADC重要的性能指标。

2.1.ADC 基本概念

2.1.1. ADC采样原理

A/D转换的作用是将时间、幅值连续的模拟信号转换为时间、幅值离散的数字信号。所以,A/D转换一般要经过采样、保持、量化及编码四个过程。

在采样阶段,需要在指定的时间内将外部信号电压准确地采样到ADC的采样电容上。这个过程中,使用采样开关SW来关闭电路,让外部输入信号通过外部输入电阻 R_i 和ADC采样电阻 R_s 来充电采样电容 C_s ,如图1所示。每次采样过程可以简化为将外部信号通过输入阻抗和采样电阻充电到采样电容上的过程。这个过程可以用图2中的ADC采样阶段的单位阶跃响应来表示,在单位阶跃响应中,我们可以观察到采样电容的充电过程,以及它在给定时间内受到的电压变化。在采样保持时间结束后,采样误差表示为采样电容上的电压与信号源上的电压差值。在一次理想的采样过程中,这个电压差值应该保持在 0.5LSB 以内(LSB 为 SAR ADC 的最小的电压分辨率,0.5LSB 为 SAR ADC 的量化误差)。

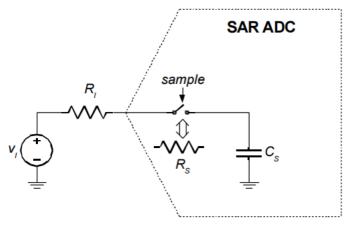


图 1.ADC 采样基本框图

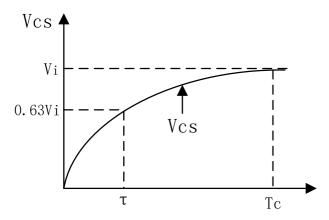


图 2.ADC 采样采样电容单位阶跃响应

在量化阶段,我们首先打开采样开关SW,然后使用ADC时钟驱动下的切换电容技术,逐次比较 ADC采样电容上的电压与不同权重的参考电压。通过逐位比较,我们确定了N位数据中每一位的值 (N为ADC的采样位数)。然后,将这些确定的值编码成数字码值作为输出结果。由于在量化阶段,需要对切换电容网络进行充电, V_{REFH} 作为基准,在量化过程中需要保持稳定,这样可以确保每位 数据的量化精度和准确性,这点对于确保ADC的准确性至关重要,因此在设计和实现量化过程时,需要特别注意参考电压的稳定性和噪声抑制。这将有助于获得可靠和精确的ADC输出数字码值。

2.1.2. 分辨率

ADC 数字输出中代表模拟输入信号的位数,是指ADC能够分辨量化的最小信号的能力,用二进制位数表示。比如:一个10位的ADC,其所能分辨的最小量化电平为参考电平(满量程)的2的10次方分之一。即分辨率越高,就可以将满量程里的电平分出更多份数,得到的结果就越精确,得到的数字信号再用DAC转换回去后就越接近原来输入的模拟值。

高精度ADC之性能评估与测试指南

对于 HPM6700系列MCU,内置3个12位和1个16位的ADC,其中12位ADC可配置为6 位,8 位,10 位,12 位。

2.1.3. 参考电压

也叫基准电压,ADC 需要一个参考电压,用于与模拟输入进行逐次逼近比较,以产生数字输出。数字输出是模拟输入与该参考电压的比值。例如,基准电压为2.5V,则当被测信号达到2.5V时ADC输出满量程读数,使用者就会知道ADC输出的满量程等于2.5V。等式1是ADC的理想转换函数,其中输出数字码通过模拟输入信号VIN、基准电压VREF和ADC位数N计算得出。

$$ADC\ Code = V_{IN} \times \frac{2^N}{V_{REF}}$$

其中 $V_{REF} = V_{REFH} - V_{REFL}$

V_{REFH} = 高参考电压

V_{REFL} = 低参考电压

参考源对模拟系统的性能和精度产生着重要影响,精确测量的前提是需要一个不随系统波动的基准电压,它应该不受输入电压或环境温度等条件的影响。更多关于参考源的分析和推荐设计请查看《HPM系列MCU高精度ADC之误差分析和设计指南》应用文档。

2.1.4. 最低有效位(Least Significant Bit, LSB)

最低有效位(LSB)是等于 ADC 最小分辨率的电压单位,即导致数字输出变化的最小增量电压。

LSB 等于参考电压除以 ADC 的最大计数:

$$LSB = \frac{V_{REF}}{2^N}$$
 2

N = ADC 分辨率

VRFF = 模拟参考电压

考虑一个4位的ADC,其数字量范围为0到15,对应模拟量范围为0V到5V(满量程)。因此,每个数字量台阶的大小就是0.31V(5V除以16个台阶)。也就是说这个ADC最小辨认的电压是0.31V,可以用数字量0001表示0.31V这个模拟量。LSB越小表明ADC的精度越高。下图理想ADC编码中纵坐标是数字量编码,模坐标每一个台阶就代表LSB。

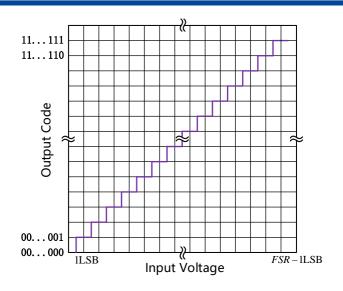
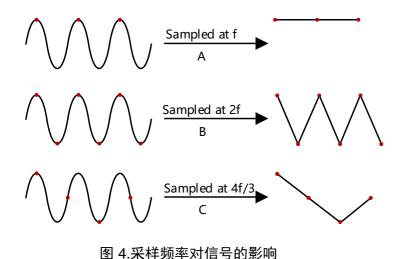


图 3.理想ADC编码曲线

2.1.5. 采样率

采样率一般是指芯片每秒采集信号的个数。比如1KHz/s,表示1s内,这个ADC可以采集1K个点。 采样率越高,采集的点数越多,那么对信号的还原度就越高。比如A跟B,A采集3个点,最终还原 出来的波形跟原始波形相差较大,B采集了6个点,那么再还原是就越接近原始信号。根据奈奎斯 特定理,如果对原始信号进行采集,采样率必须大于其2倍,这样才能正常的还原出原始信号,否 则会发生混叠现象,如C所示,原始波形完全无法恢复。



2.1.6. 过采样

过采样是指在ADC中,采样模拟输入的频率高于奈奎斯特频率。通过过采样,可以有效降低噪声的影响,从而提高ADC的动态范围。动态范围的提高反过来又进一步增加了ADC的分辨率。当采样频率高于奈奎斯特频率时,ADC会重复对同一模拟输入信号进行多次采样,并结合这些采样值来

高精度ADC之性能评估与测试指南

计算均值或进行其他处理。这种处理过程可以有效减小噪声的影响,其中部分噪声可以被视为随机误差,通过多次采样取平均值可以消除这些随机误差,从而提高了信号的有效信噪比。对于过采样,每增加一位分辨率或每减小6dB 的噪声,需要以4 倍的采样频率fs 进行过采样。假设一个系统使用12 位的ADC,每秒输出一个温度值(1Hz),为了将测量分辨率增加到16 位,按下式计算过采样频率: $f_{os} = 4^4*1(Hz) = 256(Hz)$ 。

2.1.7. 采样时间

在采样过程中,采样时间是指采样开关闭合后保持电容(C_s)中的电荷达到接近输入电压的水平所需的时间。采样时间不足会导致采样电容无法充电到正确电位,影响ADC采样精度。有关采样时间不足造成的ADC精度降低的分析和计算请参考《HPM系列MCU高精度ADC之误差分析和设计指南》应用文档。

2.2. ADC重要的性能指标

2.2.1. 偏移误差(Offset Error)

器件理想输出与实际输出之差定义为偏移误差。由于内部元件不匹配等非理想效应,ADC的实际传递函数会偏离理想的阶梯响应。偏移误差沿水平轴移动传递函数,从而导致代码转换点偏移。图5中的紫色曲线显示了偏移误差为1 LSB的ADC的响应。

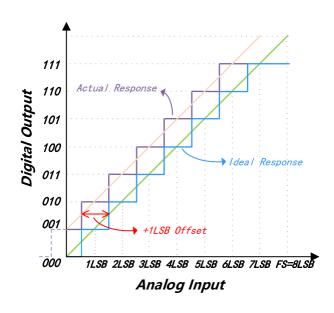


图 5. 显示 1 LSB 偏移、实际响应和理想响应的图表

高精度ADC之性能评估与测试指南

由于偏移误差将整个传递函数偏移相同的值,因此可以通过从ADC输出中减去失调值来轻松校准。为了确定偏移误差,通常测量第一次代码转换,并将其与理想响应的相应转换进行比较。使用第一个代码转换(而不是下一个代码转换)可以产生更准确的测量,因为根据定义,偏移误差是指零伏输入时与理想响应的偏差。

2.2.2. 增益误差(Gain Error)

消除偏移误差后,实际响应的第一次转换与理想特性的转换一致。但是,这并不能保证两条特征曲线的其他转换也将在相同的输入值下发生。增益误差是指实际ADC的增益与理想特性曲线的增益之间的偏差。图6说明了增益误差概念。

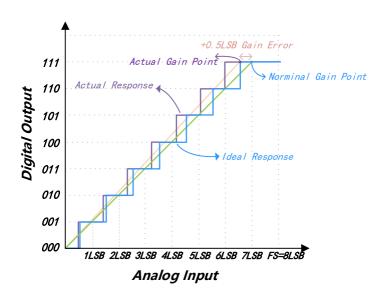


图 6. 显示增益误差概念的图表

2.2.3. 微分非线性误差(Differential Nonlinearity, DNL)

在理想的A/D转换器传递函数中,每一个代码都有一个相同的宽度。也就是说,从一个代码转换点到下一个代码转换点的模拟输入电压差是恒定的。微分非线性指的是传递函数中任一输出代码的宽度与1LSB理想代码宽之间的偏差。在补偿了增益误差和偏移误差之后,通过对相邻代码转换点的位置作减法再减去1 LSB可测得。单位通常为"least significant bit"(LSB)或者百分比。如果DNL为正值,表示实际间距大于理想间距;如果DNL为负值,则表示实际间距小于理想间距。图7显示了DNL的基本概念。

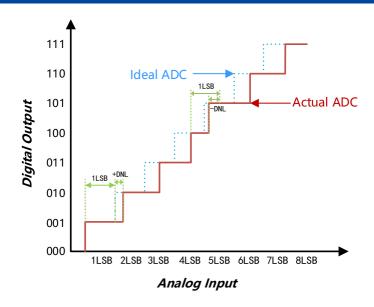


图 7. DNL概念示例图表

DNL主要用于衡量ADC的非线性度。较小的DNL值表示ADC具有更好的线性性能,输出代码之间的间距更为均匀。高质量的ADC通常具有很小的DNL。较大的DNL可能导致数据失真,降低系统的精度和准确性。当DNL足够大时,以至于ADC在某些输入变化的情况下会出现漏码或丢失码的现象。在这种情况下,ADC无法正确地将输入信号转换为相应的输出代码。

当最大DNL误差值为±1时,大多数ADC都会特别声明是否有丢码。由于制造时的测试界限实际上要比规格书中所规定的更为严格,因此这种情况下通常都能够保证没有丢码。对于一个大于-1LSB的DNL,器件就会有丢码。

2.2.4. 积分非线性(Integral Non-linearity,INL)

积分非线性是DNL误差累积的结果,它指的是整个传递函数与线性响应相比偏离了多少。INL 有时也称为转换器的线性度。INL规范为设计人员提供了在校正系统的增益误差和偏移误差修正后, 转换器能够实现最佳精度的信息。INL可以采用两种方法来测量,即端点法和最适宜法。

端点法:采用端点法时,要测定转换器的第一个代码转换点和最后一个代码转换点的位置,并根据这两个端点推导出线性传递函数。在此基础上,计算每个代码位置的实际输出值与线性传递函数对应值之间的差异,从而得到端点非线性度。

最适宜法:可通过对所测传递函数的增益和偏移误差进行补偿、与线性传递函数进行比较以及对总的正负偏差进行平衡来找出最适宜的响应。

图8显示了测量相同A/D转换器线性度的不同方法的比较。由传递函数可知,最适宜法提供的结果比较保守,所以设计者通常采用该方法来测定INL。

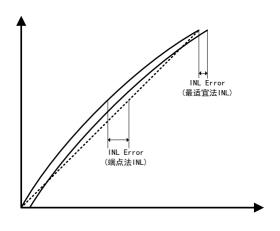


图 8.积分非线性INL示意

2.2.5. 未调整总误差

总未调整误差(Total Unadjusted Error, TUE)是一种测量输出误差的方法,它考虑了各种误差,即输入误差、偏移误差、增益误差、输出漂移、电源和温度。测量TUE需要通过合适的方法来测量上述各项误差,并将它们相加来得到总的未调整误差。这些误差通常会在设计过程中得到校正和修正,以提高ADC的精度和性能。

2.2.6. 信噪比(Signal-to-Noise Ratio,SNR)

信噪比(Signal-to-Noise Ratio, SNR)是衡量信号与噪声之间关系的一个指标。它用于度量信号在存在噪声的情况下的清晰程度或质量。SNR指的是均方根信号幅值与所有其他频谱成分(排除直流分量和谐波分量)的和方根(rss)的平均值之比,通常以对数形式表示。常见的表示方式是使用分贝(dB)单位。

$$SNR = 20 \log \frac{S}{N} #3$$

在满刻度正弦波输入条件下,ADC 的理论最高 SNR 从量化噪声推导而得。在奈奎斯特带宽上,信噪比还有另一个表达式:

$$SNR = 6.02N + 1.76dB$$

4

这里 N 是理想 ADC 的位数。该等式体现的是对于理想的 N 位数据转换器(不考虑谐波失真)的正弦波输入,整个奈奎斯特带宽上能达到的最佳 SNR。此外,数据转换器的 SNR 也受到自身热噪声和采样时钟相位噪声的限制。当输入信号带宽低于奈奎斯特速率时,SNR 可以得到改善。

2.2.7. 信纳比(Signal-to-Noise and Distortion Ratio, SINAD)

信纳比是一个用于衡量信号质量的综合指标,它考虑了信号、噪声和失真之间的比值关系。 SINAD常用于评估和比较模拟信号或模拟到数字转换器(ADC)输出的信号质量。

$$SINAD = 20 \log \frac{S}{D+N}$$

SINAD 很好地反映了 ADC 的整体动态性能,因为它包括所有构成噪声和失真的成分。

和信噪比一样,SINAD通常以对数形式表示,常见的表示方式是使用分贝(dB)单位,计算等式如等式5所示。

2.2.8. 有效位数 (Effective Number of Bits, ENOB)

有效位数(ENOB)是用于衡量数据转换器相对于输入信号在奈奎斯特带宽上的转换质量(以位为单位)的参数。ENOB 假定转换器是拥有理论上完美性能的转换器。完美数据转换器绝对不发生失真,唯一产生的噪声是量化噪声。ENOB 通常使用信噪比来计算:

$$ENOB = \frac{SNR - 1.76}{6.02}$$

较高的ENOB值表示转换器具有更高的精度和动态范围,能够更准确地保留输入信号的细节。 通常,较好的ADC或DAC会有较高的ENOB值。

2.2.9. 总谐波失真(Total Harmonic Distortion,THD)

总谐波失真是衡量信号中非基频(谐波)成分相对于基频成分的失真程度的指标,是谐波的平方和根的平均值与信号的均方根值之比,单位为db。一般而言,在THD测量中,只有前几个谐波是有意义的。IEEE1241对总谐波要求是由输入正弦波的最低9个谐波组成,包括第2次到第10次。

THD 计算如等式7所示。

$$THD = 20\log \frac{S}{D}$$

3.ADC性能测试

3.1. IEEE1241 ADC测试方法

3.1.1. IEEE1241标准

ADC 评估的主要任务是针对ADC各个指标进行测试并确定其传输函数。然而针对ADC测试方法 在ADC应用后相当长的一段时间内都没有一个固定标准,基本上都是ADC制造商们各自对这些设备 的规范进行定义,并完全独立地对这些规范进行测试。因此对ADC器件的规范和测试方法进行定义 从而形成一个统一的标准是至关重要的事。第一次真正的ADC标准制定工作开始于1980年,最终发

高精度ADC之性能评估与测试指南

布了IEEE1057标准,也即后来的IEEE1241。IEEE1241专门针对ADC器件本身,其与一整套的数据采集或者记录系统完全不同。IEEE1241-2000是第一种真正为ADC组件制造厂商制定的专门针对ADC器件的指标参数和测试方法的标准,较新的版本为IEEE1241-2010。

在ADC评估中,为了识别ADC误差源,寻找到真正的传输函数,IEEE标准建议使用几个可能的测试步骤和方法。一种方法是使用斜坡电压信号,通过复杂的伺服环路系统,使用比被测ADC分辨率高得多的DAC,精确步进,得到被测ADC各个LSB的实际跳变电压。另一种方法是使用一个正弦波振荡器,但必须具有比受测 ADC 预计信噪失真比(SINAD)高至少 20dB 的总谐波失真和噪声(THD+N)。例如,一个理想的 16 位 ADC 拥有 98 dB 的信噪比(SNR)且没有失真(毕竟它是理想情况)一那么 SINAD 就为 98dB。要想对该 ADC 进行测试,要求使用一个 - 118dB 以上THD+N 的正弦波信号。

找到这种高分辨率 DAC 或者正弦振荡器,并且制造出所需的复杂测试设备,对于广大 ADC 制造厂商而言,他们都愿意这样做,而且一般也都具备这样的能力。这些仪器中的一些十分昂贵,但如果你的业务就是制造 ADC,那么这些投资都是值得的。但是对于那些正在从事 ADC 系统设计的个人而言,他们如何来完成 ADC 的评估和测试工作呢?

许多人会转而使用制造厂商提供的评估板和工具套件,例如TI公司提供的PSIEVM(图 9)来进行测试。利用这些系统,我们可以很容易地通过一条USB连接线把受测 ADC 连接到计算机,然后使用软件采集数据,最后对其进行分析。



图 9. PSIEVM信号注入源

IEEE1241标准的各章节中,给出了基于正弦波信号和统计直方图,实现静态参数DNL、INL,动态参数ENOB、SINAD、SNR、THD的测试方法和计算等式。

3.1.2. 电压传输关系测试方法

IEEE1241第6节给出ADC输出码值与电压传输关系的测试方法,通过建立电压传输关系,所有的静态参数包括差分非线性,积分非线性,丢码,增益误差,失调偏差可以被计算出来。文章给出了三种常用的测试方法:

- 反馈环路测试法
- 斜坡直方图测试法
- 正弦波直方图测试法

(1) 反馈环路测试法

在该测试方法中,通过一个N位的数模转换器(DAC)生成一个输入信号到ADC转换器中,转换 开始后对比期望值与转换结果之间的差距,如果ADC输出值低于期望值,输入信号增加一个固定的 值;如果ADC输出值等于或大于期望值,降低输入一个固定的值。重复以上操作,直到ADC输入值 趋于稳定后可以通过测量输入值或者如果输入源被校准过可以通过输入值的传递函数计算出真实 的输入电压的方式建立ADC电压传输关系。

(2) 斜坡直方图测试法

在该方法中需要使用一个高分辨率DAC或具有线性度的任意波形发生器,生成一个ADC满量程的具有线性度的斜坡信号,通过足够多数量测采样并统计直方图。电压传输关系可以通过直方图提出取出来,电压传输关系如等式8所示。

$$T[k] = C + A \times H_c[k-1], k = 1,2,...,(2^N-1)$$

其中

A是增益误差

C是失调偏差

 $H_c[j] = \sum_{i=0}^{j} H[i]$

H[i]是输出码值i的累计直方图

S是总采样点数

A和C可以通过等式9和等式10计算:

$$A = \frac{(T[2^N - 1] - T[1])}{(S - H[2^N - 1] - H[0])}$$

$$C = T[1] - \frac{H[0] \times (T[2^N - 1] - T[1])}{S - H[2^N - 1] - H[0]}$$

注: 如果输出码中包含了<math>0和 $2^N-1,以上表达式可以简化为:$

$$A = \frac{T[2^N - 1] - T[1]}{S}$$
 11

C = T[1]

(3) 正弦波直方图测试法

该方法相比前两种方法是一个更加容易实现的方法,尤其是在只关心非线性度的情况下。具体测试方法是:使用一个幅度稍微超过ADC测量范围的纯正正弦波,输入到ADC,获取多个连续的采样数据并统计直方图,由等式12计算电压传输关系。

$$T[k] = C - A\cos\left[\frac{\pi \times H_c[k-1]}{S}\right], k = 1, 2, ..., (2^N - 1)$$
12

其中

A是正弦波的幅值

C是所施加信号的偏移(直流电平)

 $H_c[j]=\sum_{i=0}^{j}H[i]$,H[i]是输出码值i的累计直方图

S是总采样点数

注意:如果ADC的输入范围在满量程范围的中间不对称,则必须在正弦波中增加一个常数,以使组合信号的峰值与满量程范围的中心等距。

在此方法中如果已经知道正弦波的幅值和偏移的精确值,则此方法可以给出相同精度的传递 关系,否则,如果正弦波的幅值和偏移未知,则此方法只能给出增益偏差和偏移误差范围内的传 输关系。即:计算出的传输关系T'[k]和实际的传输关系T[k]有如下对应关系。

$$T'[k] = a \times T[k] + b \tag{13}$$

其中,a和b是常数。

对于采样长度,需要满足整数倍的记录周期数。同时需要满足采样周期数和采样点总数互为 质数,以使得每条记录中的样本在从0到2π的相位中均匀分布。

高精度ADC之性能评估与测试指南

正弦波频率选择可以如下方式进行选择,即假设记录数据的周期数为J,记录长度为M,J和M没有公约数,可以选择等式14作为正弦波频率:

$$f_i = \frac{J}{M} f_s \tag{14}$$

其中 f_i 为输入信号的频率, f_s 为采样频率。

3.1.3. 增益误差GE,偏移误差Vos测试方法

首先通过3.1.2中的方法测试出来电压传输关系,传输关系可以通过以下等式描述:

$$G \times T[k] + V_{os} + \varepsilon[k] = Q(k-1) + T_1$$

其中:

T[k] 是对应于转换码 k 和 k - 1 之间的输入值

T1 是对应于 T[1] 的理想输入值

Vos 是以输入数量为单位的输出偏移量,理想情况下等于0

G是增益误差,理想情况下等于1

Q是转换码的理想宽度,即满刻度范围除以转换码总数

ε[k] 是对应第k个转换码的残差

等式15右侧的表达式给出了理想的代码转换关系,以输入为单位,是k的函数(假设变量k是二进制编码输出的值)。使用常规线性最小二乘估计技术,静态增益偏差G和失调偏差 V_{os} 的值是使得在整个k范围内的 ε [k]的均方值最小的值。

使得 ε [k]均方值最小的G值由如下等式给出

$$G = \frac{Q(2^{N} - 1) \left(\sum_{k=1}^{2^{N} - 1} kT[k] - 2^{(N-1)} \sum_{k=1}^{2^{N} - 1} T[k]\right)}{(2^{N} - 1) \sum_{k=1}^{2^{N} - 1} T^{2}[k] - \left(\sum_{k=1}^{2^{N} - 1} T[k]\right)^{2}}$$
16

使得ε[k]均方值最小的Vos值由如下等式给出

$$V_{os} = T[1] + Q(2^{N-1} - 1) - \frac{G}{2^N - 1} \sum_{k=1}^{2^N - 1} T[k]$$
17

3.1.4. 积分非线性INL测试方法

在确定好增益误差和失调偏差后,与理想值 $T_{nom}[k]$ 相减,它们的差值带入等式,计算输出码 k处的积分非线性 ε [k]。

$$\varepsilon[k] = \frac{GT[k] + V_{os} - T_{nom}[k]}{Q}$$
18

由等式19将LSB单位的INL,换算成百分比形式。

$$INL[k] = 100\% \times \frac{\varepsilon[k]}{2^N \times Q} = 100\% \times \frac{\varepsilon[k]}{V_{FS}}$$
 19

其中:

Q是转换码的理想宽度,即满刻度范围除以转换码总数

V_{Fs}为以输入单位表示的ADC的满刻度范围

N是ADC每个采样的数字化位数

最大INL是所有k的 INL [k] 的最大值。

3.1.5. 微分非线性DNL测试方法

在确定好传输关系和增益误差后,可通过如下等式计算出DNL。

$$DNL[k] = \frac{(W[k] - Q)}{Q}$$
 20

其中:

 $W[k] = G \times (T[k+1] - T[k])$

Q是理想码宽度

G是增益误差

微分非线性DNL最大值应该是遍历所有k的|*DNL*(*k*)|中的最大值,此外,微分非线性的RMS值可以用以下等式给出:

$$DNL_{RMS} = \sqrt{\frac{1}{2^N - 2} \sum_{k=1}^{2^N - 2} \{DNL[k]\}^2}$$
 21

3.1.6. 总谐波失真THD测试方法

关于总谐波失真THD的测试方法,IEEE1241给出了相干采样法和非相干采样法测试THD,其中非相干采样法中提到了窗函数补偿和正弦拟合的方法来减少频谱泄露和降低噪声敏感度的问题。测试者若对非相干采样法感兴趣可阅读IEEE1241文档,在此只介绍相干采样法来测试THD。

在相干采样法中首先要施加一个频率为 f_i ,幅值尽可能大但是没有削波的纯正弦波信号。以采样频率 f_s 从被测ADC中获取M个点的K个数据记录。假设 $x_k[n]$ 定义为第k个正弦波数据

高精度ADC之性能评估与测试指南

(k=1,2,...)。对于每一个 $x_k[n]$,计算离散傅里叶变换为 $X_k[m]$,其中m是0-(M-1)的整数。这K组数据用于计算每个基频fm下DFT的平均幅度谱,即:

$$X_{avm}[m] = \frac{1}{K} \sum_{k=1}^{K} |X_k[m]|, m = 0, 1, 2, ..., M - 1$$
22

之所以使用平均幅度谱 X_{avm} ,是因为它的方差小于非平均幅度谱X。并且, X_{avm} 的随机误差的标准差也小于|X|,其因子近似等于K的平方根。

然后需要确认与输入测试频率相关的一系列谐波相对应的谐波次数的数值 n_h 。需要注意的是,当输入信号包含有大于奈奎斯特频率的频谱成分时,相邻奈奎斯特带将产生相互重叠,从而产生频率混叠现象。计算谐波混叠频率可以通过以下等式进行,默认 N_H 为10。

$$n_h = mod(hn_i, M), h = \pm [2, 3, ..., N_H]$$
 23

其中:

 n_i 是输入信号频率的二进制数, $n_i = \frac{Mf_i}{f_s}$

N_H是用到的最高次谐波

THD可以通过以下等式计算出来:

$$THD = \frac{\sqrt{\frac{1}{M^2} \left(\sum_{h=2}^{N_h} X_{avm} [n_h]^2 + \sum_{h=-N_h}^{-2} X_{avm} [n_h]^2 \right)}}{\frac{1}{M} \sqrt{X_{avm} [n_i]^2 + X_{avm} [M - n_i]^2}}$$
 24

3.1.7. SINAD, SNR, ENOB测试方法

将指定频率和幅度的纯正正弦波输入到ADC,首选幅度接近满量程的大信号,但是不能出现削波(例如95%FS信号)。首先计算噪声和失真NAD,通过计算测量数据波形的DFT频谱,从频谱中删除直流和测试频率处的分量后,所有剩余傅立叶分量的和方根是NAD,由等式25计算。

$$NAD = \frac{1}{\sqrt{M(M-3)}} \sqrt{\sum_{m \in S_0} X_{avm} [f_m]^2}$$
 25

其中:

 S_0 是介于1和M-1之间的所有整数的集合,不包括与基频和零频率项。

 X_{avm} 是平均幅度谱,参考等式22的定义。

SINAD通过等式给出

$$SINAD = \frac{A_{rms}}{NAD}$$
 26

其中, $A_{rms} = \frac{P}{\sqrt{2}}$,P为正弦波峰值振幅。

通过将NAD、Arm、THD代入等式27和等式28,计算SNR。

$$\eta = \sqrt{NAD^2 - A_{rms}^2 THD^2}$$
 27

$$SNR = \frac{A_{rms}}{\eta}$$
 28

通过将NAD代入等式29, 计算ENOB。

$$ENOB = log_2 \left(\frac{\frac{FSR}{G}}{NAD\sqrt{12}} \right) \approx N - log_2 \left(\frac{NAD}{\varepsilon_Q} \right)$$
 29

其中

N是指定ADC的位数

FSR是ADC的指定满刻度范围

G是通过等式15测得的增益误差

 ε_Q 是理想的量化误差rms值,等于 $\frac{1LSB}{\sqrt{12}}$ 。

3.2. 测试环境搭建

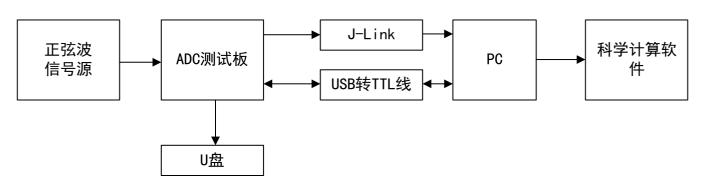


图 10. 测试环境示意框图

● 正弦波信号源

高精度ADC之性能评估与测试指南

用于测试的正弦波信号需要具有比被测ADC预期信噪失真比(SINAD)高20 dB左右的总谐 波失真和噪声。一个理想16位ADC具有98dB的信噪比(SNR),如果没有失真,SINAD为98dB。 因此,需要一个-118dB以上THD+N的正弦波信号对16位ADC进行测试。

本测试使用TI的PSIEVM精密信号注入器,板上有8阶带通滤波器生成低失真正弦波,THD参数为-123dB,以符合测试要求。PSIEVM板如图 9 所示,它的正弦波输出频率固定为2KHz,输出幅度和直流偏移电压可调,配套有PC端的GUI界面进行设置。

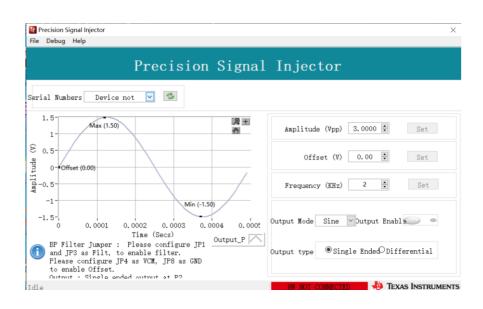


图 11. Precision Signal Injector界面

● 测试板

HPM6750 ADC EVK 是专门针对HPM6750 ADC性能评估的测试板,该测试板在外围电路设计中对输入电源,模拟电源,参考电压,信号通道以及地平面进行了优化,以减少噪声对系统的影响,具体使用方法请参考《HPM6750 ADC EVK使用手册》。

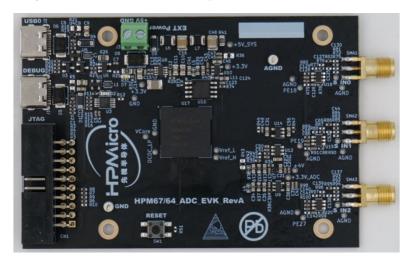


图 12. HPM6750 ADC EVK

高精度ADC之性能评估与测试指南

利学计算软件

DNL, INL, ENOB, SINAD, SNR, THD的计算代码。

3.3. 测试过程

3.3.1. 静态参数测试

静态参数测试时,单次的连续采样数据,MCU先存储在HPM6750测试板的内存中,然后顺序存到U盘中,将多份采样数据拼接成几十兆采样点的数据记录文件,用于参数计算,测试的步骤如下。

(1) 连接测试板卡如图13所示,连接U盘到J2。

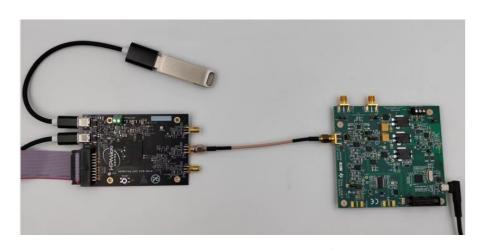


图 13. 静态参数测试硬件连接

(2) PC上位机设定正弦波信号源PSIEVM的频率频率、幅度、偏移,使能输出;

● 输入信号幅度

输入信号幅度需要轻微超出ADC测量范围,过载量根据输入噪声而定。因为在输入正弦波的波峰、波谷位置,ADC两个临近输出代码对应的输入电压差小,容易受噪声影响。本测试中,选用10%过载量,根据ADC输入范围0~3.3V,PSIEVM输出正弦波幅度设置为-0.33~3.63V,offset设置为1.65V。

● 输入信号幅度

高精度ADC之性能评估与测试指南

采样速率和输入信号频率必须互为质数,实现均匀遍历到所有的ADC输出代码。本测试中,输入正弦波频率2KHz,采样速率664Ksps,每个周期获得332个采样点,具有332个不同输出代码,通过小数位频率和大量采样点,实现均匀遍历所有的输出代码。

● 采样点数

每一次采集的连续采样点数,包含整数个输入信号周期。这样保证每次的采样点在0~2π的相位上均匀分布。因为会使得多次采集的数据进行拼接时,输出代码的出现概率均匀分布。本测试中,每次采样点数约120K。

IEEE1241的6.4.3节描述,根据概率密度进行测试时,样本数量与测试精度、置信度的计算等式。本测试中使用大约30M采样点进行计算,存储在U盘中。

- (3) Segger Embedded Studio环境中启动ADC采集数据,并存储到U盘;
- (4) U盘中的数据记录文件复制到电脑,数据文件的路径写入科学计算软件;
- (5) 运行科学计算软件代码计算传输关系、增益误差G、偏移误差、DNL、INL;
- (6) 查看科学计算软件输出的图表和数据。

测试结果如图所示:

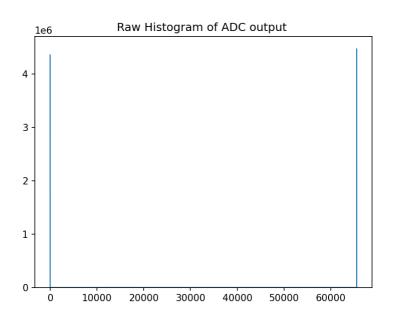


图 14. ADC输出直方图

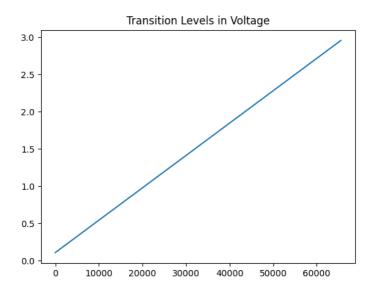


图 15. ADC输出传递关系

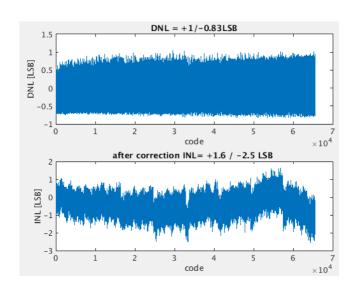


图 16. ADC DNL和INL结果

表 1.静态参数测试条件

输入正弦波频率	输入正弦波幅值	ADC采样率	ADC采样点数
2KHz Vpp=3.96V 664KSPS		30M samples	
	Offset=1.65V		

高精度ADC之性能评估与测试指南

表 2. ADC静态测试结果

增益偏差G	偏移误差Vos	积分非线性(INL)	微分非线性(DNL)
1.092392LSB	-0.0126LSB	+1.6/-2.5LSB	+1 /-0.83LSB

3.3.2. 动态参数测试

使用正弦波输入信号,基于FFT频谱分析,从频谱成分计算出SINAD、ENOB、SNR、THD参数。 将噪声和谐波成分等效到ADC输入端,根据理想ADC的信噪比等式,可以得到有效位数ENOB。

(1) PC上位机设定正弦波信号源PSIEVM的频率频率、幅度、失调,使能输出。

注意:根据IEEE1241的9.2.3节描述,输入信号幅度接近ADC的满量程,但是不能出现削波。因为信噪比SNR和失真THD直接和输入信号幅值相关,但是幅度过大,接近削波时,将出现明显失真。本测试中选用93%FS,根据ADC输入范围0~3.3V,PSIEVM输出正弦波幅度Vpp设置为3.2V,offset设置为1.65V,最终输出正弦波幅度为0.05~3.25V。

(2) Segger Embedded Studio环境中启动ADC采集数据代码。

注意: IEEE1241的9.3节描述,可选相干采样,或非相干采样加窗。本测试中选用后者,为了衡量ADC性能,采样速率选用最高值2MSPS。

IEEE1241的9. 4. 3节描述,采样点数增加时,随机噪声对正弦波测试结果的影响降低,可重复性更好。采样点数不应过多,以免正弦波信号源或ADC时钟信号中的频率漂移或相位噪声影响结果。本测试中选用100个整周波采样点数,即100K samples。

(3) 通过串口打印100K测试数据,导入科学计算软件看到的原始数据波形如图17所示,可以看到波形幅值接近满量程。

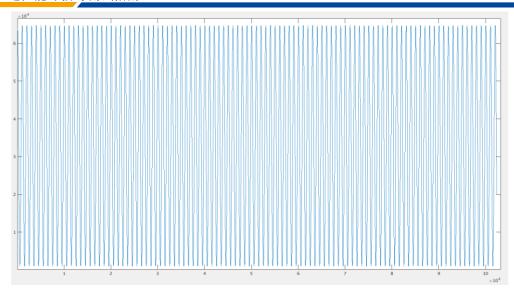


图 17. ADC 采样原始数据波形

(4) 通过科学计算软件计算输出的频谱如图18,蓝色是输入信号,红色是谐波和噪声,黑色是 直流分量,不被计算在内。

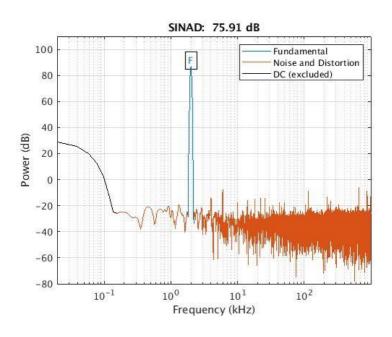


图 18. ADC SINAD测试结果

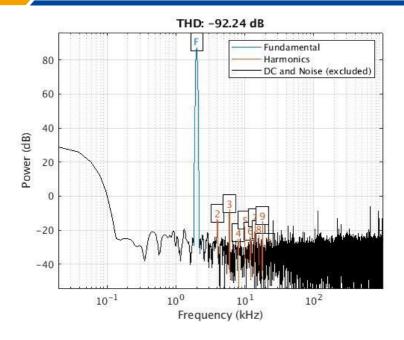


图 19. ADC THD测试结果

(5) 通过科学计算软件计算输出的动态参数值如表3。

表 3.动态参数测试结果

有效位数ENOB	信噪失真比SINAD	信噪比SNR	总谐波失真THD
12.31	75.91dB	76.01dB	-92.24dB

4. 总结

本应用文档介绍了ADC基本概念以及几个重要的性能指标,同时介绍了基于IEEE1241的ADC性能测试方法,最后基于HPM6750 ADC EVK,针对16位ADC单端信号测试环境搭建、测试参数设置以及测试过程进行了描述。最后展示了ADC静态和动态测试结果数据。

本次测试结果只针仅对指定的测试板卡有效,不具有HPM6750 ADC指标代表性。用户可阅读《HPM6700/6400系列高性能微控制器数据手册》以获取HPM6750 ADC性能参数

5. 版本信息

表 4. 版本信息

日期	版本	描述
Rev1. 0	2023/07/15	初版发布。

6. 免责声明

上海先楫半导体科技有限公司(以下简称: "先楫半导体")保留随时更改、更正、增强、修改先楫半导体产品和/或本文档的权利,恕不另行通知。用户可在先楫半导体官方网站 https://www.hpmicro.com 获取最新相关信息。

本声明中的信息取代并替换先前版本中声明的信息。