

ESP32-C6 系列芯片

技术规格书

搭载 RISC-V 32 位单核处理器的极低功耗 SoC

2.4 GHz Wi-Fi 6 (802.11 ax)、Bluetooth® 5 (LE)、Zigbee 及 Thread (802.15.4)

Flash 最大可选 4 MB

30 或 22 个 GPIO，丰富的外设

QFN40 (5x5 mm) 或 QFN32 (5x5 mm) 封装

包括：

ESP32-C6

ESP32-C6FH4

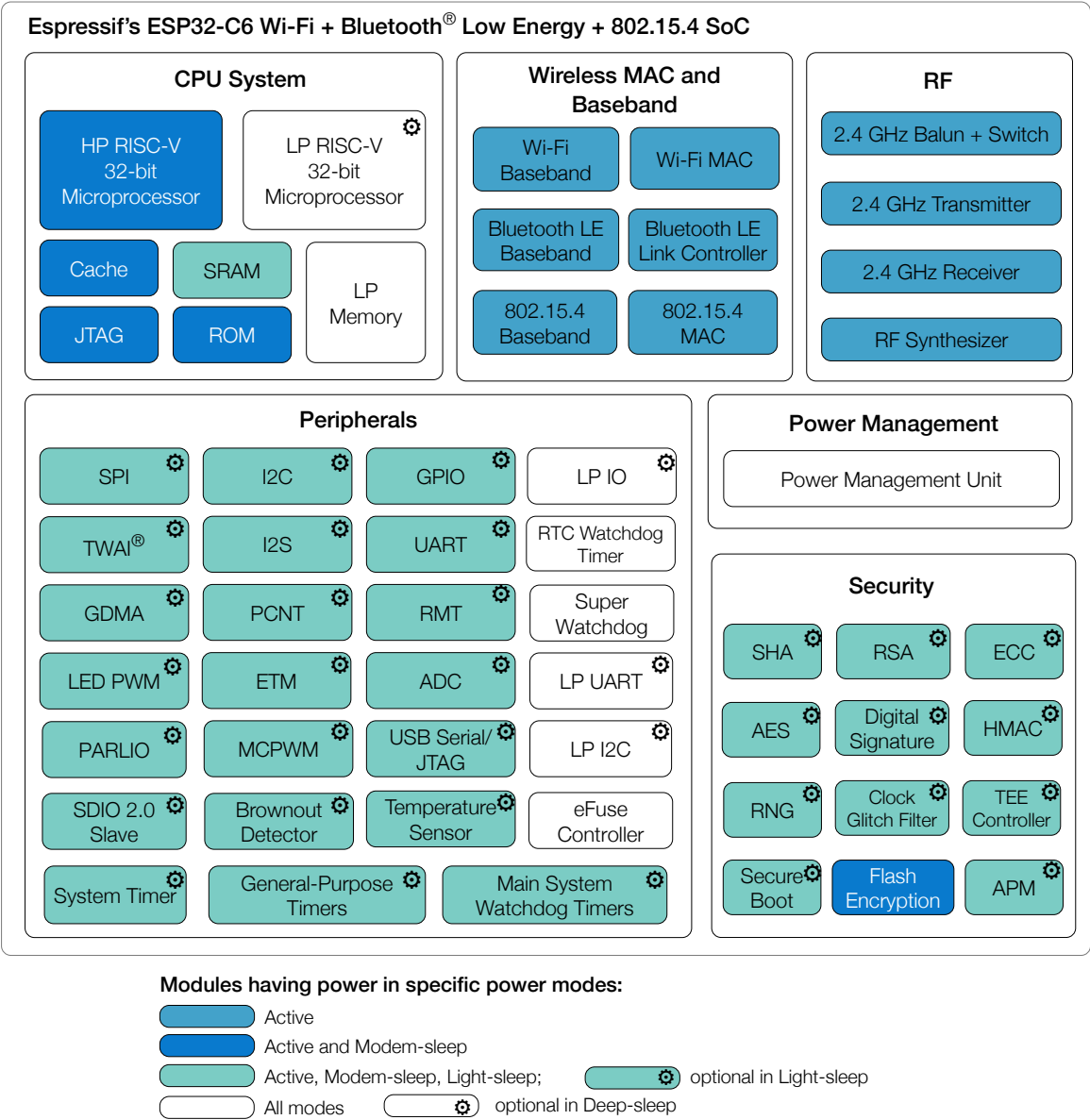


预发布 v0.5
乐鑫信息科技
版权 © 2023

产品概述

ESP32-C6 是一款支持 2.4 GHz Wi-Fi 6、Bluetooth 5、Zigbee 3.0 及 Thread 1.3 系统级芯片 (SoC)，集成了一个高性能 RISC-V 32 位处理器和一个低功耗 RISC-V 32 位处理器、Wi-Fi、Bluetooth LE、802.15.4 基带和 MAC、RF 模块及外设等。Wi-Fi、蓝牙及 802.15.4 共存，共用同一个天线。

芯片的功能框图如下图所示。



ESP32-C6 功能框图

更多关于功耗的信息，请参考章节 [3.8 低功耗管理](#)。

产品特性

Wi-Fi

- 工作在 2.4 GHz 频段, 1T1R
- 工作信道中心频率范围: 2412 ~ 2484 MHz
- 支持 IEEE 802.11ax 协议:
 - 仅 20 MHz 非接入点工作模式 (20 MHz-only non-AP mode)
 - MCS0 ~MCS9
 - 上行、下行正交频分多址接入 (OFDMA), 特别适用于高密度应用下的多用户并发传输
 - 下行多用户多输入多输出 (MU-MIMO), 提升网络容量
 - 波束成形接收端 (Beamforming), 提升信号质量
 - 信道质量指示 (Channel quality indication, CQI)
 - 双载波调制 (dual carrier modulation, DCM), 提高链路稳定性
 - 空间复用 (Spatial reuse), 提升网络容量
 - 目标唤醒时间 (TWT), 提供更好的节能机制
- 完全兼容 IEEE 802.11b/g/n 协议:
 - 支持 20 MHz 和 40 MHz 频宽
 - 数据速率高达 150 Mbps
 - 无线多媒体 (WMM)
 - 帧聚合 (TX/RX A-MPDU, TX/RX A-MSDU)
 - 立即块确认 (Immediate Block ACK)
 - 分片和重组 (Fragmentation and defragmentation)
 - 传输机会 (Transmission opportunity, TXOP)
 - Beacon 自动监测 (硬件 TSF)
 - 4 × 虚拟 Wi-Fi 接口
 - 同时支持基础结构型网络 (Infrastructure BSS) Station 模式、SoftAP 模式、Station + SoftAP 模式和混杂模式

请注意 ESP32-C6 在 Station 模式下扫描时, SoftAP 信道会同时改变

- 天线分集
- 802.11 mc FTM

蓝牙

- 低功耗蓝牙 (Bluetooth LE): 通过 Bluetooth 5.3 认证
- Bluetooth mesh
- 高功率模式 (20 dBm)
- 速率支持 125 Kbps、500 Kbps、1 Mbps、2 Mbps
- 广播扩展 (Advertising Extensions)
- 多广播 (Multiple Advertisement Sets)
- 信道选择 (Channel Selection Algorithm #2)
- 功率控制 (LE Power Control)
- Wi-Fi 与蓝牙共存, 共用同一个天线

IEEE 802.15.4

- 兼容 IEEE 802.15.4-2015 协议
- 工作在 2.4 GHz 频段, 支持 OQPSK PHY
- 数据速率: 250 Kbps
- 支持 Thread 1.3
- 支持 Zigbee 3.0

CPU 和存储

- 高性能 RISC-V 处理器:
 - 时钟频率: 最高 160 MHz
 - 四级流水线架构
 - CoreMark® 得分: 441.32 CoreMark; 2.76 CoreMark/MHz (160 MHz)
- 低功耗 RISC-V 处理器:
 - 时钟频率: 最高 20 MHz
 - 二级流水线架构
- L1 cache: 32 KB

- ROM: 320 KB
- HP SRAM: 512 KB
- LP SRAM: 16 KB
- 支持的 SPI 协议: SPI、Dual SPI、Quad SPI、QPI
接口外接多个 flash 和其他 SPI 设备
- 通过 cache 加速 flash 访问
- 支持 flash 在线编程 (ICP)

高级外设接口

- 30 × GPIO 口 (QFN40) 或 22 × GPIO 口 (QFN32)
- 模拟接口:
 - 1 × 12 位 SAR ADC, 多达 7 个通道
 - 1 × 温度传感器
- 数字接口:
 - 2 × UART
 - 1 × 低功耗 UART (LP UART)
 - 2 × SPI 接口用于连接 flash
 - 1 × 通用 SPI 接口
 - 1 × I2C
 - 1 × 低功耗 I2C (LP I2C)
 - 1 × I2S
 - 1 × 脉冲计数控制器
 - 1 × USB 串口/JTAG 控制器
 - 2 × TWAI® 控制器, 兼容 ISO11898-1 (CAN 规范 2.0)
 - 1 × SDIO2.0 从机控制器
 - LED PWM 控制器, 多达 6 个通道
 - 1 × 电机控制脉宽调制器 (MCPWM)
 - 1 × 红外遥控器 (TX/RX)
 - 1 × 并行 IO 接口 (PARLIO)
 - 通用 DMA 控制器 (简称 GDMA), 3 个接收通道和 3 个发送通道
 - 事件任务矩阵 (ETM)
- 定时器:
 - 1 × 52 位系统定时器

- 2 × 54 位通用定时器
- 3 × 数字看门狗定时器
- 1 × 模拟看门狗定时器

功耗管理

- 通过选择时钟频率、占空比、Wi-Fi 工作模式和单独控制内部器件的电源, 实现精准电源控制
- 针对典型场景设计的四种功耗模式: Active、Modem-sleep、Light-sleep、Deep-sleep
- Deep-sleep 模式下功耗低至 7 μ A
- Deep-sleep 模式下低功耗存储器 (LP memory) 仍保持工作

安全机制

- 安全启动 - 内部和外部存储器的权限控制
- Flash 加密 - 加密和解密存储器
- 4096 位 OTP, 用户可用的高达 1792 位
- 可信执行环境控制器 (TEE) 和访问 (地址) 权限管理 (APM)
- 加密硬件加速器:
 - AES-128/256 (FIPS PUB 197)
 - ECC
 - HMAC
 - RSA
 - SHA
 - 数字签名
 - Hash (FIPS PUB 180-4)
- 片外存储器加密与解密 (XTS_AES)
- 随机数生成器 (RNG)

RF 模块

- 天线开关、射频巴伦 (balun)、功率放大器、低噪声放大器
- 802.11b 传输功率高达 +21 dBm
- 802.11ax 传输功率高达 +19.5 dBm
- 低功耗蓝牙接收器灵敏度 (125 Kbps) 高达 -106 dBm

应用

低功耗芯片 ESP32-C6 专为物联网 (IoT) 设备而设计，应用领域包括：

- 智能家居
- 工业自动化
- 医疗保健
- 消费电子产品
- 智慧农业
- POS 机
- 服务机器人
- 音频设备
- 通用低功耗 IoT 传感器集线器
- 通用低功耗 IoT 数据记录器

目录

产品概述	2
产品特性	3
应用	5
1 ESP32-C6 系列型号对比	12
1.1 命名规则	12
1.2 型号对比	12
2 管脚	13
2.1 管脚布局	13
2.2 管脚概述	15
2.3 IO 管脚	17
2.3.1 IO MUX 和 GPIO 管脚功能	17
2.3.2 LP IO MUX 功能	20
2.3.3 模拟功能	20
2.3.4 GPIO 和 LP GPIO 的限制	22
2.4 模拟管脚	22
2.5 电源	23
2.5.1 电源管脚	23
2.5.2 电源管理	23
2.5.3 芯片上电和复位	24
2.6 Strapping 管脚	25
2.6.1 SDIO 输入采样沿和输出驱动沿控制	26
2.6.2 芯片启动模式控制	26
2.6.3 ROM 日志打印控制	26
2.6.4 JTAG 信号源控制	27
2.7 芯片与 flash 的管脚对应关系	28
3 功能描述	29
3.1 CPU 和存储	29
3.1.1 HP CPU	29
3.1.2 LP CPU	29
3.1.3 片上存储	29
3.1.4 外部 flash	30
3.1.5 存储器映射	30
3.1.6 Cache	31
3.1.7 TEE 控制器	31
3.1.8 访问权限管理 (APM)	31
3.1.9 超时保护	31
3.2 系统时钟	31
3.2.1 CPU 时钟	31
3.2.2 低功耗时钟	32

3.3	模拟外设	32
3.3.1	模/数转换器 (ADC)	32
3.3.2	温度传感器	32
3.4	数字外设	32
3.4.1	通用异步收发器 (UART)	32
3.4.2	串行外设接口 (SPI)	33
3.4.3	I2C 接口	33
3.4.4	I2S 接口	33
3.4.5	脉冲计数控制器 (PCNT)	33
3.4.6	USB 串口/JTAG 控制器	34
3.4.7	TWAI [®] 控制器	34
3.4.8	SDIO 2.0 从机控制器	34
3.4.9	LED PWM 控制器	35
3.4.10	电机控制脉宽调制器 (MCPWM)	35
3.4.11	红外遥控器 (RMT)	35
3.4.12	并行 IO (PARLIO) 控制器	36
3.4.13	通用 DMA 控制器 (GDMA)	36
3.4.14	事件任务矩阵 (ETM)	36
3.5	射频和 Wi-Fi	36
3.5.1	2.4 GHz 接收器	37
3.5.2	2.4 GHz 发射器	37
3.5.3	时钟生成器	37
3.5.4	Wi-Fi 射频和基带	37
3.5.5	Wi-Fi MAC	38
3.5.6	联网特性	39
3.6	低功耗蓝牙	39
3.6.1	低功耗蓝牙射频和物理层	39
3.6.2	低功耗蓝牙链路层控制器	39
3.7	802.15.4	40
3.7.1	802.15.4 射频和物理层	40
3.7.2	802.15.4 链路层	40
3.8	低功耗管理	40
3.9	定时器	40
3.9.1	系统定时器	40
3.9.2	通用定时器	41
3.9.3	看门狗定时器	41
3.10	加密/安全组件	42
3.10.1	AES 加速器 (AES)	42
3.10.2	ECC 加速器 (ECC)	42
3.10.3	HMAC 加速器 (HMAC)	43
3.10.4	RSA 加速器 (RSA)	43
3.10.5	SHA 加速器 (SHA)	43
3.10.6	数字签名 (DS)	44
3.10.7	片外存储器加密与解密 (XTS_AES)	44
3.10.8	随机数发生器 (RNG)	44
3.11	外设管脚分配	44

4	电气特性	48
4.1	绝对最大额定值	48
4.2	建议电源条件	48
4.3	VDD_SPI 输出特性	49
4.4	直流电气特性 (3.3 V, 25 °C)	49
4.5	功耗特性	50
	4.5.1 Active 模式下的 RF 功耗	50
	4.5.2 其他功耗模式下的功耗	51
5	射频特性	52
5.1	Wi-Fi 射频	52
	5.1.1 Wi-Fi 射频发射器 (TX) 特性	52
	5.1.2 Wi-Fi 射频接收器 (RX) 特性	53
5.2	低功耗蓝牙射频	55
	5.2.1 低功耗蓝牙射频发射器 (TX) 特性	55
	5.2.2 低功耗蓝牙射频接收器 (RX) 特性	56
5.3	802.15.4 射频	58
	5.3.1 802.15.4 射频发射器 (TX) 特性	59
	5.3.2 802.15.4 射频接收器 (RX) 特性	59
6	封装	60
7	相关文档和资源	61
附录 A – ESP32-C6 管脚总览		62
修订历史		64

表格

1-1	ESP32-C6 系列芯片对比	12
2-1	QFN40 封装管脚概述	15
2-2	QFN32 封装管脚概述	16
2-3	QFN40 封装 IO MUX 管脚功能	18
2-4	QFN32 封装 IO MUX 管脚功能	19
2-5	LP IO MUX 功能	20
2-6	模拟功能	21
2-7	模拟管脚	22
2-8	电源管脚	23
2-9	电压稳压器	23
2-10	上电和复位时序参数说明	24
2-11	Strapping 管脚默认配置	25
2-12	Strapping 管脚的时序参数说明	25
2-13	SDIO 输入采样沿/输出驱动沿控制	26
2-14	芯片启动模式控制	26
2-15	ROM 日志打印控制	27
2-16	JTAG 信号源控制	27
2-17	QFN40 封装芯片与封装外 flash/PSRAM 的管脚对应关系	28
3-1	外设和传感器管脚分配	44
4-1	绝对最大额定值	48
4-2	建议电源条件	48
4-3	VDD_SPI 内部和输出特性	49
4-4	直流电气特性 (3.3 V, 25 °C)	49
4-5	Active 模式下 Wi-Fi (2.4 GHz) 功耗特性	50
4-6	Active 模式下低功耗蓝牙功耗特性	50
4-7	Active 模式下 802.15.4 功耗特性	50
4-8	Modem-sleep 模式下的功耗	51
4-9	低功耗模式下的功耗	51
5-1	Wi-Fi 射频规格	52
5-2	频谱模板和 EVM 符合 802.11 标准时的发射功率	52
5-3	发射 EVM 测试	52
5-4	接收灵敏度	53
5-5	最大接收电平	54
5-6	接收邻道抑制	54
5-7	低功耗蓝牙射频规格	55
5-8	低功耗蓝牙 - 发射器特性 - 1 Mbps	55
5-9	低功耗蓝牙 - 发射器特性 - 2 Mbps	55
5-10	低功耗蓝牙 - 发射器特性 - 125 Kbps	56
5-11	低功耗蓝牙 - 发射器特性 - 500 Kbps	56
5-12	低功耗蓝牙 - 接收器特性 - 1 Mbps	56
5-13	低功耗蓝牙 - 接收器特性 - 2 Mbps	57
5-14	低功耗蓝牙 - 接收器特性 - 125 Kbps	58
5-15	低功耗蓝牙 - 接收器特性 - 500 Kbps	58

5-16 802.15.4 射频规格	58
5-17 802.15.4 发射器特性 - 250 Kbps	59
5-18 802.15.4 接收器特性 - 250 Kbps	59
7-1 QFN40 封装管脚总览	62
7-2 QFN32 封装管脚总览	63

插图

1-1	ESP32-C6 系列芯片命名规则	12
2-1	ESP32-C6 管脚布局 (QFN40 封装, 俯视图)	13
2-2	ESP32-C6 管脚布局 (QFN32 封装, 俯视图)	14
2-3	ESP32-C6 电源管理	24
2-4	上电和复位时序参数图	24
2-5	Strapping 管脚的时序参数图	26
3-1	地址映射结构	30
6-1	QFN40 (5×5 mm) 封装	60
6-2	QFN32 (5×5 mm) 封装	60

1 ESP32-C6 系列型号对比

1.1 命名规则

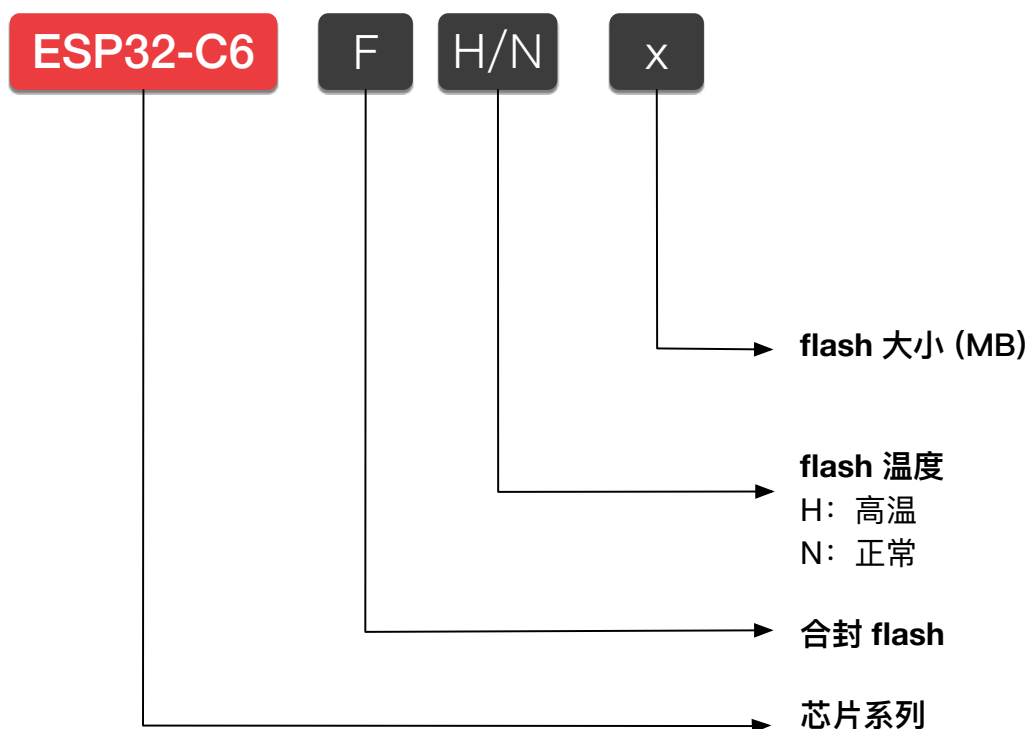


图 1-1. ESP32-C6 系列芯片命名规则

1.2 型号对比

表 1-1. ESP32-C6 系列芯片对比

订购代码 ¹	封装内 Flash	环境温度 ² (°C)	封装
ESP32-C6	—	−40 ~ 105	QFN40 (5×5 mm)
ESP32-C6FH4	4 MB (Quad SPI) ³	−40 ~ 105	QFN32 (5×5 mm)

¹ 更多关于芯片丝印和包装的信息，请参考小节 6 封装。

² 环境温度指乐鑫芯片外部的推荐环境温度。

³ 更多关于 SPI 模式的信息，请参考章节 2.7 芯片与 flash 的管脚对应关系。

2 管脚

2.1 管脚布局

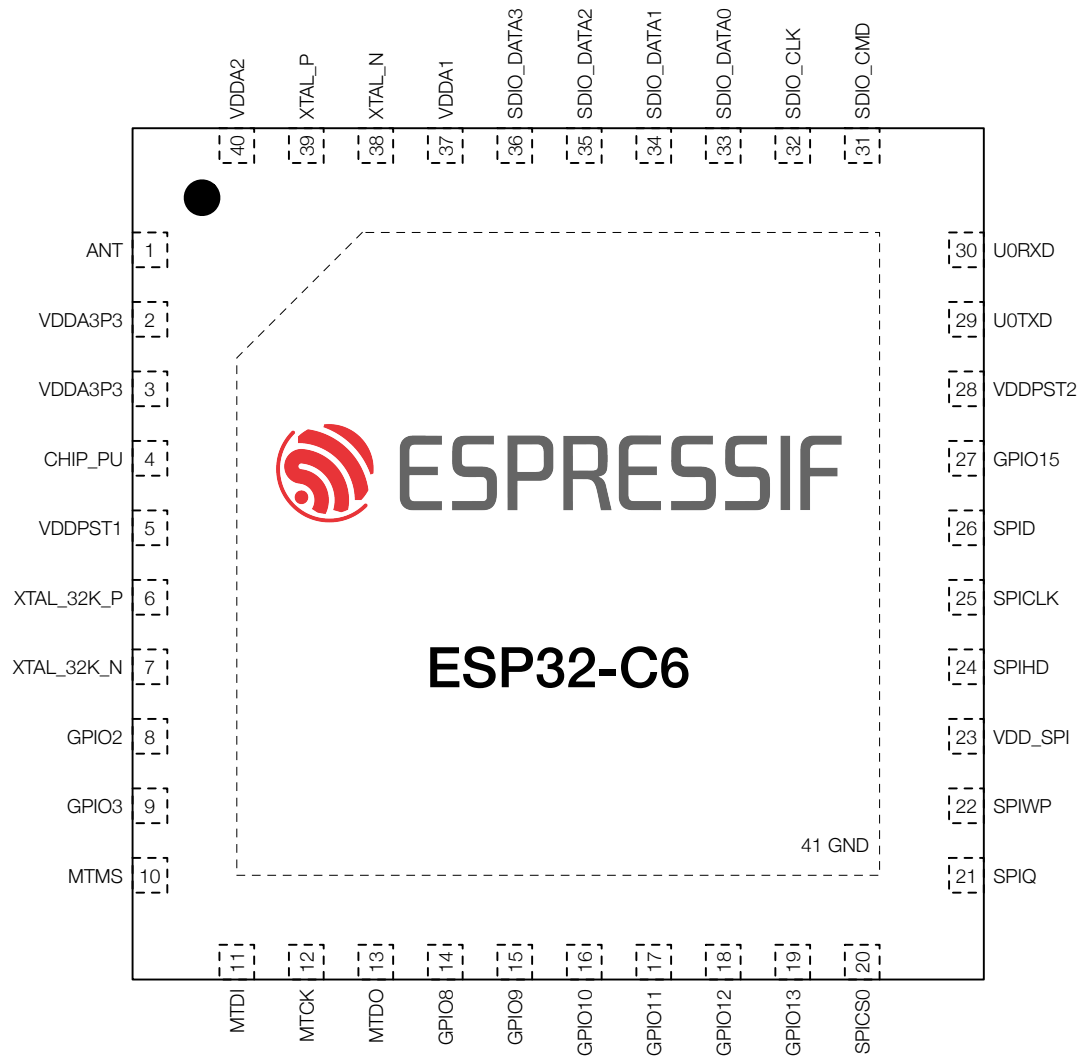


图 2-1. ESP32-C6 管脚布局 (QFN40 封装, 俯视图)

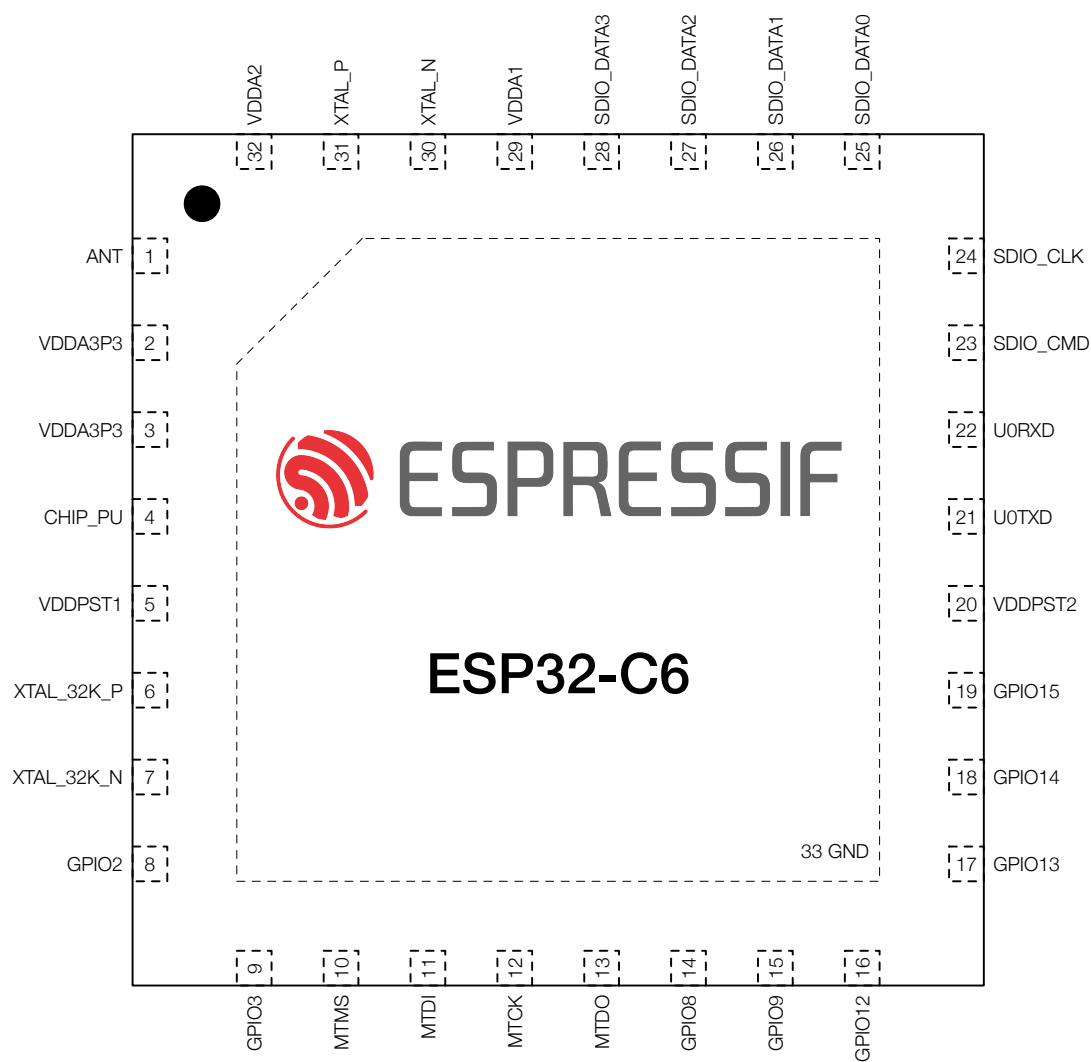


图 2-2. ESP32-C6 管脚布局 (QFN32 封装, 俯视图)

2.2 管脚概述

ESP32-C6 芯片集成了多个需要与外界通讯的外设。由于芯片封装尺寸小、管脚数量有限，传送所有输入输出信号的唯一方法是管脚多路复用。管脚多路复用由软件可编程的寄存器控制。((详见 [《ESP32-C6 技术参考手册》](#) > 章节 *IO MUX* 和 *GPIO* 交换矩阵)。

总体而言，ESP32-C6 芯片的管脚可分为以下几类：

- **IO 管脚**，具有以下预设功能：
 - 每个 IO 管脚都预设了 **IO MUX 和 GPIO 功能** – 见表 2-3 *IO MUX 和 GPIO 管脚功能* 或表 2-4 *IO MUX 和 GPIO 管脚功能*
 - 部分 IO 管脚预设了 **LP IO MUX 功能** – 见表 2-5 *LP IO MUX 功能*
 - 部分管脚预设了 **模拟功能** – 见表 2-6 *模拟功能*
- **模拟管脚**，专用于 **模拟功能** – 见表 2-7 *模拟管脚*
- **电源管脚**，为芯片外设和非电源管脚供电 – 见表 2-8 *电源管脚*

预设功能即每个 IO 管脚直接连接至一组特定的片上外设。运行时，可通过映射寄存器配置连接管脚的外设（详见技术参考手册）。

表 2-1 管脚概述 和表 2-2 管脚概述 说明：

1. 更多信息，详见下文相应章节，或参考[附录 A – ESP32-C6 管脚总览](#)。
2. **加粗**功能为默认启动模式下管脚的默认功能，详见章节 2.6.2 *芯片启动模式控制*。
3. **供电管脚**一栏，由 VDD_SPI 供电的管脚：
 - 电源实际来自给 VDD_SPI 供电的内部电源轨，详见章节 2.5.2 *电源管理*。
4. 除 GPIO12、GPIO13 的管脚默认驱动电流为 40 mA，其余管脚的默认驱动电流均为 20 mA。
5. **管脚配置**一栏为复位时和复位后预设配置缩写：
 - IE – 输入使能
 - WPU – 内部弱上拉电阻使能
 - WPD – 内部弱下拉电阻使能
6. EFUSE_DIS_PAD_JTAG 的值为
 - 0 - 初始默认值，输入使能，内部弱上拉电阻使能 (IE & WPU)
 - 1 - 输入使能 (IE)
7. 输出使能

表 2-1. QFN40 封装管脚概述

管脚 序号	管脚 名称	管脚 类型 ¹	供电 管脚 ³⁻⁵	管脚配置 ^{6,7}		管脚功能 ^{1,2}		
				复位时	复位后	IO MUX	LP IO MUX	模拟
1	ANT	模拟						
2	VDDA3P3	电源						
3	VDDA3P3	电源						

见下页

表 2-1 – 接上页

管脚 序号	管脚 名称	管脚 类型 ¹	供电 管脚 ³⁻⁵	管脚配置 ^{6,7}		管脚功能 ^{1,2}		
				复位时	复位后	IO MUX	LP IO MUX	模拟
4	CHIP_PU	模拟	VDDPST1					
5	VDDPST1	电源						
6	XTAL_32K_P	IO	VDDPST1			IO MUX	LP IO MUX	Analog
7	XTAL_32K_N	IO	VDDPST1			IO MUX	LP IO MUX	Analog
8	GPIO2	IO	VDDPST1	IE	IE	IO MUX	LP IO MUX	Analog
9	GPIO3	IO	VDDPST1	IE	IE	IO MUX	LP IO MUX	Analog
10	MTMS	IO	VDDPST1	IE	IE	IO MUX	LP IO MUX	Analog
11	MTDI	IO	VDDPST1	IE	IE	IO MUX	LP IO MUX	Analog
12	MTCK	IO	VDDPST1		IE, WPU ⁶	IO MUX	LP IO MUX	Analog
13	MTDO	IO	VDDPST1		IE	IO MUX	LP IO MUX	
14	GPIO8	IO	VDDPST2	IE	IE	IO MUX		
15	GPIO9	IO	VDDPST2	IE, WPU	IE, WPU	IO MUX		
16	GPIO10	IO	VDDPST2		IE	IO MUX		
17	GPIO11	IO	VDDPST2		IE	IO MUX		
18	GPIO12	IO	VDDPST2		IE	IO MUX		Analog
19	GPIO13	IO	VDDPST2		IE, WPU	IO MUX		Analog
20	SPICS0	IO	VDD_SPI	WPU	IE, WPU	IO MUX		
21	SPIQ	IO	VDD_SPI	WPU	IE, WPU	IO MUX		
22	SPIWP	IO	VDD_SPI	WPU	IE, WPU	IO MUX		
23	VDD_SPI	电源/IO	—			IO MUX		Analog
24	SPIHD	IO	VDD_SPI	WPU	IE, WPU	IO MUX		
25	SPICLK	IO	VDD_SPI	WPU	IE, WPU	IO MUX		
26	SPID	IO	VDD_SPI	WPU	IE, WPU	IO MUX		
27	GPIO15	IO	VDDPST2	IE	IE	IO MUX		
28	VDDPST2	电源						
29	U0TXD	IO	VDDPST2		WPU ⁷	IO MUX		
30	U0RXD	IO	VDDPST2		IE, WPU	IO MUX		
31	SDIO_CMD	IO	VDDPST2	WPU	IE	IO MUX		
32	SDIO_CLK	IO	VDDPST2	WPU	IE	IO MUX		
33	SDIO_DATA0	IO	VDDPST2	WPU	IE	IO MUX		
34	SDIO_DATA1	IO	VDDPST2	WPU	IE	IO MUX		
35	SDIO_DATA2	IO	VDDPST2	WPU	IE	IO MUX		
36	SDIO_DATA3	IO	VDDPST2	WPU	IE	IO MUX		
37	VDDA1	电源						
38	XTAL_N	模拟						
39	XTAL_P	模拟						
40	VDDA2	电源						
41	GND	电源						

表 2-2. QFN32 封装管脚概述

管脚 序号	管脚 名称	管脚 类型 ¹	供电 管脚 ³⁻⁵	管脚配置 ^{6,7}		管脚功能 ^{1,2}		
				复位时	复位后	IO MUX	LP IO MUX	模拟
1	ANT	模拟						

见下页

表 2-2 – 接上页

管脚 序号	管脚 名称	管脚 类型 ¹	供电 管脚 ³⁻⁵	管脚配置 ^{6,7}		管脚功能 ^{1,2}		
				复位时	复位后	IO MUX	LP IO MUX	模拟
2	VDDA3P3	电源						
3	VDDA3P3	电源						
4	CHIP_PU	模拟	VDDPST1					
5	VDDPST1	电源						
6	XTAL_32K_P	IO	VDDPST1			IO MUX	LP IO MUX	Analog
7	XTAL_32K_N	IO	VDDPST1			IO MUX	LP IO MUX	Analog
8	GPIO2	IO	VDDPST1	IE	IE	IO MUX	LP IO MUX	Analog
9	GPIO3	IO	VDDPST1	IE	IE	IO MUX	LP IO MUX	Analog
10	MTMS	IO	VDDPST1	IE	IE	IO MUX	LP IO MUX	Analog
11	MTDI	IO	VDDPST1	IE	IE	IO MUX	LP IO MUX	Analog
12	MTCK	IO	VDDPST1		IE, WPU ⁶	IO MUX	LP IO MUX	Analog
13	MTDO	IO	VDDPST1		IE	IO MUX	LP IO MUX	
14	GPIO8	IO	VDDPST2	IE	IE	IO MUX		
15	GPIO9	IO	VDDPST2	IE, WPU	IE, WPU	IO MUX		
16	GPIO12	IO	VDDPST2		IE	IO MUX		Analog
17	GPIO13	IO	VDDPST2		IE, WPU	IO MUX		Analog
18	GPIO14	IO	VDDPST2		IE	IO MUX		
19	GPIO15	IO	VDDPST2	IE	IE	IO MUX		
20	VDDPST2	电源						
21	U0TXD	IO	VDDPST2		WPU ⁷	IO MUX		
22	U0RXD	IO	VDDPST2		IE, WPU	IO MUX		
23	SDIO_CMD	IO	VDDPST2	WPU	IE	IO MUX		
24	SDIO_CLK	IO	VDDPST2	WPU	IE	IO MUX		
25	SDIO_DATA0	IO	VDDPST2	WPU	IE	IO MUX		
26	SDIO_DATA1	IO	VDDPST2	WPU	IE	IO MUX		
27	SDIO_DATA2	IO	VDDPST2	WPU	IE	IO MUX		
28	SDIO_DATA3	IO	VDDPST2	WPU	IE	IO MUX		
29	VDDA1	电源						
30	XTAL_N	模拟						
31	XTAL_P	模拟						
32	VDDA2	电源						
33	GND	电源						

2.3 IO 管脚

2.3.1 IO MUX 和 GPIO 管脚功能

ESP32-C6 的管脚可分配表 2-3 IO MUX 和 GPIO 管脚功能 或表 2-4 IO MUX 和 GPIO 管脚功能 列出的任一 IO MUX 功能 (F0-F2)。

每组 IO MUX 功能都有通用输入/输出功能 (如 GPIO0、GPIO1 等)。若分配给一个管脚 GPIO 功能，则该管脚的信号通过 GPIO 交换矩阵传输。GPIO 交换矩阵包含内部信号传输线路，用于映射信号，可以赋予管脚任一 IO MUX 功能。这种映射虽然灵活，但可能影响传输信号的速度和延迟。

表 2-3 IO MUX 和 GPIO 管脚功能 和表 2-4 IO MUX 和 GPIO 管脚功能 说明：

- 1. **加粗**表示默认启动模式下的默认管脚功能，详见章节 2.6.2 芯片启动模式控制。
- 2. **高亮**的单元格，详见章节 2.3.4 GPIO 和 LP GPIO 的限制。
- 3. 每个 IO MUX 功能 (F_n , $n = 0 \sim 2$) 均对应一个“类型”。以下是各个“类型”的含义：
 - I – 输入。O – 输出。T – 高阻。
 - I1 – 输入；如果该管脚分配了 F_n 以外的功能，则 F_n 的输入信号恒为 1。
 - IO – 输入；如果该管脚分配了 F_n 以外的功能，则 F_n 的输入信号恒为 0。
- 4. 功能名称：

GPIO... 通用输入输出，信号通过 GPIO 交换矩阵传输。更多关于 GPIO 交换矩阵的信息，详见 [《ESP32-C6 技术参考手册》](#) > 章节 IO MUX 和 GPIO 交换矩阵。

U...RXD } UART0/1 接收/发送信号。
U...TXD }

SDIO... SDIO 接口信号。

- 5. 功能组（详见表格标识）：
 - a. 用于调试功能的 JTAG 接口。
 - b. 用于调试功能的 UART 接口。
 - c. 用于连接封装内或封装外 flash 的 SPI0/1 接口。参见章节 2.7 芯片与 flash 的管脚对应关系。
 - d. 用于快速 SPI 传输的 SPI2 主接口。其中 FSPICS0 可在主机或从机模式下作为输出或输入信号使用，FSPICS1 ~ FSPICS5 可在主机模式下作为输出信号使用。

表 2-3. QFN40 封装 IO MUX 管脚功能

管脚 序号	IO MUX / GPIO 名称	IO MUX 功能					
		0	类型	1	类型	2	类型
6	GPIO0	GPIO0	I/O/T	GPIO0	I/O/T		
7	GPIO1	GPIO1	I/O/T	GPIO1	I/O/T		
8	GPIO2	GPIO2	I/O/T	GPIO2	I/O/T	FSPIQ	I1/O/T
9	GPIO3	GPIO3 5a	I/O/T	GPIO3	I/O/T		
10	GPIO4	MTMS	I1	GPIO4	I/O/T	FSPIHD	I1/O/T
11	GPIO5	MTDI	I1	GPIO5	I/O/T	FSPIWP	I1/O/T
12	GPIO6	MTCK	I1	GPIO6	I/O/T	FSPICLK	I1/O/T
13	GPIO7	MTDO	O/T	GPIO7	I/O/T	FSPID	I1/O/T
14	GPIO8	GPIO8	I/O/T	GPIO8	I/O/T		
15	GPIO9	GPIO9	I/O/T	GPIO9	I/O/T		
16	GPIO10	GPIO10	I/O/T	GPIO10	I/O/T		
17	GPIO11	GPIO11	I/O/T	GPIO11	I/O/T		
18	GPIO12	GPIO12	I/O/T	GPIO12	I/O/T		
19	GPIO13	GPIO13 5c	I/O/T	GPIO13	I/O/T		
20	GPIO24	SPICS0	O/T	GPIO24	I/O/T		
21	GPIO25	SPIQ	I1/O/T	GPIO25	I/O/T		
22	GPIO26	SPIWP	I1/O/T	GPIO26	I/O/T		
23	GPIO27	GPIO27	I/O/T	GPIO27	I/O/T		

见下页

表 2-3 – 接上页

管脚 序号	IO MUX / GPIO 名称	IO MUX 功能						
		0	5c	类型	1	类型	2	类型
24	GPIO28	SPIHD		I1/O/T	GPIO28	I/O/T		
25	GPIO29	SPICLK		O/T	GPIO29	I/O/T		
26	GPIO30	SPID		I1/O/T	GPIO30	I/O/T		
27	GPIO15	GPIO15	5b	I/O/T	GPIO15	I/O/T		5d
29	GPIO16	U0TXD		O	GPIO16	I/O/T	FSPICS0	I1/O/T
30	GPIO17	U0RXD		I1	GPIO17	I/O/T	FSPICS1	O/T
31	GPIO18	SDIO_CMD		I1/O/T	GPIO18	I/O/T	FSPICS2	O/T
32	GPIO19	SDIO_CLK		I1	GPIO19	I/O/T	FSPICS3	O/T
33	GPIO20	SDIO_DATA0		I1/O/T	GPIO20	I/O/T	FSPICS4	O/T
34	GPIO21	SDIO_DATA1		I1/O/T	GPIO21	I/O/T	FSPICS5	O/T
35	GPIO22	SDIO_DATA2		I1/O/T	GPIO22	I/O/T		
36	GPIO23	SDIO_DATA3		I1/O/T	GPIO23	I/O/T		

表 2-4. QFN32 封装 IO MUX 管脚功能

管脚 序号	IO MUX / GPIO 名称	IO MUX 功能					
		0	类型	1	类型	2	类型
6	GPIO0	GPIO0	I/O/T	GPIO0	I/O/T		
7	GPIO1	GPIO1	I/O/T	GPIO1	I/O/T		5d
8	GPIO2	GPIO2	I/O/T	GPIO2	I/O/T	FSPIQ	I1/O/T
9	GPIO3	GPIO3	5a	I/O/T	GPIO3	I/O/T	
10	GPIO4	MTMS	I1	GPIO4	I/O/T	FSPIHD	I1/O/T
11	GPIO5	MTDI	I1	GPIO5	I/O/T	FSPIWP	I1/O/T
12	GPIO6	MTCK	I1	GPIO6	I/O/T	FSPICLK	I1/O/T
13	GPIO7	MTDO	O/T	GPIO7	I/O/T	FSPID	I1/O/T
14	GPIO8	GPIO8	I/O/T	GPIO8	I/O/T		
15	GPIO9	GPIO9	I/O/T	GPIO9	I/O/T		
16	GPIO12	GPIO12	I/O/T	GPIO12	I/O/T		
17	GPIO13	GPIO13	I/O/T	GPIO13	I/O/T		
18	GPIO14	GPIO14	I/O/T	GPIO14	I/O/T		
19	GPIO15	GPIO15	5b	I/O/T	GPIO15	I/O/T	5d
21	GPIO16	U0TXD	O	GPIO16	I/O/T	FSPICS0	I1/O/T
22	GPIO17	U0RXD	I1	GPIO17	I/O/T	FSPICS1	O/T
23	GPIO18	SDIO_CMD	I1/O/T	GPIO18	I/O/T	FSPICS2	O/T
24	GPIO19	SDIO_CLK	I1	GPIO19	I/O/T	FSPICS3	O/T
25	GPIO20	SDIO_DATA0	I1/O/T	GPIO20	I/O/T	FSPICS4	O/T
26	GPIO21	SDIO_DATA1	I1/O/T	GPIO21	I/O/T	FSPICS5	O/T
27	GPIO22	SDIO_DATA2	I1/O/T	GPIO22	I/O/T		
28	GPIO23	SDIO_DATA3	I1/O/T	GPIO23	I/O/T		

2.3.2 LP IO MUX 功能

LP IO MUX 功能在 HP 数字系统关闭时激活，从而节省功耗。LP IO MUX 的功能及数据的输入/输出由 LP CPU 配置。

表 2-5 LP IO MUX 功能 说明：

- 1. **加粗**表示默认启动模式下的默认管脚功能，详见章节 2.6.2 芯片启动模式控制。
- 2. **高亮**的单元格，详见章节 2.3.4 GPIO 和 LP GPIO 的限制。
- 3. 功能名称：
 - LP_GPIO... 由 LP CPU 配置的通用输入/输出。
 - LP_UART... LP UART 功能。
 - LP_I2C... LP I2C 功能。

表 2-5. LP IO MUX 功能

管脚 序号	LP IO 名称	LP IO MUX 功能	
		0	1
6	LP_GPIO0	LP_GPIO0	LP_UART_DTRN
7	LP_GPIO1	LP_GPIO1	LP_UART_DSRN
8	LP_GPIO2	LP_GPIO2	LP_UART_RTSN
9	LP_GPIO3	LP_GPIO3	LP_UART_CTSN
10	LP_GPIO4	LP_GPIO4	LP_UART_RXD
11	LP_GPIO5	LP_GPIO5	LP_UART_TXD
12	LP_GPIO6	LP_GPIO6	LP_I2C_SDA
13	LP_GPIO7	LP_GPIO7	LP_I2C_SCL

2.3.3 模拟功能

模拟功能可在任何功耗模式下运行。

表 2-6 模拟功能 说明：

- 1. **加粗**表示 SPI Boot 模式下默认管脚功能。
- 2. **高亮**的单元格，详见章节 2.3.4 GPIO 和 LP GPIO 的限制。
- 3. 功能名称：
 - XTAL_32K_P } 连接 ESP32-C6 有源晶振的外部 32 kHz 时钟输入/输出。
 - XTAL_32K_N } P/N 指差分时钟负极/正极端。
 - ADC1_CH... ADC1 的模拟数字转换通道。
 - USB_D- } USB 串口/JTAG 功能。USB 信号为差分信号，通过一对 D+ 和 D- 线传
 - USB_D+ } 输。

表 2-6. 模拟功能

QFN40 管脚序号	QFN32 管脚序号	模拟 IO 名称	模拟功能	
			0	1
6	6	GPIO0	XTAL_32K_P	ADC1_CH0
7	7	GPIO1	XTAL_32K_N	ADC1_CH1
8	8	GPIO2		ADC1_CH2
9	9	GPIO3		ADC1_CH3
10	10	GPIO4		ADC1_CH4
11	11	GPIO5		ADC1_CH5
12	12	GPIO6		ADC1_CH6
18	16	GPIO12	USB_D-	
19	17	GPIO13	USB_D+	
23	—	GPIO27	VDD_SPI	

2.3.4 GPIO 和 LP GPIO 的限制

ESP32-C6 的所有 IO 管脚都有 GPIO 功能，部分还具有 LP GPIO 功能。不过，所有管脚都已多路复用，有其他重要功能。选择用于通用输入输出的管脚时应当考虑这一点。

章节 2.3 [IO 管脚](#) 的表格中，部分管脚功能有 **高亮** 标记。推荐优先使用没有高亮的 GPIO 或 LP GPIO 管脚。如需更多管脚，请谨慎选择高亮的 GPIO 或 LP GPIO 管脚，避免与重要功能冲突。

高亮的 IO 管脚有以下重要功能：

- **GPIO** – 用于与 flash 通讯，不建议作其他用途。更多信息，详见章节 2.7 [芯片与 flash 的管脚对应关系](#)。
- **GPIO** – 具有以下重要功能之一：
 - **Strapping 管脚** – 启动时逻辑电平需为特定值。详见章节 2.6 [Strapping 管脚](#)。
 - **USB_D+/-** – 默认情况下连接 USB 串口/JTAG 控制器。此类管脚需重新配置，方可用作 GPIO。
 - **JTAG 接口** – 通常用于调试功能。详见表 2-3 [IO MUX 和 GPIO 管脚功能](#) 或表 2-4 [IO MUX 和 GPIO 管脚功能](#) 的说明 5a。要释放这类管脚，可用 USB 串口/JTAG 控制器的 USB_D+/- 功能代替。详见章节 2.6.4 [JTAG 信号源控制](#)。
 - **UART 接口** – 通常用于调试功能。详见表 2-3 [IO MUX 和 GPIO 管脚功能](#) 或表 2-4 [IO MUX 和 GPIO 管脚功能](#) 的说明 5b。

附录 A – [ESP32-C6 管脚总览](#) 也可参考。

2.4 模拟管脚

表 2-7. 模拟管脚

QFN40 管脚序号	QFN32 管脚序号	管脚 名称	管脚 类型	管脚 功能
1	1	ANT	I/O	射频输入和输出
4	4	CHIP_PU	—	高电平：芯片使能（上电）； 低电平：芯片关闭（掉电）； 注意不能让 CHIP_PU 管脚浮空
38	30	XTAL_N	—	连接芯片有源晶振或无源晶振的外部时钟输入/输出。 P/N 指差分时钟负极/正极端。
39	31	XTAL_P	—	

2.5 电源

2.5.1 电源管脚

表 2-8 电源管脚 列举了为芯片供电的电源管脚。

表 2-8. 电源管脚

QFN40 管脚序号	QFN32 管脚序号	管脚 名称	方向	电源 ^{1,2}	
				电源域 / 其他	IO 管脚 ⁴
2	2	VDDA3P3	输入	模拟电源域	
3	3	VDDA3P3	输入	模拟电源域	
5	5	VDDPST1	输入	LP 数字/部分模拟管脚电源域	LP IO
23	—	VDD_SPI ³	输入	封装内 flash （备用电源线）	
			输出	封装内和封装外 flash	
28	20	VDDPST2	输入	数字电源域，给 HP 数字域供电	HP IO
37	29	VDDA1	输入	模拟电源域	
40	32	VDDA2	输入	模拟电源域	
41	33	GND	—	外部接地	

¹ 请结合章节 2.5.2 电源管理 阅读。
² 电压、电流的推荐值和最大值，详见章节 4.1 绝对最大额定值 和章节 4.2 建议电源条件。
³ 配置 VDD_SPI 为输入或输出，请参考 《ESP32-C6 技术参考手册》> 章节 低功耗管理。
⁴ LP IO 管脚即由 VDDPST1 供电的管脚，如图 2-3 ESP32-C6 电源管理 所示，也可参考表 2-3 IO MUX 和 GPIO 管脚功能 或表 2-4 IO MUX 和 GPIO 管脚功能 > 供电管脚一栏所示。

2.5.2 电源管理

电源管理如图 2-3 ESP32-C6 电源管理 所示。

芯片上的元器件通过电压稳压器供电。

表 2-9. 电压稳压器

电压稳压器	输出	电源
HP	1.1 V	HP 电源域
LP	1.1 V	LP 电源域

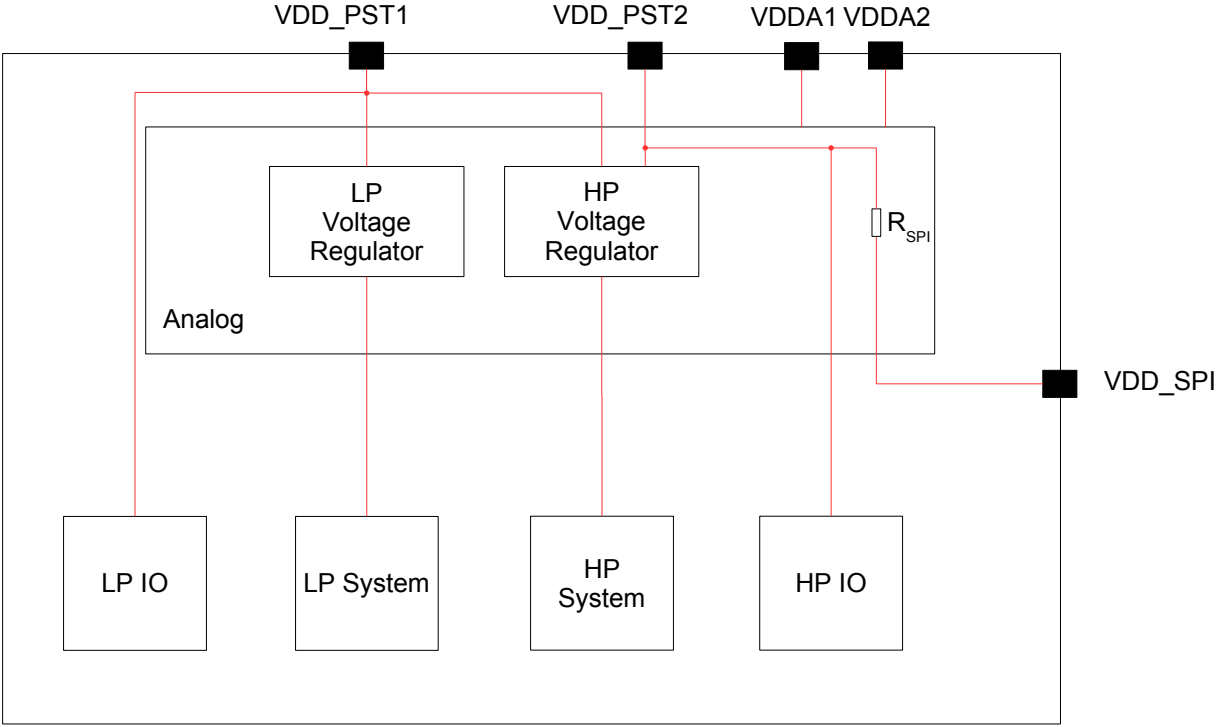


图 2-3. ESP32-C6 电源管理

2.5.3 芯片上电和复位

芯片上电后，其电源轨需要一点时间方可稳定。之后，用于上电和复位的管脚 CHIP_PU 拉高，激活芯片。更多关于 CHIP_PU 及上电和复位时序的信息，请见图 2-4 和表 2-10。

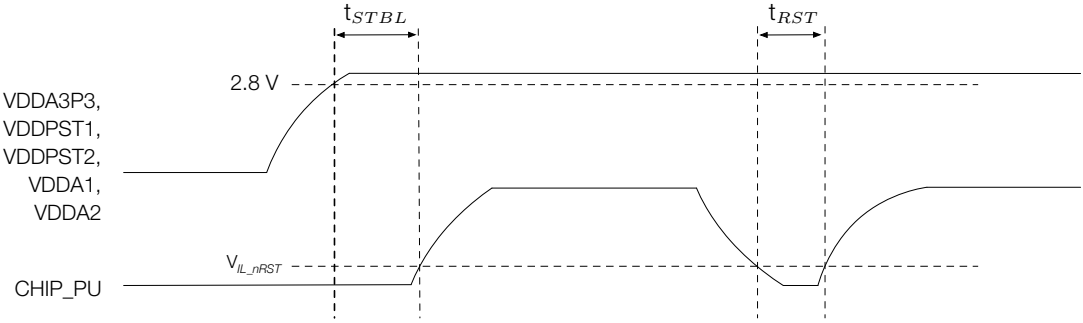


图 2-4. 上电和复位时序参数图

表 2-10. 上电和复位时序参数说明

参数	说明	最小值 (μs)
t_{STBL}	CHIP_PU 管脚拉高激活芯片前, VDDA3P3、VDDPST1、VDDPST2、VDDA1 和 VDDA2 达到稳定所需的时间	50
t_{RST}	CHIP_PU 电平低于 V_{IL_nRST} (具体数值参考表 4-4) 从而复位芯片的时间	50

2.6 Strapping 管脚

芯片每次上电或复位时，都需要一些初始配置参数，如加载芯片的启动模式等。这些参数通过 strapping 管脚控制。复位放开后，strapping 管脚和普通 IO 管脚功能相同。

芯片复位时，strapping 管脚在复位时控制以下参数：

- **SDIO 输入采样沿和输出驱动沿** – MTMS 和 MTDI
- **芯片启动模式** – GPIO8 和 GPIO9
- **ROM 代码日志打印** – GPIO8
- **JTAG 信号源** – GPIO15

GPIO9 在芯片复位时连接芯片内部的弱上拉电阻。如果 GPIO9 管脚没有外部连接或者连接的外部线路处于高阻抗状态，内部弱上拉将决定 GPIO9 的默认值。

表 2-11. Strapping 管脚默认配置

Strapping 管脚	默认配置	值
MTMS	浮空	–
MTDI	浮空	–
GPIO8	浮空	–
GPIO9	上拉	1
GPIO15	浮空	–

要改变 strapping 管脚的值，可以连接外部下拉/上拉电阻。如果 ESP32-C6 用作主机 MCU 的从设备，strapping 管脚的电平也可通过主机 MCU 控制。

所有 strapping 管脚都有锁存器。系统复位时，锁存器采样并存储相应 strapping 管脚的值，一直保持到芯片掉电或关闭。锁存器的状态无法用其他方式更改。因此，strapping 管脚的值在芯片工作时一直可读取，并可在芯片复位后作为普通 IO 管脚使用。

Strapping 管脚的时序参数包括 建立时间和 保持时间。更多信息，详见表 2-12 和图 2-5。

表 2-12. Strapping 管脚的时序参数说明

参数	说明	最小值 (ms)
t_{SU}	建立时间，即拉高 CHIP_PU 激活芯片前，电源轨达到稳定所需的时间	0
t_H	保持时间，即 CHIP_PU 已拉高、strapping 管脚变为普通 IO 管脚开始工作前，可读取 strapping 管脚值的时间	3

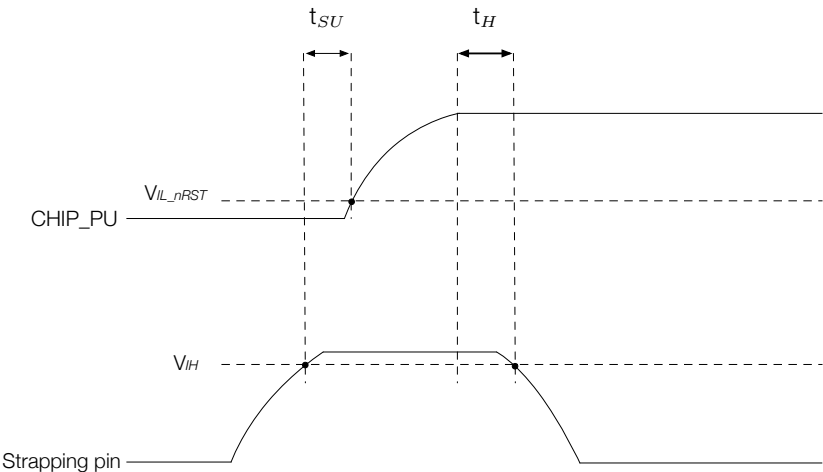


图 2-5. Strapping 管脚的时序参数图

2.6.1 SDIO 输入采样沿和输出驱动沿控制

MTMS 和 MTDI 管脚可用于调节 SDIO 输入采样沿和输出驱动沿。详见表 2-13 SDIO 输入采样沿/输出驱动沿控制。

表 2-13. SDIO 输入采样沿/输出驱动沿控制

MTMS	MTDI	沿控制
– (浮空)	– (浮空)	默认配置
0	0	下降沿采样下降沿输出
0	1	下降沿采样上升沿输出
1	0	上升沿采样下降沿输出
1	1	上升沿采样上升沿输出

2.6.2 芯片启动模式控制

复位释放后，GPIO8 和 GPIO9 共同决定启动模式。详见表 2-14 芯片启动模式控制。

表 2-14. 芯片启动模式控制

启动模式	GPIO8	GPIO9
默认配置	– (浮空)	1 (上拉)
SPI Boot (默认)	任意值	1
Download Boot	1	0
无效组合 ¹	0	0

¹ 该组合会触发意外行为，应当避免。

2.6.3 ROM 日志打印控制

系统启动过程中，ROM 代码日志可打印至：

- **USB 串口/JTAG 控制器。**此时，EFUSE_DIS_USB_SERIAL_JTAG_ROM_PRINT 需为 0 且 USB 串口/JTAG 控制器需使能。

- **UART0**。此时,需将 EFUSE_DIS_USB_SERIAL_JTAG_ROM_PRINT 置 1。EFUSE_UART_PRINT_CONTROL 和 GPIO8 控制 ROM 日志打印,如表 2-15 ROM 日志打印控制 所示。

表 2-15. ROM 日志打印控制

eFuse ¹	GPIO8	ROM 日志打印
0	忽略	始终使能
1	0	使能
	1	关闭
2	0	关闭
	1	使能
3	忽略	始终关闭

¹ eFuse: EFUSE_UART_PRINT_CONTROL

2.6.4 JTAG 信号源控制

在系统启动早期阶段,GPIO15 可用于控制 JTAG 信号源。该管脚没有内部上下拉电阻, strapping 的值必须由不处于高阻抗状态的外部电路控制。

如表 2-16 所示,GPIO15 与 EFUSE_DIS_PAD_JTAG、EFUSE_DIS_USB_JTAG 和 EFUSE_JTAG_SEL_ENABLE 共同控制 JTAG 信号源。

表 2-16. JTAG 信号源控制

eFuse 1 ^a	eFuse 2 ^b	eFuse 3 ^c	GPIO15	JTAG 信号源
0	0	0	忽略	USB 串口/JTAG 控制器
		1	0	JTAG 管脚 MTDI、MTCK、MTMS 和 MTDO
			1	USB 串口/JTAG 控制器
0	1	忽略	忽略	JTAG 管脚 MTDI、MTCK、MTMS 和 MTDO
1	0	忽略	忽略	USB 串口/JTAG 控制器
1	1	忽略	忽略	JTAG 关闭

^a eFuse 1: EFUSE_DIS_PAD_JTAG

^b eFuse 2: EFUSE_DIS_USB_JTAG

^c eFuse 3: EFUSE_JTAG_SEL_ENABLE

2.7 芯片与 flash 的管脚对应关系

表 2-17 列出了所有 SPI 模式下芯片与封装外 flash 管脚的推荐连接关系。

封装内带有 flash 的芯片变型（即 QFN32 封装版本，见表 1-1 型号对比），与封装内 flash 连接的管脚未引出，但连接关系也可参考表 2-17。

更多关于 SPI 控制器的信息，可参考章节 3.4.2 串行外设接口 (SPI)。

注意：

不建议将连接 flash 的管脚用于其他用途。

表 2-17. QFN40 封装芯片与封装外 flash/PSRAM 的管脚对应关系

QFN40 管脚序号	管脚名称	单线 SPI Flash	双线 SPI Flash	四线 SPI Flash
25	SPICLK	CLK	CLK	CLK
20	SPICS0	CS#	CS#	CS#
26	SPID	MOSI	SIO0	SIO0
21	SPIQ	MISO	SIO1	SIO1
22	SPIWP	WP#		SIO2
24	SPIHD	HOLD#		SIO3

¹ SIO：串行输入输出 (Serial Data Input and Output)

3 功能描述

本章描述 ESP32-C6 的各个功能模块。

3.1 CPU 和存储

3.1.1 HP CPU

ESP32-C6 搭载一个高性能 RISC-V 32 位处理器，具有以下特性：

- 四级流水线架构，支持 160 MHz 的时钟频率
- [RV32IMAC](#) ISA (指令集架构)
- 支持 32 位乘法器、32 位除法器
- 支持最多 28 个向量中断，共 15 个优先级
- 支持最多 4 个硬件断点/观察点
- 支持最多 16 个 PMP/PMA 区域
- 用于调试的 JTAG 接口
- 支持 RISC-V 调试规范 v0.13
- 支持 RISC-V Trace 规范 v1.0

3.1.2 LP CPU

ESP32-C6 搭载一个低功耗 RISC-V 32 位处理器。LP CPU 可以用于在正常工作模式下协助 HP CPU，也可以用于在系统休眠时代替 HP CPU 来执行任务。LP CPU 和 LP 存储器在 Deep-sleep 模式下仍保持工作状态。因此，开发者可以将 LP CPU 的程序存放在 LP 存储器中，使其能够在 Deep-sleep 模式下访问 LP IO、LP 外设、Real-Time 定时器。

LP CPU 具有以下特性：

- 二级流水线架构，支持最高 20 MHz 的时钟频率
- [RV32IMAC](#) ISA (指令集架构)
- 32 个 32 位通用寄存器
- 支持 32 位乘法器、32 位除法器
- 支持中断
- 支持最多 2 个硬件断点/观察点
- 支持 JTAG 调试
- 支持 RISC-V 调试规范 v0.13
- 支持被主 CPU、专用定时器、LP IO 启动

3.1.3 片上存储

ESP32-C6 片上存储包括：

- **320 KB 的 ROM**：用于程序启动和内核功能调用
- **HP 存储器**：为 512 KB 的 SRAM，用于数据和指令存储
- **LP 存储器**：为 16 KB 的 SRAM，可被 HP CPU 或 LP CPU 访问，在 Deep-sleep 模式下可以保存数据
- **4 Kbit 的 eFuse**：其中 1792 位保留给您使用，例如用于存储密钥和设备 ID
- **合封 flash**：不同型号有区别，详见章节 1 [ESP32-C6 系列型号对比](#)

3.1.4 外部 flash

ESP32-C6 支持以 SPI、Dual SPI、Quad SPI、QPI 等接口形式连接 flash。

CPU 的指令空间、只读数据空间可以映射到外部 flash，外部 flash 可以最大支持 16 MB。ESP32-C6 支持基于 XTS-AES 的硬件加解密功能，从而保护开发者 flash 中的程序和数据。

通过高速缓存，ESP32-C6 一次最多可以同时有：

- 16 MB 的指令空间以 64 KB 的块映射到 flash，支持 32 位取指
- 16 MB 的数据空间以 64 KB 的块映射到 flash，支持 8 位、16 位和 32 位读取

说明：

ESP32-C6 芯片启动完成后，软件可以自定义片外 flash 到 CPU 地址空间的映射。

3.1.5 存储器映射

ESP32-C6 的地址映射结构如图 3-1 所示。

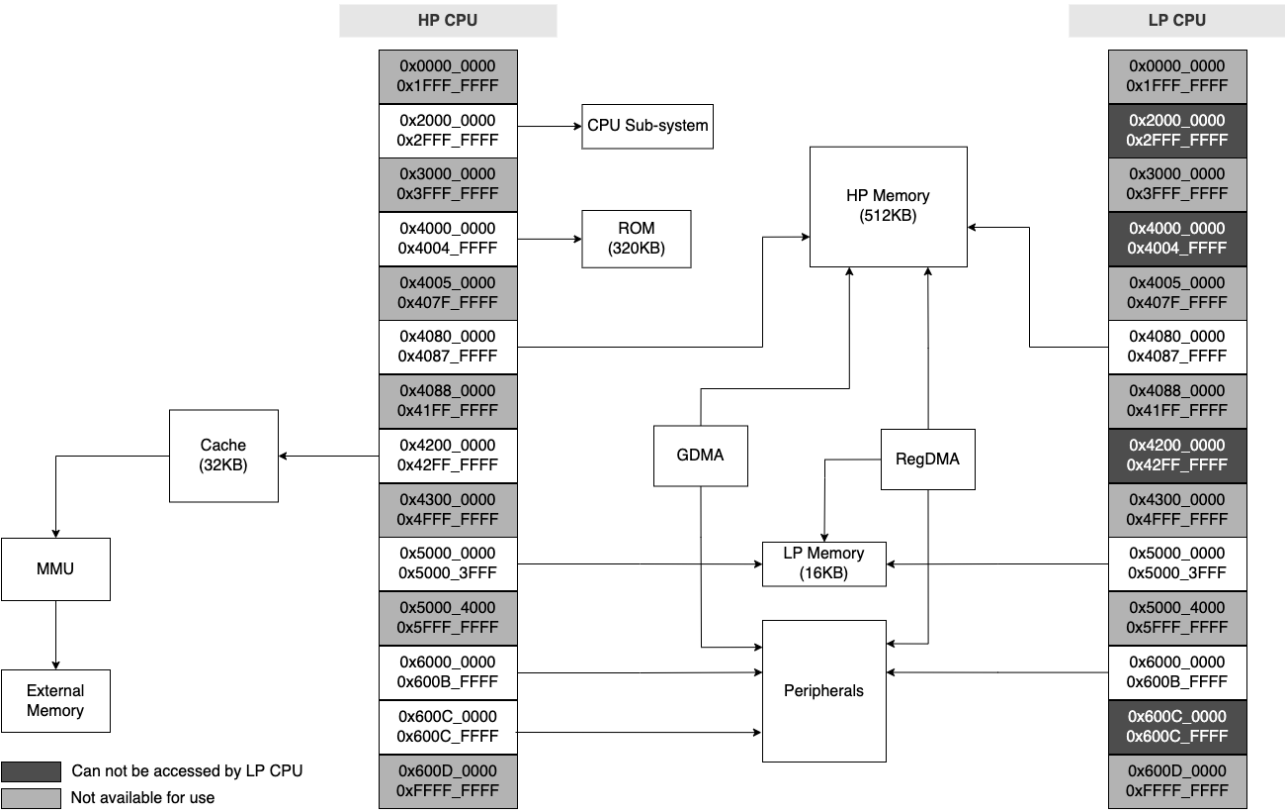


图 3-1. 地址映射结构

3.1.6 Cache

ESP32-C6 采用四路组相连只读 cache 结构，具有以下特性：

- cache 的大小为 32 KB
- 支持 pre-load 功能
- 支持 lock 功能
- 支持关键字优先 (critical word first) 和提前重启 (early restart)

3.1.7 TEE 控制器

ESP32-C6 集成 TEE (Trusted Execution Environment) 控制器来配置和扩展系统中 Master 的安全模式，具有以下特性：

- 可配置 32 个 Master 的安全模式
- 可配置四种安全模式，分别为 TEE_MODE、REE_MODE0、REE_MODE1 和 REE_MODE2，TEE_MODE 的安全级别最高
- 可被处于 TEE 安全模式下的主 Master 访问

3.1.8 访问权限管理 (APM)

ESP32-C6 集成 APM (Access Permission Management) 模块实现访问的权限管理，APM 根据总线上携带的信息，和预先配置进行对比，判断是否阻止访问，具有以下特性：

- 支持 16 个区域地址范围可配
- 支持中断
- 支持异常信息记录
- 可被处于 TEE 安全模式下的主 Master 访问

3.1.9 超时保护

ESP32-C6 集成超时保护模块避免总线访问卡死的情况（共有三个超时模块，分别在 CPU 外设、APB 外设和 LP 外设中），具有以下特性：

- 最大可配置 65535 个超时周期
- 支持中断
- 支持异常信息记录

3.2 系统时钟

3.2.1 CPU 时钟

CPU 时钟有三种可能的时钟源：

- 外置主晶振时钟
- 内置快速 RC 振荡器时钟（通常约为 20 MHz，频率可调节）
- PLL 时钟

应用程序可以在外置主晶振、PLL 时钟和内置快速 RC 振荡器时钟中选择一个作为时钟源。根据不同的应用程序，被选择的时钟源直接或在分频之后驱动 CPU 时钟。时钟源为 PLL 时，时钟频率不可超过 160 MHz。CPU 一旦发生复位后，CPU 的时钟源默认选择为外置主晶振时钟，且分频系数为 1。

说明：

ESP32-C6 必须有外部主晶振时钟才可运行。

3.2.2 低功耗时钟

低功耗慢速时钟应用于 RTC 计数器、RTC 看门狗和电源管理单元 (PMU)，有 4 种可能的时钟源：

- 内置低速 RC 振荡器 (通常为 32 kHz，频率可调节)
- 内置慢速 RC 振荡器 (通常为 150 kHz，频率可调节)
- 外置低速 (32 kHz) 晶振时钟
- 外接 IO 时钟 (由外部时钟源通过数字 IO 直接输入时钟)

低功耗快速时钟应用于低功耗外设和传感器控制器，有 2 种可能的时钟源：

- 外置主晶振二分频时钟
- 内置快速 RC 振荡器时钟 (通常为 20 MHz，频率可调节)

3.3 模拟外设

3.3.1 模/数转换器 (ADC)

ESP32-C6 集成了一个 12 位 SAR ADC，共支持 7 个模拟通道输入。

ADC 可用 GPIO 管脚，详见表 3-1。

3.3.2 温度传感器

温度传感器生成一个随温度变化的电压。内部 ADC 将传感器电压转化为一个数字量。

温度传感器的测量范围为 -40 °C 到 125 °C。温度传感器一般只适用于监测芯片内部温度的变化，该温度值会随着微控制器时钟频率或 IO 负载的变化而变化。一般来讲，芯片内部温度会高于环境温度。

3.4 数字外设

3.4.1 通用异步收发器 (UART)

ESP32-C6 有三个 UART 接口，即 UART0，UART1 和 LP UART。三个 UART 均支持 CTS 和 RTS 信号的硬件流控以及软件流控 (XON 和 XOFF)。

UART0 和 UART1 支持异步通信 (RS232 和 RS485) 和 IrDA，通信速率可达到 5 Mbps。UART0 和 UART1 接口通过共用的 UHCI0 接口 (即通用主机控制接口) 与 GDMA 相连，可被 GDMA 访问或者 CPU 直接访问。

LP UART 仅支持异步通信 (RS232)，通信速率可达到 1.25 Mbps。LP UART 只支持 CPU 直接访问。

UART 可用 GPIO 管脚，详见表 3-1。

3.4.2 串行外设接口 (SPI)

ESP32-C6 共有三个 SPI (SPI0、SPI1 和 SPI2)。SPI0 和 SPI1 可以配置成 SPI 存储器模式，SPI2 可以配置成通用 SPI 模式。

- **SPI 存储器 (SPI Memory) 模式**

SPI 存储器模式 (SPI0 和 SPI1) 用于连接 SPI 接口的外部存储器。SPI 存储器模式下数据传输长度以字节为单位，最高支持四线 STR 读写操作。时钟频率可配置，支持的最高时钟频率为 120 MHz。

- **SPI2 通用 SPI (GP-SPI) 模式**

SPI2 既可以配置成主机模式，又可以配置成从机模式。主机模式和从机模式均支持双线全双工和单线、双线或四线半双工通信。通用 SPI 的主机时钟频率可配置；数据传输长度以字节为单位；时钟极性 (CPOL) 和相位 (CPHA) 可配置；可连接 GDMA 通道。

- 在主机模式下，时钟频率最高为 80 MHz，支持 SPI 传输的四种时钟模式。
- 在从机模式下，时钟频率最高为 60 MHz，也支持 SPI 传输的四种时钟模式。

ESP32-C6 和外部 flash 芯片的推荐连接关系详见表 2-17 芯片与 flash 的管脚对应关系。

SPI 可用 GPIO 管脚，详见表 3-1。

3.4.3 I2C 接口

ESP32-C6 有一个 I2C 和一个 LP I2C 总线接口，根据您的配置，I2C 总线接口可以用作 I2C 主机或从机模式。LP I2C 总线接口固定用作 I2C 主机模式。I2C 和 LP I2C 接口支持：

- 标准模式 (100 Kbit/s)
- 快速模式 (400 Kbit/s)
- 速度最高可达 800 Kbit/s，但受制于 SCL 和 SDA 上拉强度
- 7 位寻址模式和 10 位寻址模式
- 双寻址模式
- 7 位广播地址

您可以配置指令寄存器来控制 I2C 接口，从而实现更多灵活的应用。

I2C 可用 GPIO 管脚，详见表 3-1。

3.4.4 I2S 接口

ESP32-C6 有一个标准 I2S 接口，可以以主机或从机模式，在全双工或半双工模式下工作，并且可被配置为 I2S 串行 8 位、16 位、24 位、32 位的收发数据模式，支持频率从 10 kHz 到 40 MHz 的 BCK 时钟。

I2S 接口连接 GDMA 控制器。支持 TDM Philips、TDM MSB 对齐、TDM PCM 标准、PDM 标准以及 PCM 转 PDM TX 接口。

I2S 可用 GPIO 管脚，详见表 3-1。

3.4.5 脉冲计数控制器 (PCNT)

ESP32-C6 的脉冲计数控制器 (PCNT) 通过七种模式捕捉脉冲并对脉冲边沿计数，具有以下特性：

- 四个脉冲计数控制器（单元），各自独立工作，计数范围是 1 ~ 65535

- 每个单元有两个独立的通道，共用一个脉冲计数控制器
- 所有通道均有输入脉冲信号（如 sig_ch0_un）和相应的控制信号（如 ctrl_ch0_un）
- 滤波器独立工作，过滤每个单元输入脉冲信号（sig_ch0_un 和 sig_ch1_un）控制信号（ctrl_ch0_un 和 ctrl_ch1_un）的毛刺
- 每个通道参数如下：
 1. 选择在输入脉冲信号的上升沿或下降沿计数
 2. 在控制信号为高电平或低电平时可将计数模式配置为递增、递减或停止计数
- 最大脉冲频率：40 MHz

PCNT 可用 GPIO 管脚，详见表 3-1。

3.4.6 USB 串口/JTAG 控制器

ESP32-C6 集成一个 USB 串口/JTAG 控制器，具有以下特性：

- 包含 CDC-ACM 虚拟串口及 JTAG 适配器功能
- 兼容 USB 2.0 全速标准，传输速度最高可达 12 Mbit/s（注意，该控制器不支持 480 Mbit/s 的高速传输模式）
- 可编程嵌入式/外部 flash
- 利用紧凑的 JTAG 指令，支持 CPU 调试
- 芯片内部集成的全速 USB PHY

USB 串口/JTAG 可用 GPIO 管脚，详见表 3-1。

3.4.7 TWAI[®] 控制器

ESP32-C6 带有两个 TWAI[®] 控制器，具有如下特性：

- 兼容 ISO 11898-1 协议（CAN 规范 2.0）
- 支持标准帧格式（11 位 ID）和扩展帧格式（29 位 ID）
- 比特率从 1 Kbit/s 到 1 Mbit/s
- 多种操作模式：正常模式、只听模式和自测模式（传输无需应答）
- 64 字节接收 FIFO
- 数据接收过滤器（支持单过滤器和双过滤器模式）
- 错误检测与处理：错误计数器、可配置错误报警阈值、错误代码记录和仲裁丢失记录、收发器自动待机功能

TWAI[®] 可用 GPIO 管脚，详见表 3-1。

3.4.8 SDIO 2.0 从机控制器

ESP32-C6 集成了符合工业标准 SDIO 2.0 规格的 SD 设备接口，并允许主机控制器使用 SDIO 总线协议访问 SoC 设备。主机可以直接访问 SDIO 接口的寄存器并通过使用 DMA 引擎访问设备中的共享内存，从而不需要处理器内核即可使性能最优化。

SDIO2.0 从机控制器具有如下特性：

- 时钟范围为 0 至 50 MHz
- 支持 SPI、1 位 SDIO 和 4 位 SDIO 的传输模式
- 采样和驱动的时钟边沿可配置
- 主机可直接访问的专用寄存器
- 可中断主机，启动数据传输
- 支持自动填充 SDIO 总线上的发送数据，同样支持自动丢弃 SDIO 总线上的填充数据
- 字节块大小可达 512 字节
- 主机与从机间有中断向量可以相互中断对方
- 用于数据传输的 DMA

SDIO 可用 GPIO 管脚，详见表 3-1。

3.4.9 LED PWM 控制器

LED PWM 控制器可以用于生成六路独立的数字波形，具有如下特性：

- 波形的周期和占空比可配置，占空比精确度可达 20 位
- 多种时钟源选择，包括 80 MHz PLL 时钟、外置主晶振时钟、内部快速 RC 振荡器时钟
- 可在低功耗模式 (Light-sleep mode) 模式下工作
- 支持硬件自动步进式地增加或减少占空比，可用于 LED RGB 彩色梯度发生器
- 每个 PWM 生成器包含 16 个占空比渐变区间，用于生成占空比伽玛曲线渐变的信号。每个区间都可以独立配置占空比变化方向（增加或减少）、变化步长、变化次数以及变化频率

LED PWM 可用 GPIO 管脚，详见表 3-1。

3.4.10 电机控制脉宽调制器 (MCPWM)

ESP32-C6 包含一个电机控制脉宽调制器 (MCPWM)，可以用于驱动数字马达和智能灯。MCPWM 外设包含一个时钟分频器（预分频器）、三个 PWM 定时器、三个 PWM 操作器和一个捕捉模块。

PWM 定时器用于生成定时参考。PWM 操作器将根据定时参考生成所需的波形。通过配置，任一 PWM 操作器可以使用任一 PWM 定时器的定时参考。不同的 PWM 操作器可以使用相同的 PWM 定时器的定时参考来产生 PWM 信号。此外，不同的 PWM 操作器也可以使用不同的 PWM 定时器的值来生成单独的 PWM 信号。不同的 PWM 定时器也可进行同步。

MCPWM 可用 GPIO 管脚，详见表 3-1。

3.4.11 红外遥控器 (RMT)

红外遥控器 (RMT) 支持双通道的红外发射和双通道的红外接收。通过程序控制脉冲波形，遥控器可以支持多种红外协议和单线协议。四个通道共用一个 192×32 位的存储模块来存放收发的波形。

RMT 可用 GPIO 管脚，详见表 3-1。

3.4.12 并行 IO (PARLIO) 控制器

ESP32-C6 带有一个 PARLIO 控制器，该外设用于传输并行数据，包含接受和发送两个模块，并连接 GDMA 控制器。全双工模式下最多支持 8 位宽并行数据的接收和发送，半双工模式下最多支持 16 位宽并行数据的接收或者发送。该外设具有以下特性：

- 接收/发送模块支持多种时钟源选择以及时钟分频，最大时钟频率为 40 MHz
- 接收模块支持对输入时钟取反，发送模块支持对输出时钟取反
- 支持 1/2/4/8/16 位宽的数据接收/发送
- 支持 1/2/4 位宽模式下的接收/发送数据比特采集顺序转换
- 接收模块支持多种接收数据采集模式
- 接收模块支持多种 GDMA EOF 信号生成模式

PARLIO 可用 GPIO 管脚，详见表 3-1。

3.4.13 通用 DMA 控制器 (GDMA)

ESP32-C6 包含一个六通道的通用 DMA 控制器（简称 GDMA），包括三个发送通道和三个接收通道，每个通道之间相互独立。这六个通道被具有 DMA 功能的外设所共享，通道之间支持可配置固定优先级。

通用 DMA 控制器基于链表来实现对数据收发的控制，并支持外设与存储器之间及存储器与存储器之间的高速数据传输。每个通道支持访问片内 RAM。

ESP32-C6 中有七个外设具有 DMA 功能，这七个外设是 SPI2、UHCIO、I2S、AES、SHA、ADC 和 PARLIO。

3.4.14 事件任务矩阵 (ETM)

ESP32-C6 带有一个 SOC ETM 外设，该外设包含多个通道 (channel)，每个通道将一个输入的事件 (event) 映射到一个输出的任务 (task)，事件是由外设产生的，任务被外设所接收，具有如下特性：

- 最多支持 50 个事件到任务的映射通道，每个通道连接一个事件和一个任务，并且每个通道都有独立的使能控制
- 每个通道的事件输入以及任务输出可以从所有的事件和任务中任意选择，即支持同一个事件通过多个通道映射到不同的任务，或多个不同的事件通过各自的通道映射到同一个任务
- 能够产生事件、接收任务的外设有：GPIO、LED PWM、通用定时器、RTC 看门狗定时器、系统定时器、MCPWM、温度传感器、ADC、I2S、LP CPU、GDMA 和 PMU

3.5 射频和 Wi-Fi

ESP32-C6 射频包含以下主要模块：

- 2.4 GHz 接收器
- 2.4 GHz 发射器
- 偏置 (Bias) 和线性稳压器
- Balun 和收发切换器
- 时钟生成器

3.5.1 2.4 GHz 接收器

2.4 GHz 接收器将 2.4 GHz 射频信号解调为正交基带信号，并用两个高精度、高速的 ADC 将后者转为数字信号。为了适应不同的信道情况，ESP32-C6 集成了 RF 滤波器、自动增益控制 (AGC)、DC 偏移补偿电路和基带滤波器。

3.5.2 2.4 GHz 发射器

2.4 GHz 发射器将正交基带信号调制为 2.4 GHz 射频信号，使用大功率互补金属氧化物半导体 (CMOS) 功率放大器驱动天线。数字校准进一步改善了功率放大器的线性。

为了抵消射频接收器的瑕疵，ESP32-C6 还另增了校准措施，例如：

- 载波泄露消除
- I/Q 相位匹配
- 基带非线性抑制
- 射频非线性抑制
- 天线匹配

这些内置校准措施缩短了产品的测试时间，并且不再需要测试设备。

3.5.3 时钟生成器

时钟生成器为接收器和发射器生成 2.4 GHz 正交时钟信号，所有部件均集成于芯片上，包括电感、变容二极管、环路滤波器、线性稳压器和分频器。

时钟生成器带有内置校准电路和自测电路。运用自主知识产权的优化算法，对正交时钟的相位和相位噪声进行优化处理，使接收器和发射器都有最好的性能表现。

3.5.4 Wi-Fi 射频和基带

ESP32-C6 Wi-Fi 射频和基带支持以下特性：

- 支持 IEEE 802.11b/g/n/ax
- 2.4 GHz 频段，支持 1T1R
- 802.11ax
 - 支持仅 20 MHz 非接入点工作模式 (20MHz-only non-AP mode)
 - MCS0 ~MCS9
 - 上行、下行正交频分多址 (OFDMA) 接入
 - 下行全带宽、部分带宽多用户多输入多输出接入 (MU-MIMO)
 - 更长的 OFDM 符号 (OFDM symbol), 0.8、1.6、3.2 μ s 保护间隔
 - 双载波调制 (Dual carrier modulation, DCM), 最高支持 16-QAM 正交幅度调制
 - 单用户/多用户波束成形接收端 (SU/MU Beamformee)
 - 信道质量指示 (Channel quality indication, CQI)
 - RX 空时分组编码 (STBC) (单空间流)

- 802.11b/g/n:
 - MCS0 ~MCS7, 支持 20 MHz 和 40 MHz 带宽
 - MCS32
 - 数据速率高达 150 Mbps
 - 支持 0.4 μ s 保护间隔
- 可调节的发射功率
- 天线分集

ESP32-C6 支持基于外部射频开关的天线分集与选择。外部射频开关由一个或多个 GPIO 管脚控制, 用来选择最合适的天线以减少信道衰落的影响。

3.5.5 Wi-Fi MAC

ESP32-C6 完全遵循 IEEE 802.11 b/g/n/ax Wi-Fi MAC 协议栈, 支持分布式控制功能 (DCF) 下的基本服务集 (BSS) STA 和 SoftAP 操作。支持通过最小化主机交互来优化有效工作时长, 以实现功耗管理。

ESP32-C6 Wi-Fi MAC 自行支持的底层协议功能如下:

- 4 × 虚拟 Wi-Fi 接口
- 同时支持基础结构型网络 (Infrastructure BSS) Station 模式、SoftAP 模式、Station + SoftAP 模式和混杂模式
- RTS 保护, CTS 保护, 立即块确认 (Immediate Block ACK)
- 分片和重组 (Fragmentation and defragmentation)
- TX/RX A-MPDU, TX/RX A-MSDU
- 传输机会 (TXOP)
- 无线多媒体 (WMM)
- GCMP、CCMP、TKIP、WAPI、WEP、BIP、WPA2 个人模式 (WPA2-PSK) 及 WPA3 个人模式 (WPA3-PSK)
- 自动 Beacon 监测 (硬件 TSF)
- 802.11mc FTM
- 802.11ax 支持以下特性:
 - 请求端目标唤醒时间机制 (Target wake time, TWT)
 - 多个基本服务集标识符 (Multiple BSSIDs)
 - 触发响应调度 (Triggered response scheduling)
 - 多用户传送要求 (MU-RTS)、多用户块确认请求 (MU-BAR)、多站点用户块确认 (M-BA)
 - 协议数据单元内的省电模式 (Intra-PPDU power saving)
 - 两个网络分配向量 (NAV)
 - BSS 着色机制 (BSS coloring)
 - 空间复用 (Spatial reuse)
 - 上行功率余量 (Uplink power headroom)

- 运行模式控制 (Operating mode control)
- 缓存状态报告 (Buffer status report)
- TXOP 持续时间 RTS 阈值
- 上行随机接入机制 (UL-OFDMA random access, UORA)

3.5.6 联网特性

乐鑫提供的固件支持 TCP/IP 联网、ESP-WIFI-MESH 联网或其他 Wi-Fi 联网协议，同时也支持 TLS 1.0、1.1、1.2。

3.6 低功耗蓝牙

ESP32-C6 系列芯片包含了一个低功耗蓝牙 (Bluetooth Low Energy) 子系统，集成了硬件链路层控制器、射频/调制解调器模块和功能齐全的软件协议栈。低功耗蓝牙子系统支持 Bluetooth 5 和 Bluetooth mesh。

3.6.1 低功耗蓝牙射频和物理层

ESP32-C6 系列芯片低功耗蓝牙射频和物理层支持以下特性：

- 1 Mbps PHY
- 2 Mbps PHY，用于提升传输速率
- Coded PHY (125 Kbps and 500 Kbps)，用于提升传输距离
- 硬件实现 Listen Before Talk (LBT)

3.6.2 低功耗蓝牙链路层控制器

ESP32-C6 系列芯片低功耗蓝牙链路控制器支持以下特性：

- 广播扩展 (Advertising Extensions)，用于增强广播能力，可以广播更多的智能数据
- 多广播
- 支持同时广播和扫描
- 多连接，支持中心设备 (Central) 和外围设备 (Peripheral) 同时运行
- 自适应跳频和信道选择
- 信道选择算法 #2 (Channel Selection Algorithm #2)
- 功率控制 (LE Power Control)
- 连接参数更新
- 高速不可连接广播 (High Duty Cycle Non-Connectable Advertising)
- LE Privacy 1.2
- 数据包长度扩展 (LE Data Packet Length Extension)
- 链路层扩展扫描过滤策略 (Link Layer Extended Scanner Filter policies)
- 低速可连接定向广播 (Low duty cycle directed advertising)
- 链路层加密

- LE Ping

3.7 802.15.4

ESP32-C6 拥有一个标准 802.15.4 子系统，集成了 2.4 GHz 射频、PHY 层和 MAC 层，可支持 Thread、Zigbee、Matter、HomeKit、MQTT 等多种协议。

3.7.1 802.15.4 射频和物理层

- 2.4 GHz 频段 O-QPSK PHY
- 250 Kbps 数据率
- 支持 RSSI 和 LQI

3.7.2 802.15.4 链路层

ESP32-C6 支持 [IEEE 标准 802.15.4-2015](#) 中定义的主要特性，包括：

- CSMA/CA
- 主动扫描和能量检测
- HW 帧过滤
- HW 自动应答
- HW 自动帧等待
- 协调采样侦听（Coordinated sampled listening）

3.8 低功耗管理

ESP32-C6 采用了先进的电源管理技术，可以在不同的功耗模式之间切换。ESP32-C6 支持的功耗模式有：

- Active 模式：CPU 和芯片射频处于工作状态。芯片可以接收、发射和侦听信号。
- Modem-sleep 模式：CPU 可运行，时钟频率可配置。无线通讯基带和射频模块关闭，但可保持连接。
- Light-sleep 模式：CPU 暂停运行。任何唤醒事件（无线电源管理模块、主机、RTC 定时器或外部中断）都会唤醒芯片。无线通讯基带和射频模块关闭，但可保持连接。用户可将除 SRAM 以及无线电源管理模块以外的 CPU 以及大部分外设（如图 [ESP32-C6 功能框图](#)）关闭，进一步降低功耗。
- Deep-sleep 模式：CPU、SRAM 和大部分外设都会掉电。低功耗存储器 (LP Memory) 处于工作状态，低功耗外设状态可配置。无线通讯连接数据存储在低功耗存储器中。LP CPU 可以工作。

3.9 定时器

3.9.1 系统定时器

ESP32-C6 内置 52 位系统定时器，该系统定时器包含两个 52 位的时钟计数器和三个报警比较器，具有以下功能：

- 时钟计数器的频率平均为 16 MHz
- 三个报警比较器根据不同的报警值可产生三个独立的中断

- 两种报警模式：单次报警模式和周期报警模式
- 支持 52 位报警值和 26 位报警周期
- 计数器值重新加载
- 支持当 CPU 暂停或处于 OCD 模式时，时钟计数器也暂停
- 支持输出实时报警的事件 (event)

3.9.2 通用定时器

ESP32-C6 内置两个 54 位通用定时器，具有 16 位分频器和 54 位可自动重载的向上/向下计时器。

定时器具有如下功能：

- 16 位时钟预分频器，分频系数为 2-65536
- 54 位时基计数器可配置成递增或递减
- 可读取时基计数器的实时值
- 暂停和恢复时基计数器
- 可配置的报警产生机制
- 电平触发中断
- 支持输出实时报警的事件 (event)
- 支持响应 ETM 输入的任务 (task)，包括：开启定时器，关闭定时器，开启报警功能，读取定时器的实时值，重载定时器值

3.9.3 看门狗定时器

数字看门狗定时器

ESP32-C6 中有三个数字看门狗定时器：两个定时器组中各一个（称作主系统看门狗定时器，缩写为 MWDT），低功耗系统中一个（称作 RTC 看门狗定时器，缩写为 RWDT）。

在引导加载 flash 固件期间，RWDT 和定时器组 0 中的 MWDT 会自动使能，以检测引导过程中发生的错误，并恢复运行。

看门狗定时器具有如下特性：

- 四个阶段，每个阶段都可配置超时时间。每阶段都可单独配置、使能和关闭
- 如在某个阶段发生超时，MWDT 会采取中断、CPU 复位和内核复位三种超时动作中的一种，RWDT 会采取中断、CPU 复位、内核复位和系统复位四种超时动作中的一种
- 保护 32 位超时计数器
- 防止 RWDT 和 MWDT 的配置被误改
- flash 启动保护

如果在预定时间内 SPI flash 的引导过程没有完成，看门狗会重启整个主系统。

模拟看门狗定时器

ESP32-C6 中还有一个模拟看门狗定时器：RTC 超级看门狗定时器 (SWD)。超级看门狗是模拟域的超低功耗电路，可以防止系统在数字电路异常状态下运行，并在必要时复位系统。超级看门狗 (SWD) 是模拟域的超低功耗电路，可以防止系统在数字电路异常状态下运行，并在必要时复位系统（即超时动作中的系统复位）。SWD 包含一个看门狗电路，需在每个超时阶段（约不足一秒）至少喂狗一次。该电路会在看门狗超时时间约 100 ms 之前发送 WD_INTR 信号提醒系统喂狗。

如果系统不回应 SWD 的喂狗请求，看门狗超时，SWD 会产生系统电平信号 SWD_RSTB，复位芯片上的整个数字电路（即超时动作中的系统复位）。

SWD 的时钟源固定，不可选择。

SWD 具有如下特性：

- 超低功耗
- 用中断提醒 SWD 即将超时
- 软件有多种专用的方法喂 SWD，让 SWD 监控整个操作系统的工作状态

3.10 加密/安全组件

3.10.1 AES 加速器 (AES)

ESP32-C6 内置 AES（高级加密标准）硬件加速器可使用 AES 算法，完成数据的加解密运算，具有 Typical AES 和 DMA-AES 两种工作模式。整体而言，相比基于纯软件的 AES 运算，AES 硬件加速器能够极大地提高运算速度。

ESP32-C6 支持以下特性：

- Typical AES 工作模式
 - AES-128/AES-256 加解密运算
- DMA-AES 工作模式
 - AES-128/AES-256 加解密运算
 - 块（加密）模式
 - * ECB (Electronic Codebook)
 - * CBC (Cipher Block Chaining)
 - * OFB (Output Feedback)
 - * CTR (Counter)
 - * CFB8 (8-bit Cipher Feedback)
 - * CFB128 (128-bit Cipher Feedback)
 - 中断发生

3.10.2 ECC 加速器 (ECC)

椭圆曲线密码学 (Elliptic Curve Cryptography) 是一种基于椭圆曲线数学的公开密钥加密演算法，其优势在于相对于 RSA 算法，使用较小长度的密钥就能够提供相当等级的加密安全性。

ESP32-C6 ECC 硬件加速器支持对于可选曲线的多种基础运算,用以实现对 ECC 基本运算、衍生算法(如 ECDSA 等算法)的加速。

ESP32-C6 ECC 硬件加速器支持以下功能:

- 支持两种可选 ECC 曲线,即 [FIPS 186-3](#) 中定义的 P-192 和 P-256
- 提供六种可选工作模式
- 提供计算完成的中断和中断控制

3.10.3 HMAC 加速器 (HMAC)

如 RFC 2104 中所述, HMAC 模块通过 hash 算法 SHA-256 和密钥计算得到数据信息的信息认证码 (MAC)。长度为 256 位的 HMAC 密钥存储在 eFuse 的密钥块中,可配置成不能被用户读取,即无法直接从 HMAC 加速器外部访问密钥。主要特性包括:

- 使用标准 HMAC-SHA-256 算法
- 仅支持可配的硬件外设访问 HMAC 计算的 hash 结果(下行模式)
- 兼容挑战-应答身份验证算法
- 支持生成数字签名外设所需的密钥(下行模式)
- 重启软禁用的 JTAG(下行模式)

3.10.4 RSA 加速器 (RSA)

RSA 加速器可为多种运用于“RSA 非对称式加密演算法”的高精度计算提供硬件支持,能够极大地降低此类运算的运行时间和软件复杂度。与纯软件 RSA 算法相比,硬件 RSA 加速器的运算速度更快。RSA 加速器还支持多种“运算子长度”,具有很高的灵活性。主要特性包括:

- 大数模幂运算(支持两个加速选项)
- 大数模乘运算
- 大数乘法运算
- 多种运算子长度
- 支持在运算完成后触发中断

3.10.5 SHA 加速器 (SHA)

SHA(安全哈希算法)硬件加速器可完成 SHA 运算,具有 Typical SHA 和 DMA-SHA 两种工作模式。整体而言,相比基于纯软件的 SHA 运算,SHA 硬件加速器能够极大地提高运算速度。

ESP32-C6 的 SHA 硬件加速器:

- 支持 [FIPS PUB 180-4 规范](#)中的以下运算标准
 - SHA-1 运算
 - SHA-224 运算
 - SHA-256 运算
- 提供两种工作模式

- Typical SHA 工作模式
- DMA-SHA 工作模式
- 允许插入 (interleaved) 功能（仅限 Typical SHA 工作模式）
- 允许中断功能（仅限 DMA-SHA 工作模式）

3.10.6 数字签名 (DS)

数字签名技术使用密码学算法，用于验证消息的真实性和完整性。该技术也可用于向服务器验证设备身份，或验证消息是否经过篡改。

ESP32-C6 包含一个数字签名 (Digital Signature, DS) 模块，可提供硬件加速，高效生成基于 RSA 的数字签名。HMAC 作为密钥导出函数，使用 eFuse 作为输入密钥，输出 DS_KEY 密钥。随后，数字签名模块使用 DS_KEY 解密预先加密的参数，计算出签名。上述过程都发生在硬件层面，因此在计算过程中，不论是解密 RSA 参数的密钥，还是用于 HMAC 密钥导出函数的输入密钥，都对用户不可见。

主要特性包括：

- 支持长度最大为 3072 位的 RSA 数字签名密钥
- 支持仅限 DS 读取的加密私钥数据
- 支持 SHA-256 摘要，用于保护私钥数据免遭攻击者篡改

3.10.7 片外存储器加密与解密 (XTS_AES)

ESP32-C6 芯片集成了片外存储器加密与解密模块，使用 [IEEE Std 1619-2007](#) 指定的 XTS-AES 标准算法，为用户存放在片外存储器 (flash) 的应用代码和数据提供了安全保障。用户可以将专有固件、敏感的用户数据（如用来访问私有网络的证书）存放在片外 flash 中。主要特性包括：

- 使用通用 XTS-AES 算法，符合 [IEEE Std 1619-2007](#)
- 支持手动加密，需要软件参与
- 支持高速自动解密，无需软件参与
- 由寄存器配置、eFuse 参数、启动 (boot) 模式共同决定开启/关闭加解密功能
- 支持可配置的抗 DPA 攻击功能

3.10.8 随机数发生器 (RNG)

ESP32-C6 内置一个真随机数发生器，其生成的 32 位随机数可作为加密等操作的基础。

ESP32-C6 的随机数发生器可通过物理过程而非算法生成真随机数，所有生成的随机数在特定范围内出现的概率完全一样。

3.11 外设管脚分配

表 3-1. 外设和传感器管脚分配

接口	信号	管脚	功能
ADC	ADC1_CH0	XTAL_32K_P	12 位 SAR ADC
	ADC1_CH1	XTAL_32K_N	

接口	信号	管脚	功能
	ADC1_CH2	GPIO2	
	ADC1_CH3	GPIO3	
	ADC1_CH4	MTMS	
	ADC1_CH5	MTDI	
	ADC1_CH6	MTCK	
JTAG	MTDI	MTDI	软件调试 JTAG
	MTCK	MTCK	
	MTMS	MTMS	
	MTDO	MTDO	
UART	U0RXD_in	任意 GPIO 管脚	两个 UART 通道，支持硬件流控制和 GDMA
	U0CTS_in		
	U0DSR_in		
	U0TXD_out		
	U0RTS_out		
	U0DTR_out		
	U1RXD_in		
	U1CTS_in		
	U1DSR_in		
	U1TXD_out		
	U1RTS_out		
	U1DTR_out		
LP UART	LP_UART_DTRN	XTAL_32K_P	LP UART 通道，支持硬件流控制和 GDMA
	LP_UART_DSRN	XTAL_32K_N	
	LP_UART_RTSN	GPIO2	
	LP_UART_CTSN	GPIO3	
	LP_UART_RXD	MTMS	
	LP_UART_TXD	MTDI	
I2C	I2CEXT0_SCL_in	任意 GPIO 管脚	一个 I2C 通道，支持主机或从机模式
	I2CEXT0_SDA_in		
	I2CEXT0_SCL_out		
	I2CEXT0_SDA_out		
LP I2C	LP_I2C_SDA	MTCK	一个 LP I2C 通道，支持主机或从机模式
	LP_I2C_SCL	MTDO	
LED PWM	ledc_ls_sig_out0~5	任意 GPIO 管脚	六路独立 PWM 通道
I2S	I2SO_BCK_in	任意 GPIO 管脚	用于串行立体声数据的输入输出
	I2S_MCLK_in		
	I2SO_WS_in		
	I2SI_SD_in		
	I2SI_BCK_in		
	I2SI_WS_in		
	I2SO_BCK_out		
	I2S_MCLK_out		
	I2SO_WS_out		
	I2SO_SD_out		
	I2SI_BCK_out		

接口	信号	管脚	功能
	I2SI_WS_out		
	I2SO_SD1_out		
红外遥控器	RMT_SIG_IN0~1	任意 GPIO 管脚	两路 IR 收发器，支持不同波形标准
	RMT_SIG_OUT0~1		
SPI0/1	SPICLK_out_mux	SPICLK	支持 SPI、Dual SPI、Quad SPI、和 QPI，可以连接片外 flash
	SPICS0_out	SPICS0	
	SPICS1_out	任意 GPIO 管脚	
	SPID_in/_out	SPID	
	SPIQ_in/_out	SPIQ	
	SPIWP_in/_out	SPIWP	
	SPIHD_in/_out	SPIHD	
SPI2	FSPICLK_in/_out_mux	任意 GPIO 管脚	支持以下功能： <ul style="list-style-type: none"> • SPI、Dual SPI、Quad SPI 和 QPI 的主从机模式 • 可以连接片外 flash、RAM 和其他 SPI 设备 • SPI 传输的四种时钟模式 • 可配置的 SPI 频率 • 64 字节缓存或 GDMA 数据缓存
	FSPICS0_in/_out		
	FSPICS1~5_out		
	FSPID_in/_out		
	FSPIQ_in/_out		
	FSPIWP_in/_out		
	FSPIHD_in/_out		
USB 串口/JTAG	USB_D+	GPIO13	USB 转串口功能，USB 转 JTAG 功能
	USB_D-	GPIO12	
TWAI®	TWAI0_RX	任意 GPIO 管脚	兼容 ISO 11898-1 协议
	TWAI0_TX		
	TWAI0_BUS_OFF_ON		
	TWAI0_CLKOUT		
	TWAI0_STANDBY		
	TWAI1_RX		
	TWAI1_TX		
	TWAI1_BUS_OFF_ON		
	TWAI1_CLKOUT		
	TWAI1_STANDBY		
脉冲计数器	PCNT_SIG_CH0_in0~3	任意 GPIO 管脚	脉冲计数器通过七种模式捕捉脉冲并对脉冲边沿计数
	PCNT_SIG_CH1_in0~3		
	PCNT_CTRL_CH0_in0~3		
	PCNT_CTRL_CH1_in0~3		
MCPWM	PWM0_SYNC0~2_in	任意 GPIO 管脚	1 个 MCPWM 的输入输出管脚，包括： <ul style="list-style-type: none"> • PWM 波形的差分输出 • 待检测的故障输入信号 • 待捕获的输入信号 • PWM 定时器的外接同步信号
	PWM0_out0a		
	PWM0_out0b		
	PWM0_out1a		
	PWM0_F0~2_in		
	PWM0_out1b		

接口	信号	管脚	功能
	PWM0_out2a		
	PWM0_out2b		
	PWM0_CAP0~2_in		
PARLIO	PARL_RX_DATA0~15	任意 GPIO 管脚	用于传输并行数据，具有： <ul style="list-style-type: none">• 16 个接收并行数据管脚• 16 个发送并行数据管脚• 1 个接收模块 PAD 时钟管脚（时钟输入）• 2 个发送模块 PAD 时钟管脚（时钟输入、时钟输出）
	PARL_TX_DATA0~15		
	PARL_RX_CLK_in		
	PARL_TX_CLK_in/_out		
SDIO	SDIO_CMD	SDIO_CMD	SDIO 接口，符合 SDIO v2.0 卡行业标准
	SDIO_CLK	SDIO_CLK	
	SDIO_DATA0	SDIO_DATA0	
	SDIO_DATA1	SDIO_DATA1	
	SDIO_DATA2	SDIO_DATA2	
	SDIO_DATA3	SDIO_DATA3	

4 电气特性

说明:

本章节提供的电气特性数据**暂供参考**，在规格书终版发布时可能会更新。

4.1 绝对最大额定值

超出表 4-1 绝对最大额定值的绝对最大额定值可能导致器件永久性损坏。这只是强调的额定值，不涉及器件在这些或其它条件下超出章节 4.2 建议电源条件 技术规格指标的功能性操作。长时间暴露在绝对最大额定条件下可能会影响设备的可靠性。

表 4-1. 绝对最大额定值

参数	说明	最小值	最大值	单位
输入电源管脚 ¹	允许输入电压	-0.3	3.6	V
T _{STORE}	存储温度	-40	150	°C

¹ 更多关于输入电源管脚的信息，见章节 2.5.1 电源管脚。

² 在 25 °C 的环境温度下连续 24 小时保持所有 IO 管脚拉高并接地，设备工作完全正常。

4.2 建议电源条件

推荐环境温度，请参考章节 1 ESP32-C6 系列型号对比。

表 4-2. 建议电源条件

参数 ¹	说明	最小值	典型值	最大值	单位
VDDA1, VDDA2, VDDA3P3	建议输入电压	3.0	3.3	3.6	V
VDDPST1	建议输入电压	3.0	3.3	3.6	V
VDD_SPI (输入)	—	3.0	3.3	3.6	V
VDDPST2 ^{2,3}	建议输入电压	3.0	3.3	3.6	V
I _{VDD}	输入总电流	0.5	—	—	A

¹ 请结合章节 2.5 电源 阅读。

² 使用 VDDPST2 给 VDD_SPI 供电时（见章节 2.5.2 电源管理），应考虑 R_{SPI} 的电压降。更多信息，请参考章节 4.3 VDD_SPI 输出特性。

³ 写 eFuse 时，由于烧录 eFuse 的电路较敏感，VDDPST2 的电压应不超过 3.3 V。

4.3 VDD_SPI 输出特性

表 4-3. VDD_SPI 内部和输出特性

参数	说明 ¹	典型值	单位
R_{SPI}	VDD_SPI 连接 3.3 V flash 时, 由 VDD3P3_RTC 经 R_{SPI} 供电 ²	7.5	Ω

¹ 请结合章节 2.5.2 电源管理 阅读。

² VDD3P3_RTC 需高于 $VDD_{flash_min} + I_{flash_max} * R_{SPI}$,

其中

- VDD_{flash_min} – flash 的最小工作电压
- I_{flash_max} – flash 的最小工作电流

4.4 直流电气特性 (3.3 V, 25 °C)

表 4-4. 直流电气特性 (3.3 V, 25 °C)

参数	说明	最小值	典型值	最大值	单位
C_{IN}	管脚电容	—	2	—	pF
V_{IH}	高电平输入电压	$0.75 \times VDD^1$	—	$VDD^1 + 0.3$	V
V_{IL}	低电平输入电压	-0.3	—	$0.25 \times VDD^1$	V
I_{IH}	高电平输入电流	—	—	50	nA
I_{IL}	低电平输入电流	—	—	50	nA
V_{OH}^2	高电平输出电压	$0.8 \times VDD^1$	—	—	V
V_{OL}^2	低电平输出电压	—	—	$0.1 \times VDD^1$	V
I_{OH}	高电平拉电流 ($VDD^1 = 3.3\text{ V}$, $V_{OH} \geq 2.64\text{ V}$, PAD_DRIVER = 3)	—	40	—	mA
I_{OL}	低电平灌电流 ($VDD^1 = 3.3\text{ V}$, $V_{OL} = 0.495\text{ V}$, PAD_DRIVER = 3)	—	28	—	mA
R_{PU}	内部弱上拉电阻	—	45	—	k Ω
R_{PD}	内部弱下拉电阻	—	45	—	k Ω
V_{IH_nRST}	芯片复位释放电压 (CHIP_PU 应满足电压范围)	$0.75 \times VDD^1$	—	$VDD^1 + 0.3$	V
V_{IL_nRST}	芯片复位电压 (CHIP_PU 应满足电压范围)	-0.3	—	$0.25 \times VDD^1$	V

¹ VDD – 各个电源域电源管脚的电压。

² V_{OH} 和 V_{OL} 为负载是高阻条件下的测试值。

4.5 功耗特性

4.5.1 Active 模式下的 RF 功耗

下列功耗数据是基于 3.3 V 供电电源、25 °C 环境温度的条件下测得。所有发射功耗数据均基于 100% 的占空比测得。

所有接收功耗数据均是在外设关闭、CPU 空闲的条件下测得。

表 4-5. Active 模式下 Wi-Fi (2.4 GHz) 功耗特性

工作模式	射频模式	描述	峰值 (mA)
Active (射频工作)	发射 (TX)	802.11b, 1 Mbps, DSSS @ 21.0 dBm	354
		802.11g, 54 Mbps, OFDM @ 19.5 dBm	300
		802.11n, HT20, MCS7 @ 18.5 dBm	280
		802.11n, HT40, MCS7 @ 18.0 dBm	268
		802.11ax, MCS9, @ 16.5 dBm	252
	接收 (RX)	802.11b/g/n, HT20	78
		802.11n, HT40	82
		802.11ax, HE20	78

表 4-6. Active 模式下低功耗蓝牙功耗特性

工作模式	射频模式	描述	峰值 (mA)
Active (射频工作)	发射 (TX)	低功耗蓝牙 @ 20.0 dBm	315
		低功耗蓝牙 @ 9.0 dBm	190
		低功耗蓝牙 @ 0 dBm	130
		低功耗蓝牙 @ -24.0 dBm	89
	接收 (RX)	低功耗蓝牙	71

表 4-7. Active 模式下 802.15.4 功耗特性

工作模式	射频模式	描述	峰值 (mA)
Active (射频工作)	发射 (TX)	802.15.4 @ 20.0 dBm	305
		802.15.4 @ 12.0 dBm	187
		802.15.4 @ 0 dBm	119
		802.15.4 @ -24.0 dBm	82
	接收 (RX)	802.15.4	74

4.5.2 其他功耗模式下的功耗

表 4-8. Modem-sleep 模式下的功耗

模式	CPU 频率 (MHz)	描述	典型值 (mA)	
			外设时钟全关	外设时钟全开 ¹
Modem-sleep ^{2,3}	160	CPU 工作	27	38
		CPU 空闲	17	28
	80	CPU 工作	19	30
		CPU 空闲	14	25

¹ 实际上，外设在不同工作状态下电流会有所差异。

² Modem sleep 模式下，Wi-Fi 设有时钟门控。

³ Modem-sleep 模式下，访问 flash 时功耗会增加。

表 4-9. 低功耗模式下的功耗

工作模式	说明	典型值 (μA)
Light-sleep	CPU、无线通讯模块电源关闭，外设时钟关闭，所有 GPIO 设置为高阻抗状态	180
	CPU、无线通讯模块、外设电源关闭，所有 GPIO 设置为高阻抗状态	35
Deep-sleep	RTC 定时器和 LP 存储器上电	7
关闭	CHIP_PU 管脚拉低，芯片关闭	1

5 射频特性

本章提供的是产品的射频特性。

射频数据是在天线端口处连接射频线后测试所得，包含了射频前端电路带来的损耗。射频前端电路为 $0\ \Omega$ 电阻。

工作信道中心频率范围应符合国家或地区的规范标准。软件可以配置工作信道中心频率范围，具体请参考[《ESP 射频测试指南》](#)。

除非特别说明，射频测试均是在 $3.3\text{ V} (\pm 5\%)$ 供电电源、 $25\text{ }^{\circ}\text{C}$ 环境温度的条件下完成。

5.1 Wi-Fi 射频

表 5-1. Wi-Fi 射频规格

名称	描述
工作信道中心频率范围	2412 ~ 2484 MHz
无线标准	IEEE 802.11b/g/n/ax

5.1.1 Wi-Fi 射频发射器 (TX) 特性

表 5-2. 频谱模板和 EVM 符合 802.11 标准时的发射功率

速率	最小值 (dBm)	典型值 (dBm)	最大值 (dBm)
802.11b, 1 Mbps, DSSS	—	21.0	—
802.11b, 11 Mbps, CCK	—	21.0	—
802.11g, 6 Mbps, OFDM	—	20.5	—
802.11g, 54 Mbps, OFDM	—	19.5	—
802.11n, HT20, MCS0	—	19.5	—
802.11n, HT20, MCS7	—	18.5	—
802.11n, HT40, MCS0	—	19.0	—
802.11n, HT40, MCS7	—	18.0	—
802.11ax, HE20, MCS0	—	19.5	—
802.11ax, HE20, MCS9	—	16.5	—

表 5-3. 发射 EVM 测试¹

速率	最小值 (dB)	典型值 (dB)	标准限值 (dB)
802.11b, 1 Mbps, DSSS	—	-25.5	-10.0
802.11b, 11 Mbps, CCK	—	-25.5	-10.0
802.11g, 6 Mbps, OFDM	—	-26.5	-5.0
802.11g, 54 Mbps, OFDM	—	-29.0	-25.0

见下页

表 5-3 – 接上页

速率	最小值 (dB)	典型值 (dB)	标准限值 (dB)
802.11n, HT20, MCS0	—	-29.0	-5.0
802.11n, HT20, MCS7	—	-30.0	-27.0
802.11n, HT40, MCS0	—	-28.5	-5.0
802.11n, HT40, MCS7	—	-29.5	-27.0
802.11ax, HE20, MCS0	—	-29.0	-5.0
802.11ax, HE20, MCS9	—	-34.0	-32.0

¹ 发射 EVM 的每个测试项对应的发射功率为表 5-2 Wi-Fi 射频发射器 (TX) 特性 中提供的典型值。

5.1.2 Wi-Fi 射频接收器 (RX) 特性

802.11b 标准下的误包率 (PER) 不超过 8%，802.11g/n/ax 标准下不超过 10%。

表 5-4. 接收灵敏度

速率	最小值 (dBm)	典型值 (dBm)	最大值 (dBm)
802.11b, 1 Mbps, DSSS	—	-99.2	—
802.11b, 2 Mbps, DSSS	—	-96.8	—
802.11b, 5.5 Mbps, CCK	—	-93.8	—
802.11b, 11 Mbps, CCK	—	-90.0	—
802.11g, 6 Mbps, OFDM	—	-94.0	—
802.11g, 9 Mbps, OFDM	—	-93.2	—
802.11g, 12 Mbps, OFDM	—	-92.6	—
802.11g, 18 Mbps, OFDM	—	-90.0	—
802.11g, 24 Mbps, OFDM	—	-86.8	—
802.11g, 36 Mbps, OFDM	—	-83.2	—
802.11g, 48 Mbps, OFDM	—	-79.0	—
802.11g, 54 Mbps, OFDM	—	-77.6	—
802.11n, HT20, MCS0	—	-93.6	—
802.11n, HT20, MCS1	—	-92.4	—
802.11n, HT20, MCS2	—	-89.6	—
802.11n, HT20, MCS3	—	-86.2	—
802.11n, HT20, MCS4	—	-82.8	—
802.11n, HT20, MCS5	—	-78.8	—
802.11n, HT20, MCS6	—	-77.2	—
802.11n, HT20, MCS7	—	-75.6	—
802.11n, HT40, MCS0	—	-91.0	—
802.11n, HT40, MCS1	—	-90.0	—
802.11n, HT40, MCS2	—	-87.4	—
802.11n, HT40, MCS3	—	-83.8	—

见下页

表 5-4 – 接上页

速率	最小值 (dBm)	典型值 (dBm)	最大值 (dBm)
802.11n, HT40, MCS4	—	-80.8	—
802.11n, HT40, MCS5	—	-76.6	—
802.11n, HT40, MCS6	—	-75.0	—
802.11n, HT40, MCS7	—	-73.4	—
802.11ax, HE20, MCS0	—	-93.8	—
802.11ax, HE20, MCS1	—	-91.2	—
802.11ax, HE20, MCS2	—	-88.4	—
802.11ax, HE20, MCS3	—	-85.6	—
802.11ax, HE20, MCS4	—	-82.2	—
802.11ax, HE20, MCS5	—	-78.4	—
802.11ax, HE20, MCS6	—	-76.6	—
802.11ax, HE20, MCS7	—	-74.8	—
802.11ax, HE20, MCS8	—	-71.0	—
802.11ax, HE20, MCS9	—	-69.0	—

表 5-5. 最大接收电平

速率	最小值 (dBm)	典型值 (dBm)	最大值 (dBm)
802.11b, 1 Mbps, DSSS	—	5	—
802.11b, 11 Mbps, CCK	—	5	—
802.11g, 6 Mbps, OFDM	—	5	—
802.11g, 54 Mbps, OFDM	—	0	—
802.11n, HT20, MCS0	—	5	—
802.11n, HT20, MCS7	—	0	—
802.11n, HT40, MCS0	—	5	—
802.11n, HT40, MCS7	—	0	—
802.11ax, HE20, MCS0	—	5	—
802.11ax, HE20, MCS9	—	0	—

表 5-6. 接收邻道抑制

速率	最小值 (dB)	典型值 (dB)	最大值 (dB)
802.11b, 1 Mbps, DSSS	—	38	—
802.11b, 11 Mbps, CCK	—	38	—
802.11g, 6 Mbps, OFDM	—	31	—
802.11g, 54 Mbps, OFDM	—	20	—
802.11n, HT20, MCS0	—	31	—
802.11n, HT20, MCS7	—	16	—

见下页

表 5-6 – 接上页

速率	最小值 (dB)	典型值 (dB)	最大值 (dB)
802.11n, HT40, MCS0	—	28	—
802.11n, HT40, MCS7	—	10	—
802.11ax, HE20, MCS0	—	25	—
802.11ax, HE20, MCS9	—	2	—

5.2 低功耗蓝牙射频

表 5-7. 低功耗蓝牙射频规格

名称	描述
工作信道中心频率范围	2402 ~ 2480 MHz
射频发射功率范围	-24.0 ~ 20.0 dBm

5.2.1 低功耗蓝牙射频发射器 (TX) 特性

表 5-8. 低功耗蓝牙 - 发射器特性 - 1 Mbps

参数	描述	最小值	典型值	最大值	单位
载波频率偏移和漂移	Max. $ f_n _{n=0, 1, 2, 3, \dots, k}$	—	1.3	—	kHz
	Max. $ f_0 - f_n _{n=2, 3, 4, \dots, k}$	—	1.5	—	kHz
	Max. $ f_n - f_{n-5} _{n=6, 7, 8, \dots, k}$	—	0.9	—	kHz
	$ f_1 - f_0 $	—	0.6	—	kHz
调制特性	$\Delta F1_{avg}$	—	249.9	—	kHz
	Min. $\Delta F2_{max}$ (至少 99.9% 的 $\Delta F2_{max}$)	—	212.1	—	kHz
	$\Delta F2_{avg}/\Delta F1_{avg}$	—	0.88	—	—
带内发射	± 2 MHz 偏移	—	-29	—	dBm
	± 3 MHz 偏移	—	-36	—	dBm
	$> \pm 3$ MHz 偏移	—	-39	—	dBm

表 5-9. 低功耗蓝牙 - 发射器特性 - 2 Mbps

参数	描述	最小值	典型值	最大值	单位
载波频率偏移和漂移	Max. $ f_n _{n=0, 1, 2, 3, \dots, k}$	—	2.2	—	kHz
	Max. $ f_0 - f_n _{n=2, 3, 4, \dots, k}$	—	1.1	—	kHz
	Max. $ f_n - f_{n-5} _{n=6, 7, 8, \dots, k}$	—	1.1	—	kHz
	$ f_1 - f_0 $	—	0.5	—	kHz
调制特性	$\Delta F1_{avg}$	—	499.4	—	kHz
	Min. $\Delta F2_{max}$ (至少 99.9% 的 $\Delta F2_{max}$)	—	443.5	—	kHz

见下页

表 5-9 – 接上页

参数	描述	最小值	典型值	最大值	单位
	$\Delta F_{2\text{avg}}/\Delta F_{1\text{avg}}$	—	0.95	—	—
带内发射	± 4 MHz 偏移	—	-40	—	dBm
	± 5 MHz 偏移	—	-41	—	dBm
	$> \pm 5$ MHz 偏移	—	-42	—	dBm

表 5-10. 低功耗蓝牙 - 发射器特性 - 125 Kbps

参数	描述	最小值	典型值	最大值	单位
载波频率偏移和漂移	Max. $ f_n _{n=0, 1, 2, 3, \dots k}$	—	0.7	—	kHz
	Max. $ f_0 - f_n _{n=1, 2, 3, \dots k}$	—	0.3	—	kHz
	$ f_0 - f_3 $	—	0.1	—	kHz
	Max. $ f_n - f_{n-3} _{n=7, 8, 9, \dots k}$	—	0.4	—	kHz
调制特性	$\Delta F_{1\text{avg}}$	—	250.0	—	kHz
	Min. $\Delta F_{1\text{max}}$ (至少 99.9% 的 $\Delta F_{1\text{max}}$)	—	238.0	—	kHz
带内发射	± 2 MHz 偏移	—	-29	—	dBm
	± 3 MHz 偏移	—	-36	—	dBm
	$> \pm 3$ MHz 偏移	—	-39	—	dBm

表 5-11. 低功耗蓝牙 - 发射器特性 - 500 Kbps

参数	描述	最小值	典型值	最大值	单位
载波频率偏移和漂移	Max. $ f_n _{n=0, 1, 2, 3, \dots k}$	—	0.5	—	kHz
	Max. $ f_0 - f_n _{n=1, 2, 3, \dots k}$	—	0.3	—	kHz
	$ f_0 - f_3 $	—	0.1	—	kHz
	Max. $ f_n - f_{n-3} _{n=7, 8, 9, \dots k}$	—	0.4	—	kHz
调制特性	$\Delta F_{2\text{avg}}$	—	230.7	—	kHz
	Min. $\Delta F_{2\text{max}}$ (至少 99.9% 的 $\Delta F_{2\text{max}}$)	—	217.6	—	kHz
带内发射	± 2 MHz 偏移	—	-28	—	dBm
	± 3 MHz 偏移	—	-36	—	dBm
	$> \pm 3$ MHz 偏移	—	-39	—	dBm

5.2.2 低功耗蓝牙射频接收器 (RX) 特性

表 5-12. 低功耗蓝牙 - 接收器特性 - 1 Mbps

参数	描述	最小值	典型值	最大值	单位
灵敏度 @30.8% PER	—	—	-98.5	—	dBm
最大接收信号 @30.8% PER	—	—	8	—	dBm

见下页

表 5-12 – 接上页

参数		描述	最小值	典型值	最大值	单位
接收选择性 C/I	共信道	$F = F_0 \text{ MHz}$	—	7	—	dB
	相邻信道	$F = F_0 + 1 \text{ MHz}$	—	4	—	dB
		$F = F_0 - 1 \text{ MHz}$	—	3	—	dB
		$F = F_0 + 2 \text{ MHz}$	—	-21	—	dB
		$F = F_0 - 2 \text{ MHz}$	—	-22	—	dB
		$F = F_0 + 3 \text{ MHz}$	—	-28	—	dB
		$F = F_0 - 3 \text{ MHz}$	—	-36	—	dB
		$F \geq F_0 + 4 \text{ MHz}$	—	-27	—	dB
		$F \leq F_0 - 4 \text{ MHz}$	—	-36	—	dB
	镜像频率	—	—	-26	—	dB
	邻道镜像频率干扰	$F = F_{image} + 1 \text{ MHz}$	—	-29	—	dB
		$F = F_{image} - 1 \text{ MHz}$	—	-28	—	dB
带外阻塞	30 MHz ~ 2000 MHz		—	-16	—	dBm
	2003 MHz ~ 2399 MHz		—	-24	—	dBm
	2484 MHz ~ 2997 MHz		—	-16	—	dBm
	3000 MHz ~ 12.75 GHz		—	-1	—	dBm
互调	—		—	-27	—	dBm

表 5-13. 低功耗蓝牙 - 接收器特性 - 2 Mbps

参数		描述	最小值	典型值	最大值	单位
灵敏度 @30.8% PER	—		—	-95.5	—	dBm
最大接收信号 @30.8% PER	—		—	8	—	dBm
接收选择性 C/I	共信道	$F = F_0 \text{ MHz}$	—	8	—	dB
	相邻信道	$F = F_0 + 2 \text{ MHz}$	—	3	—	dB
		$F = F_0 - 2 \text{ MHz}$	—	2	—	dB
		$F = F_0 + 4 \text{ MHz}$	—	-23	—	dB
		$F = F_0 - 4 \text{ MHz}$	—	-25	—	dB
		$F = F_0 + 6 \text{ MHz}$	—	-31	—	dB
		$F = F_0 - 6 \text{ MHz}$	—	-35	—	dB
		$F \geq F_0 + 8 \text{ MHz}$	—	-36	—	dB
		$F \leq F_0 - 8 \text{ MHz}$	—	-36	—	dB
	镜像频率	—	—	-23	—	dB
	邻道镜像频率干扰	$F = F_{image} + 2 \text{ MHz}$	—	-30	—	dB
		$F = F_{image} - 2 \text{ MHz}$	—	3	—	dB
带外阻塞	30 MHz ~ 2000 MHz		—	-18	—	dBm
	2003 MHz ~ 2399 MHz		—	-28	—	dBm
	2484 MHz ~ 2997 MHz		—	-16	—	dBm
	3000 MHz ~ 12.75 GHz		—	-1	—	dBm
互调	—		—	-29	—	dBm

表 5-14. 低功耗蓝牙 - 接收器特性 - 125 Kbps

参数	描述	最小值	典型值	最大值	单位
灵敏度 @30.8% PER	—	—	-106.0	—	dBm
最大接收信号 @30.8% PER	—	—	8	—	dBm
接收选择性 C/I	共信道	$F = F_0 \text{ MHz}$	—	2	dB
	相邻信道	$F = F_0 + 1 \text{ MHz}$	—	-1	dB
		$F = F_0 - 1 \text{ MHz}$	—	-3	dB
		$F = F_0 + 2 \text{ MHz}$	—	-31	dB
		$F = F_0 - 2 \text{ MHz}$	—	-27	dB
		$F = F_0 + 3 \text{ MHz}$	—	-33	dB
		$F = F_0 - 3 \text{ MHz}$	—	-42	dB
		$F \geq F_0 + 4 \text{ MHz}$	—	-31	dB
		$F \leq F_0 - 4 \text{ MHz}$	—	-48	dB
	镜像频率	—	—	-31	dB
	邻道镜像频率干扰	$F = F_{image} + 1 \text{ MHz}$	—	-36	dB
		$F = F_{image} - 1 \text{ MHz}$	—	-33	dB

表 5-15. 低功耗蓝牙 - 接收器特性 - 500 Kbps

参数	描述	最小值	典型值	最大值	单位
灵敏度 @30.8% PER	—	—	-102.0	—	dBm
最大接收信号 @30.8% PER	—	—	8	—	dBm
接收选择性 C/I	共信道	$F = F_0 \text{ MHz}$	—	4	dB
	相邻信道	$F = F_0 + 1 \text{ MHz}$	—	1	dB
		$F = F_0 - 1 \text{ MHz}$	—	-1	dB
		$F = F_0 + 2 \text{ MHz}$	—	-23	dB
		$F = F_0 - 2 \text{ MHz}$	—	-24	dB
		$F = F_0 + 3 \text{ MHz}$	—	-33	dB
		$F = F_0 - 3 \text{ MHz}$	—	-41	dB
		$F \geq F_0 + 4 \text{ MHz}$	—	-31	dB
		$F \leq F_0 - 4 \text{ MHz}$	—	-41	dB
	镜像频率	—	—	-30	dB
	邻道镜像频率干扰	$F = F_{image} + 1 \text{ MHz}$	—	-35	dB
		$F = F_{image} - 1 \text{ MHz}$	—	-27	dB

5.3 802.15.4 射频

表 5-16. 802.15.4 射频规格

名称	描述
工作信道中心频率范围	2405 ~ 2480 MHz

¹ Zigbee 在 2.4 GHz 的频段上具有从信道 11 到信道 26 共 16 个信道，信道间隔为 5 MHz。

5.3.1 802.15.4 射频发射器 (TX) 特性

表 5-17. 802.15.4 发射器特性 - 250 Kbps

参数	最小值	典型值	最大值	单位
射频发射功率	-24.0	—	20.0	dBm
EVM	—	13%	—	—

5.3.2 802.15.4 射频接收器 (RX) 特性

表 5-18. 802.15.4 接收器特性 - 250 Kbps

参数	描述	最小值	典型值	最大值	单位
灵敏度 @1% PER	—	—	-104.0	—	dBm
最大接收信号 @1% PER	—	—	8	—	dBm
相对于干扰电平	相邻信道	$F = F_0 + 5 \text{ MHz}$	—	27	dB
		$F = F_0 - 5 \text{ MHz}$	—	32	dB
	替换信道	$F = F_0 + 10 \text{ MHz}$	—	47	dB
		$F = F_0 - 10 \text{ MHz}$	—	50	dB

6 封装

- 有关卷带、载盘和产品标签的信息，请参阅 [《乐鑫芯片包装信息》](#)。
- 俯视图中，芯片管脚从 Pin 1 位置开始按逆时针方向编号。关于管脚序号和名称的详细信息，请参考图 2-1 ESP32-C6 管脚布局（QFN40 封装，俯视图）和图 2-2 ESP32-C6 管脚布局（QFN32 封装，俯视图）。

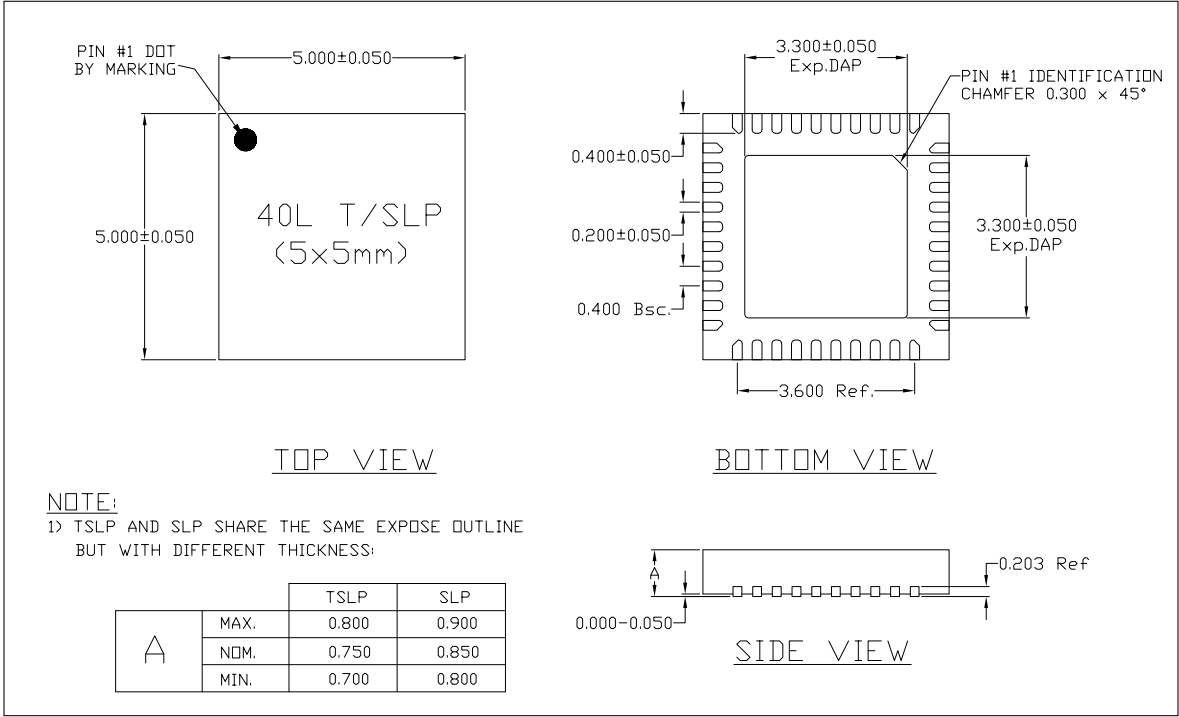


图 6-1. QFN40 (5×5 mm) 封装

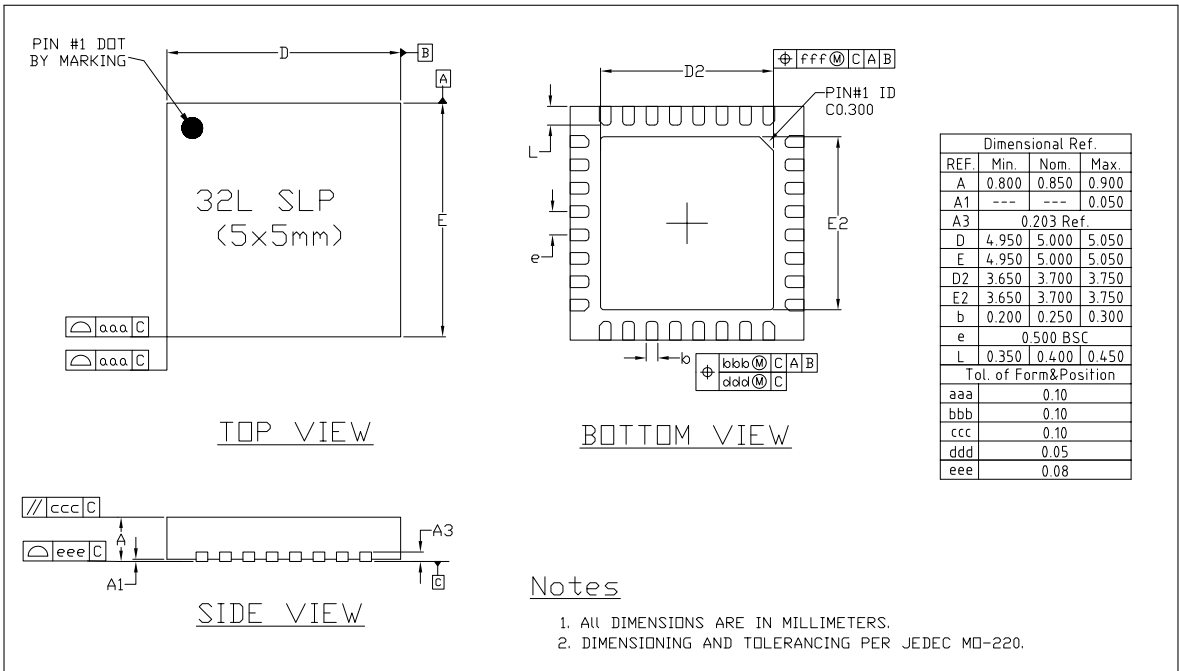


图 6-2. QFN32 (5×5 mm) 封装

7 相关文档和资源

相关文档

- [《ESP32-C6 技术参考手册》](#) – 提供 ESP32-C6 芯片的存储器和外设的详细使用说明。
- 证书
<https://espressif.com/zh-hans/support/documents/certificates>
- 文档更新和订阅通知
<https://espressif.com/zh-hans/support/download/documents>

开发者社区

- ESP-IDF 及 GitHub 上的其它开发框架
<https://github.com/espressif>
- ESP32 论坛 – 工程师对工程师 (E2E) 的社区，您可以在这里提出问题、解决问题、分享知识、探索观点。
<https://esp32.com/>
- *The ESP Journal* – 分享乐鑫工程师的最佳实践、技术文章和工作随笔。
<https://blog.espressif.com/>
- SDK 和演示、App、工具、AT 等下载资源
<https://espressif.com/zh-hans/support/download/sdks-demos>

产品

- ESP32-C6 系列芯片 – ESP32-C6 全系列芯片。
<https://espressif.com/zh-hans/products/socs?id=ESP32-C6>
- ESP32-C6 系列模组 – ESP32-C6 全系列模组。
<https://espressif.com/zh-hans/products/modules?id=ESP32-C6>
- ESP32-C6 系列开发板 – ESP32-C6 全系列开发板。
<https://espressif.com/zh-hans/products/devkits?id=ESP32-C6>
- ESP Product Selector (乐鑫产品选型工具) – 通过筛选性能参数、进行产品对比快速定位您所需要的产品。
<https://products.espressif.com/#/product-selector?language=zh>

联系我们

- 商务问题、技术支持、电路原理图 & PCB 设计审阅、购买样品 (线上商店)、成为供应商、意见与建议
<https://espressif.com/zh-hans/contact-us/sales-questions>

附录 A – ESP32-C6 管脚总览

表 7-1. QFN40 封装管脚总览

管脚 序号	管脚 名称	管脚 类型	供电 管脚	管脚配置		模拟功能		LP IO MUX 功能		IO MUX 功能					
				复位时	复位后	0	1	0	1	0	类型	1	类型	2	类型
1	ANT	模拟													
2	VDDA3P3	电源													
3	VDDA3P3	电源													
4	CHIP_PU	模拟													
5	VDDPST1	电源													
6	XTAL_32K_P	IO	VDDPST1			XTAL_32K_P	ADC1_CH0	LP_GPIO0	LP_UART_DTRN	GPIO0	I/O/T	GPIO0	I/O/T		
7	XTAL_32K_N	IO	VDDPST1			XTAL_32K_N	ADC1_CH1	LP_GPIO1	LP_UART_DSRN	GPIO1	I/O/T	GPIO1	I/O/T		
8	GPIO2	IO	VDDPST1	IE	IE		ADC1_CH2	LP_GPIO2	LP_UART_RTSN	GPIO2	I/O/T	GPIO2	I/O/T	FSPIQ	I1/O/T
9	GPIO3	IO	VDDPST1	IE	IE		ADC1_CH3	LP_GPIO3	LP_UART_CTSN	GPIO3	I/O/T	GPIO3	I/O/T		
10	MTMS	IO	VDDPST1	IE	IE		ADC1_CH4	LP_GPIO4	LP_UART_RXD	MTMS	I1	GPIO4	I/O/T	FSPiHD	I1/O/T
11	MTDI	IO	VDDPST1	IE	IE		ADC1_CH5	LP_GPIO5	LP_UART_TXD	MTDI	I1	GPIO5	I/O/T	FSPiWP	I1/O/T
12	MTCK	IO	VDDPST1		IE, WPU		ADC1_CH6	LP_GPIO6	LP_I2C_SDA	MTCK	I1	GPIO6	I/O/T	FSPiCLK	I1/O/T
13	MTDO	IO	VDDPST1		IE			LP_GPIO7	LP_I2C_SCL	MTDO	O/T	GPIO7	I/O/T	FSPiD	I1/O/T
14	GPIO8	IO	VDDPST2	IE	IE					GPIO8	I/O/T	GPIO8	I/O/T		
15	GPIO9	IO	VDDPST2	IE, WPU	IE, WPU					GPIO9	I/O/T	GPIO9	I/O/T		
16	GPIO10	IO	VDDPST2		IE					GPIO10	I/O/T	GPIO10	I/O/T		
17	GPIO11	IO	VDDPST2		IE					GPIO11	I/O/T	GPIO11	I/O/T		
18	GPIO12	IO	VDDPST2		IE	USB D-				GPIO12	I/O/T	GPIO12	I/O/T		
19	GPIO13	IO	VDDPST2		IE, WPU	USB D+				GPIO13	I/O/T	GPIO13	I/O/T		
20	SPICS0	IO	VDD_SPI	WPU	IE, WPU					SPICS0	O/T	GPIO24	I/O/T		
21	SPIQ	IO	VDD_SPI	WPU	IE, WPU					SPIQ	I1/O/T	GPIO25	I/O/T		
22	SPIWP	IO	VDD_SPI	WPU	IE, WPU					SPIWP	I1/O/T	GPIO26	I/O/T		
23	VDD_SPI	电源/IO	—			VDD_SPI				GPIO27	I/O/T	GPIO27	I/O/T		
24	SPIHD	IO	VDD_SPI	WPU	IE, WPU					SPIHD	I1/O/T	GPIO28	I/O/T		
25	SPiCLK	IO	VDD_SPI	WPU	IE, WPU					SPiCLK	O/T	GPIO29	I/O/T		
26	SPiD	IO	VDD_SPI	WPU	IE, WPU					SPiD	I1/O/T	GPIO30	I/O/T		
27	GPIO15	IO	VDDPST2	IE	IE					GPIO15	I/O/T	GPIO15	I/O/T		
28	VDDPST2	电源													
29	U0TXD	IO	VDDPST2		WPU					U0TXD	O	GPIO16	I/O/T	FSPiCS0	I1/O/T
30	U0RXD	IO	VDDPST2		IE, WPU					U0RXD	I1	GPIO17	I/O/T	FSPiCS1	O/T
31	SDIO_CMD	IO	VDDPST2	WPU	IE					SDIO_CMD	I1/O/T	GPIO18	I/O/T	FSPiCS2	O/T
32	SDIO_CLK	IO	VDDPST2	WPU	IE					SDIO_CLK	I1	GPIO19	I/O/T	FSPiCS3	O/T
33	SDIO_DATA0	IO	VDDPST2	WPU	IE					SDIO_DATA0	I1/O/T	GPIO20	I/O/T	FSPiCS4	O/T
34	SDIO_DATA1	IO	VDDPST2	WPU	IE					SDIO_DATA1	I1/O/T	GPIO21	I/O/T	FSPiCS5	O/T
35	SDIO_DATA2	IO	VDDPST2	WPU	IE					SDIO_DATA2	I1/O/T	GPIO22	I/O/T		
36	SDIO_DATA3	IO	VDDPST2	WPU	IE					SDIO_DATA3	I1/O/T	GPIO23	I/O/T		
37	VDDA1	电源													
38	XTAL_N	模拟													
39	XTAL_P	模拟													
40	VDDA2	电源													
41	GND	电源													

* 更多信息，详见章节 2 管脚。高亮的单元格，请参考章节 2.3.4 GPIO 和 LP GPIO 的限制。

表 7-2. QFN32 封装管脚总览

管脚 序号	管脚 名称	管脚 类型	供电 管脚	管脚配置		模拟功能		LP IO MUX 功能		IO MUX 功能					
				复位时	复位后	0	1	0	1	0	类型	1	类型	2	类型
1	ANT	模拟													
2	VDDA3P3	电源													
3	VDDA3P3	电源													
4	CHIP_PU	模拟													
5	VDDPST1	电源													
6	XTAL_32K_P	IO	VDDPST1			XTAL_32K_P	ADC1_CH0	LP_GPIO0	LP_UART_DTRN	GPIO0	I/O/T	GPIO0	I/O/T		
7	XTAL_32K_N	IO	VDDPST1			XTAL_32K_N	ADC1_CH1	LP_GPIO1	LP_UART_DSRN	GPIO1	I/O/T	GPIO1	I/O/T		
8	GPIO2	IO	VDDPST1	IE	IE		ADC1_CH2	LP_GPIO2	LP_UART_RTSN	GPIO2	I/O/T	GPIO2	I/O/T	FSPIQ	I1/O/T
9	GPIO3	IO	VDDPST1	IE	IE		ADC1_CH3	LP_GPIO3	LP_UART_CTSN	GPIO3	I/O/T	GPIO3	I/O/T		
10	MTMS	IO	VDDPST1	IE	IE		ADC1_CH4	LP_GPIO4	LP_UART_RXD	MTMS	I1	GPIO4	I/O/T	FSPiHD	I1/O/T
11	MTDI	IO	VDDPST1	IE	IE		ADC1_CH5	LP_GPIO5	LP_UART_TXD	MTDI	I1	GPIO5	I/O/T	FSPiWP	I1/O/T
12	MTCK	IO	VDDPST1		IE, WPU		ADC1_CH6	LP_GPIO6	LP_I2C_SDA	MTCK	I1	GPIO6	I/O/T	FSPiCLK	I1/O/T
13	MTDO	IO	VDDPST1		IE			LP_GPIO7	LP_I2C_SCL	MTDO	O/T	GPIO7	I/O/T	FSPiD	I1/O/T
14	GPIO8	IO	VDDPST2	IE	IE					GPIO8	I/O/T	GPIO8	I/O/T		
15	GPIO9	IO	VDDPST2	IE, WPU	IE, WPU					GPIO9	I/O/T	GPIO9	I/O/T		
16	GPIO12	IO	VDDPST2		IE	USB_D-				GPIO12	I/O/T	GPIO12	I/O/T		
17	GPIO13	IO	VDDPST2		IE, WPU	USB_D+				GPIO13	I/O/T	GPIO13	I/O/T		
18	GPIO14	IO	VDDPST2		IE					GPIO14	I/O/T	GPIO14	I/O/T		
19	GPIO15	IO	VDDPST2	IE	IE					GPIO15	I/O/T	GPIO15	I/O/T		
20	VDDPST2	电源													
21	U0TXD	IO	VDDPST2		WPU					U0TXD	O	GPIO16	I/O/T	FSPiCS0	I1/O/T
22	U0RXD	IO	VDDPST2		IE, WPU					U0RXD	I1	GPIO17	I/O/T	FSPiCS1	O/T
23	SDIO_CMD	IO	VDDPST2	WPU	IE					SDIO_CMD	I1/O/T	GPIO18	I/O/T	FSPiCS2	O/T
24	SDIO_CLK	IO	VDDPST2	WPU	IE					SDIO_CLK	I1	GPIO19	I/O/T	FSPiCS3	O/T
25	SDIO_DATA0	IO	VDDPST2	WPU	IE					SDIO_DATA0	I1/O/T	GPIO20	I/O/T	FSPiCS4	O/T
26	SDIO_DATA1	IO	VDDPST2	WPU	IE					SDIO_DATA1	I1/O/T	GPIO21	I/O/T	FSPiCS5	O/T
27	SDIO_DATA2	IO	VDDPST2	WPU	IE					SDIO_DATA2	I1/O/T	GPIO22	I/O/T		
28	SDIO_DATA3	IO	VDDPST2	WPU	IE					SDIO_DATA3	I1/O/T	GPIO23	I/O/T		
29	VDDA1	电源													
30	XTAL_N	模拟													
31	XTAL_P	模拟													
32	VDDA2	电源													
33	GND	电源													

* 更多信息，详见章节 2 管脚。高亮 的单元格，请参考章节 2.3.4 GPIO 和 LP GPIO 的限制。

修订历史

日期	版本	发布说明
2023-01-16	v0.5	预发布



免责声明和版权公告

本文档中的信息，包括供参考的 URL 地址，如有变更，恕不另行通知。

本文档可能引用了第三方的信息，所有引用的信息均为“按现状”提供，乐鑫不对信息的准确性、真实性做任何保证。

乐鑫不对本文档的内容做任何保证，包括内容的适销性、是否适用于特定用途，也不提供任何其他乐鑫提案、规格书或样品在他处提到的任何保证。

乐鑫不对本文档是否侵犯第三方权利做任何保证，也不对使用本文档内信息导致的任何侵犯知识产权的行为负责。本文档在此未以禁止反言或其他方式授予任何知识产权许可，不管是明示许可还是暗示许可。

Wi-Fi 联盟成员标志归 Wi-Fi 联盟所有。蓝牙标志是 Bluetooth SIG 的注册商标。

文档中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。

版权归 © 2023 乐鑫信息科技（上海）股份有限公司。保留所有权利。