

前言

这篇迁移指南旨在帮助您使用AIR32F103器件所支持的增强型功能

支持型号列表：

支持型号	AIR32F103
------	-----------

目录

1. 快速替换 SXX32F103 芯片	3
2. AIR32F103 功能增强	3
2.1 PLL 高频配置	3
2.2 GPIO 支持独立上下拉控制	4
2.3 USB 内部可选 1.5K 上拉电阻	4
2.4 USB 支持 PLL 时钟的 1/1.5/2/2.5/3/3.5/4/4.5 倍分频作为 USB 时钟..	5
2.5 MCO 支持输出 PLL 2-16 分频输出	5
历史版本	6

AIR32F103系列微控制器基本兼容SXX32F103系列，同时强化许多功能，强化功能详述于本

文档。

1. 快速替换 SXX32F103 芯片

- 步骤一：比对外设规格、Flash容量、SRAM容量等，解焊SXX32F103，换成AIR32F103对应型号
- 步骤二：使用ISP或KEIL, 下载SXX32F103 HEX文件或BIN文件。
- 步骤三：如果有需要，下载SXX32F103 HEX文件或BIN文件以外的资料或进行系统校正。
- 步骤四：查看程序能否正常运行。
- 步骤五：其他问题快速排查请参考移植手册。
- 步骤六：如果经过上述步骤后程序仍无法正常运行，请参考本文件其他章节，或联系合宙销售解决

2. AIR32F103 功能增强

2.1 PLL 高频配置

- 描述：AIR32F103 内置的 PLL 可输出 216MHz 时钟
- 使用范例：
参考\ModuleDemo\RCC\RCC_ClockConfig 工程

```

37 ~
38 void RCC_ClkConfiguration(void)
39 {
40     RCC_DeInit(); //复位RCC寄存器
41
42     RCC_HSEConfig(RCC_HSE_ON); //使能HSE
43     while (RCC_GetFlagStatus(RCC_FLAG_HSERDY) == RESET)
44         ; //等待HSE就绪
45
46     RCC_PLLCmd(DISABLE); //关闭PLL
47     AIR_RCC_PLLConfig(RCC_PLLSource_HSE_Div1, RCC_PLLMul_27, 1); //配置PLL, 8*27=216MHz
48
49     RCC_PLLCmd(ENABLE); //使能PLL
50     while (RCC_GetFlagStatus(RCC_FLAG_PLLRDY) == RESET)
51         ; //等待PLL就绪
52
53     RCC_SYSCLKConfig(RCC_SYSCLKSource_PLLCLK); //选择PLL作为系统时钟
54
55     RCC_HCLKConfig(RCC_SYSCLK_Div1); //配置AHB时钟
56     RCC_PCLK1Config(RCC_HCLK_Div2); //配置APB1时钟
57     RCC_PCLK2Config(RCC_HCLK_Div1); //配置APB2时钟
58
59     RCC_LSIConfig(ENABLE); //使能内部低速时钟
60     while (RCC_GetFlagStatus(RCC_FLAG_LSIRDY) == RESET)
61         ; //等待LSI就绪
62     RCC_HSICmd(ENABLE); //使能内部高速时钟
63     while (RCC_GetFlagStatus(RCC_FLAG_HSIRDY) == RESET)
64         ; //等待HSI就绪
65 }
66
67 void UART_Configuration(uint32_t bound)
68 {

```

2.2 GPIO 支持独立上下拉控制

- 描述: AIR32F103 支持独立上下拉控制(40K), 当 IO 为复用功能时, 可代替外部电路电阻

Eg:

- (1) 使用 SDIO 模块时, D0-D3 和 CMD 可用内部上拉电阻
 - (2) 使用 IIC 是, 当 IIC 速率小于等于 100K, 可用内部上拉电阻
- 拉电阻

- 使用范例:

参考\ModuleDemo\IIC\IIC_IntTransmit

```

//开启内部上拉功能
GPIO_ForcePuPdCmd(GPIOB, ENABLE);
GPIO_ForcePullUpConfig(GPIOB, GPIO_Pin_6);
GPIO_ForcePullUpConfig(GPIOB, GPIO_Pin_7);

```

2.3 USB 内部可选 1.5K 上拉电阻

- 描述: USB 内部 DP 可选 1.5K 上拉电阻, 可替代外部电路上拉电阻;并且可以实现软件重枚举(不需要 PCB 外部加三极管控制)

- 使用范例:

参考\ModuleDemo\USB\Virtual_COM_Port

```

/*****
/*                               General registers                               */
*****/

/* Control register */
#define CNTR    ((__IO unsigned *) (RegBase + 0x40))
/* Interrupt status register */
#define ISTR    ((__IO unsigned *) (RegBase + 0x44))
/* Frame number register */
#define FNR     ((__IO unsigned *) (RegBase + 0x48))
/* Device address register */
#define DADDR   ((__IO unsigned *) (RegBase + 0x4C))
/* Buffer Table address register */
#define BTABLE  ((__IO unsigned *) (RegBase + 0x50))

#define DP_PUUP *((__IO unsigned *) (RegBase + 0x54))

```

开启上拉: `DP_PUUP = 1;`

2.4 USB 支持 PLL 时钟的 1/1.5/2/2.5/3/3.5/4/4.5 倍分频作为 USB 时钟

- 描述: 支持 PLL 时钟的 1/1.5/2/2.5/3/3.5/4/4.5 倍分频作为 USB 时钟

- 使用范例:

参考\ModuleDemo\USB\Virtual_COM_Port

```

void Set_USBClock(void)
{
    RCC_USBCLKConfig(RCC_USBCLKSource_PLLCLK_4Div5);
    RCC_APB1PeriphClockCmd(RCC_APB1Periph_USB, ENABLE);
}

/** @defgroup USB_Device_clock_source
 *  @{
 */
#define RCC_USBCLKSource_PLLCLK_Div4      ((uint32_t)0x80C00000)
#define RCC_USBCLKSource_PLLCLK_4Div5    ((uint32_t)0x80800000)
#define RCC_USBCLKSource_PLLCLK_Div3     ((uint32_t)0x80400000)
#define RCC_USBCLKSource_PLLCLK_3Div5    ((uint32_t)0x80000000)
#define RCC_USBCLKSource_PLLCLK_Div2     ((uint32_t)0x00C00000)
#define RCC_USBCLKSource_PLLCLK_2Div5    ((uint32_t)0x00800000)
#define RCC_USBCLKSource_PLLCLK_Div1     ((uint32_t)0x00400000)
#define RCC_USBCLKSource_PLLCLK_1Div5    ((uint32_t)0x00000000)

```

2.5 MCO 支持输出 PLL 2-16 分频输出

- 描述: MCO 支持输出 PLL 2-16 分频输出

●使用范例：

参考\ModuleDemo\MCO\MCO_PllDiv

```
enum
{
    RCC_MCO_NoClock = 0x00,
    RCC_MCO_SYSCLK = 0x04,
    RCC_MCO_HSI,
    RCC_MCO_HSE,
    RCC_MCO_PLLCLK_Div2,
    RCC_MCO_PLLCLK_Div3,
    RCC_MCO_PLLCLK_Div4,
    RCC_MCO_PLLCLK_Div5,
    RCC_MCO_PLLCLK_Div6,
    RCC_MCO_PLLCLK_Div7,
    RCC_MCO_PLLCLK_Div8,
    RCC_MCO_PLLCLK_Div9,
    RCC_MCO_PLLCLK_Div10,
    RCC_MCO_PLLCLK_Div11,
    RCC_MCO_PLLCLK_Div12,
    RCC_MCO_PLLCLK_Div13,
    RCC_MCO_PLLCLK_Div14,
    RCC_MCO_PLLCLK_Div15,
    RCC_MCO_PLLCLK_Div16,
};
```

历史版本

日期	版本	变更
2022.06.13	1.00	最初版本