

실험 3 다이오드 리미터 회로 예비보고서

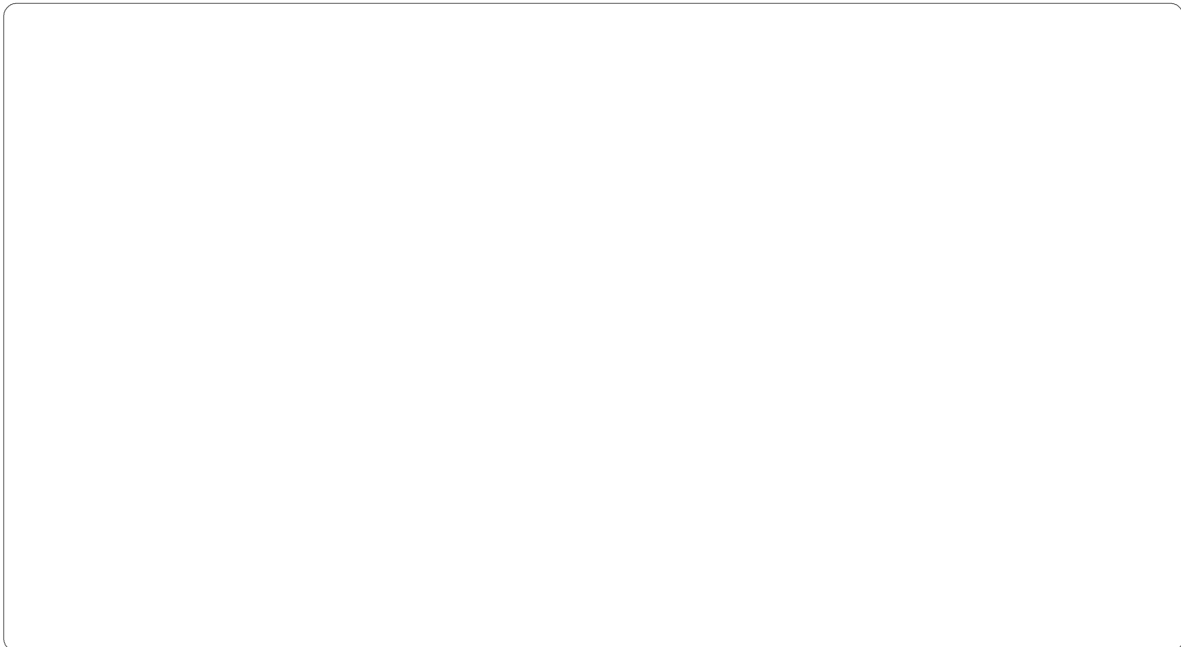
• 이름 (학번) :

• 실험일 :

시뮬레이션 3-1 | 병렬형 리미터 회로 해석하기



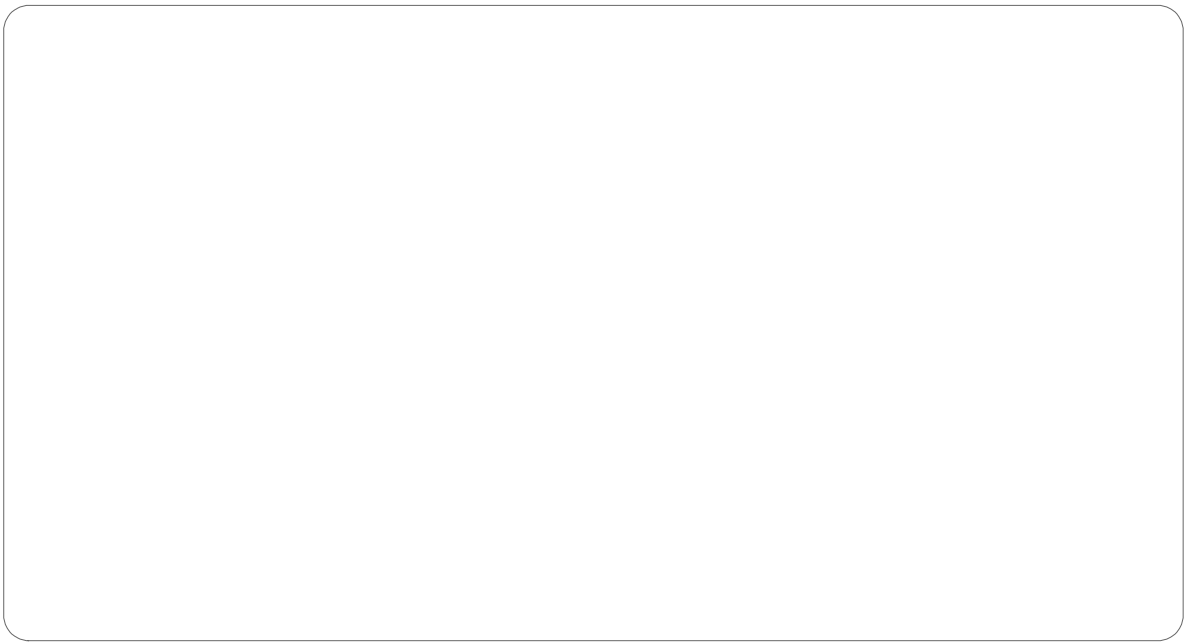
시뮬레이션 회로-1



시뮬레이션 회로-2

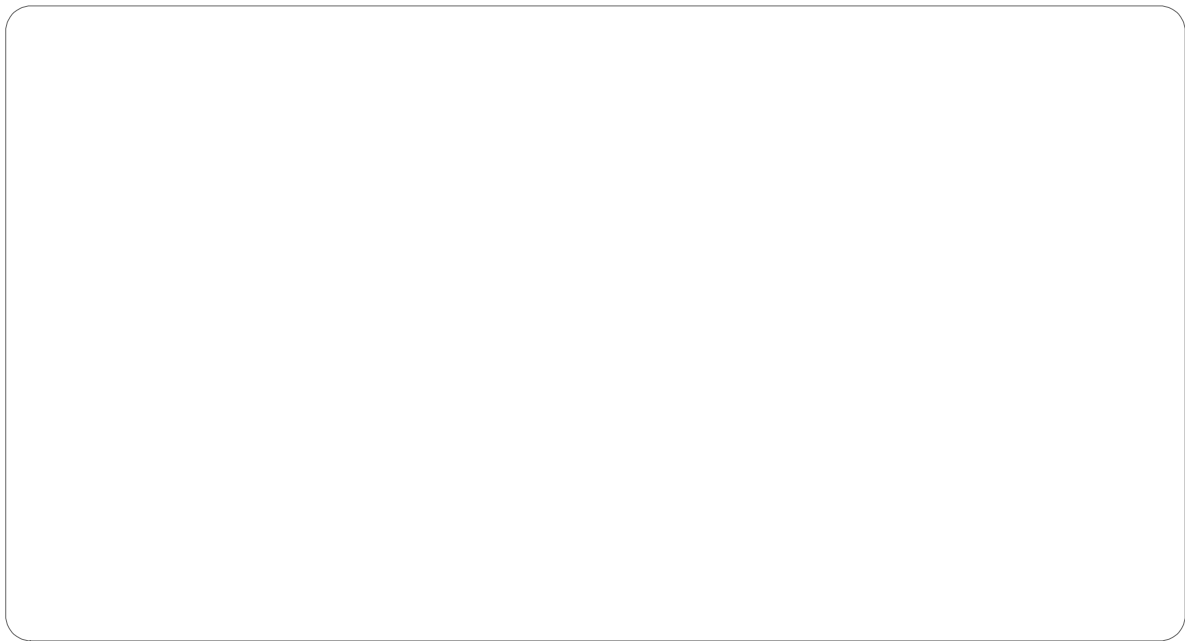
표 3-1 병렬형 리미터 회로의 시뮬레이션 결과

V_B [mV]	v_O 의 리미팅 레벨 [mV]	
	시뮬레이션 회로-1	시뮬레이션 회로-2
1000		
2000		
3000		
4000		
5000		



(a) 시뮬레이션 회로-1

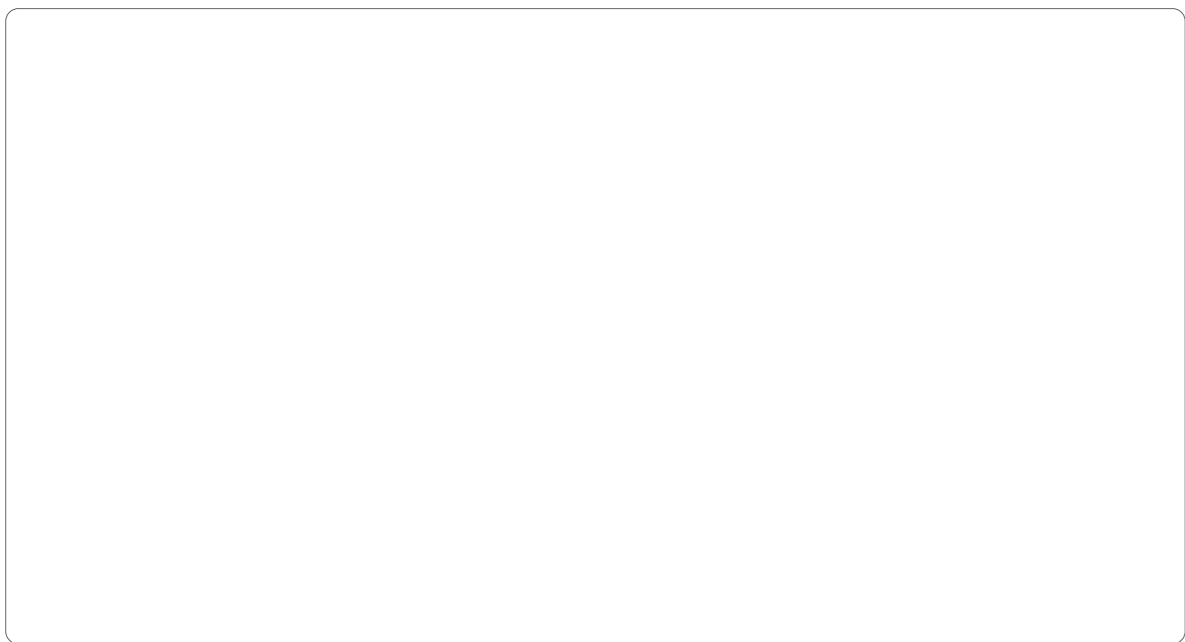
그림 3-8 병렬형 리미터 회로의 시뮬레이션 결과 파형 (계속)



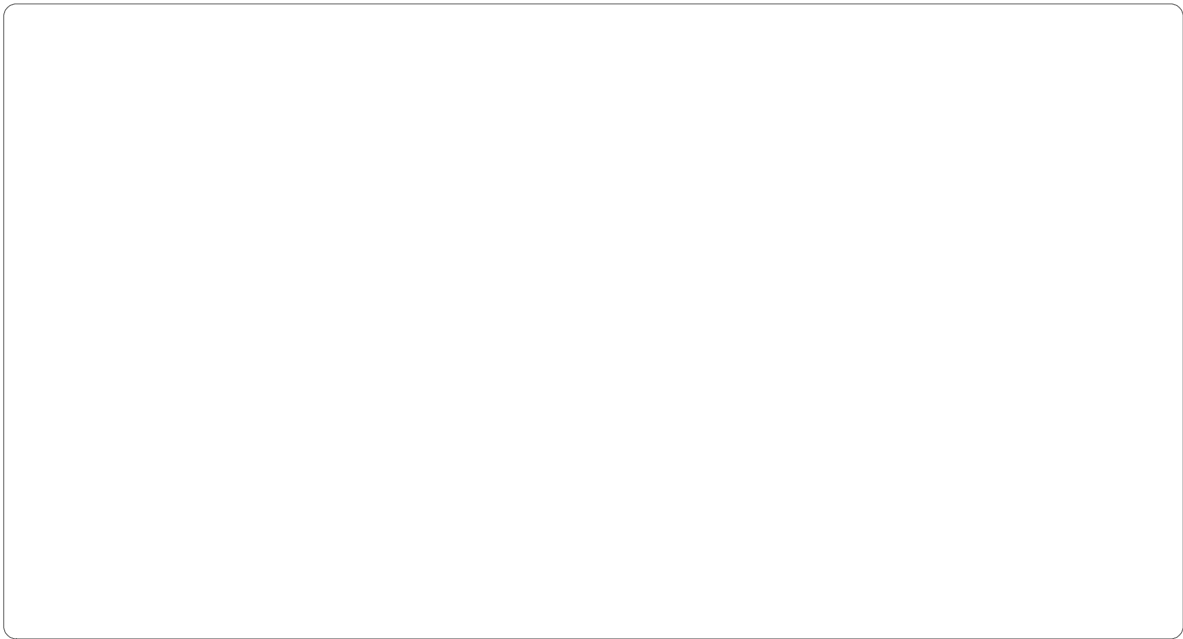
(b) 시뮬레이션 회로-2

그림 3-8 병렬형 리미터 회로의 시뮬레이션 결과 파형

시뮬레이션 3-2 | 직렬형 리미터 회로 해석하기



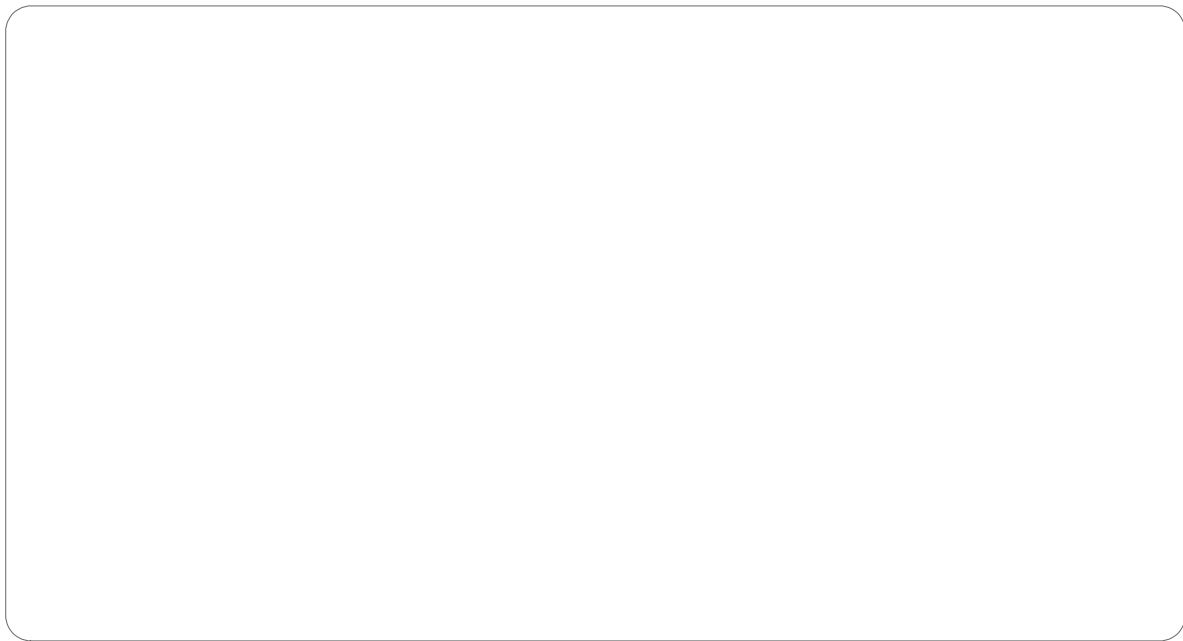
시뮬레이션 회로-3



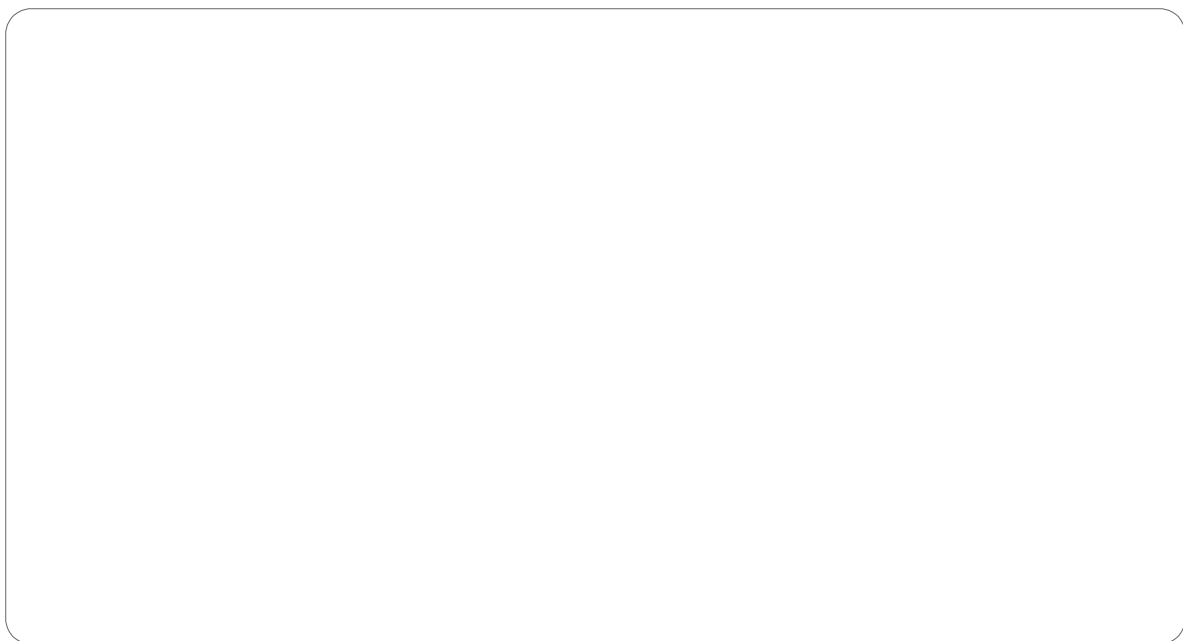
시뮬레이션 회로-4

표 3-2 직렬형 리미터 회로의 시뮬레이션 결과

V_B [mV]	v_O 의 리미팅 레벨 [mV]	
	시뮬레이션 회로-3	시뮬레이션 회로-4
1000		
2000		
3000		
4000		
5000		



(a) 시뮬레이션 회로-3



(b) 시뮬레이션 회로-4

그림 3-9 직렬형 리미터 회로의 시뮬레이션 결과 파형