

Contador con alarma sonora programado en basys 3 usando VHDL

EDUARD GOMEZ AR900099

Resumen-para este proyecto usamos como lenguaje de programación vhdL aplicado a una tarjeta fpga con el propósito de demostrar y poner en practica los conocimientos aprendidos en clase sobre programación en fpga. que para este caso consiste en un contador regresivo en binario conectado a una alarma sonora funcionando a 3V accionándose cuando el contador llega a cero.

Abstract- for this project we use as a programming language vhdL applied to an fpga card with the purpose of demonstrating and putting into practice the knowledge learned in class about programming in fpga. which in this case consists of a binary countdown counter.

Palabras clave: fpga, programación, Código, contador, binario.

I-Introducción:

Para poder hablar del proyecto y su funcionamiento es necesario definir algunos términos y tecnologías vitales para su funcionamiento

Una matriz de puertas lógicas programable en campo o fpga (del inglés *field-programmable gate array*), es un

dispositivo programable que contiene bloques de lógica cuya interconexión y funcionalidad puede ser configurada en el momento, mediante un lenguaje de descripción especializado. La lógica programable puede reproducir desde funciones tan sencillas como las llevadas a cabo por una puerta lógica o un sistema combinacional hasta complejos sistemas en un chip.

Las FPGA se utilizan en aplicaciones similares a los ASIC sin embargo son más lentas, tienen un mayor consumo de energía y no pueden abarcar sistemas tan complejos como ellos. A pesar de esto, las FPGA tienen las ventajas de ser reprogramables (lo que añade una enorme flexibilidad al flujo de diseño), sus costes de desarrollo y adquisición son mucho menores para pequeñas cantidades de dispositivos y el tiempo de desarrollo es también menor.

Para el caso del lenguaje en que realizamos la codificación

VHDL es un lenguaje de especificación definido por el ieee (*institute of electrical and electronics engineers*) (ansi/ieee 1076-1993) utilizado para describir circuitos digitales y para la automatización de diseño electrónico. Vhdl es acrónimo proveniente de la combinación de dos acrónimos: vhsic (*very high speed integrated circuit*) y hdl (*hardware description language*). Aunque puede ser usado de forma general para describir cualquier circuito digital se usa

principalmente para programar pld (*programmable logic device* - dispositivo lógico programable), fpga (*field programmable gate array*), asic y similares.

Originalmente, el lenguaje vhdl fue desarrollado por el departamento de defensa de los estados unidos a inicios de los años 80 basado en el lenguaje de programación ada con el fin de simular circuitos eléctricos digitales. Posteriormente se desarrollaron herramientas de síntesis e implementación en hardware a partir de los archivos VHDL.

II-Objetivos

El objetivo principal de este proyecto es elaborar un prototipo de contador digital con alarma sonora tomando como base una tarjeta fpga, para este caso en particular la basys 3 programando dicha tarjeta en vhdl.

Demostrar mediante la practica y el funcionamiento los conceptos aprendidos durante el curso

Aprovechar las ventajas que ofrece la tecnología FPGA sobre otras, para llevar a cabo dicho proyecto

III-Materiales

- TARJETA BASYS 3
- BUZZER 3V
- CABLES PARA CONEXIÓN
- PROGRAMACIÓN EN VHDL
- PC

IV-Desarrollo

En electrónica digital, un contador es un circuito secuencial construido a partir de biestables y puertas lógicas capaces de almacenar y contar los impulsos (a menudo relacionados con una señal de reloj), que recibe en la entrada destinada a tal efecto, así mismo también actúa como divisor de frecuencia. Normalmente, el cómputo se realiza en código binario, que con frecuencia será el binario natural o el BCD natural (contador de decenas). Ejemplo, un contador de módulo 4 pasa por 4 estados, y contaría del 0 al 3. Si necesitamos un contador con un módulo distinto de 2^n , lo que haremos es añadir un circuito combinacional.

Según la cantidad de números que pueden contar, se puede hablar de *contadores binarios de n bits* (cuentan todos los números posibles de n bits, desde 0 hasta $2^n - 1$), *contadores BCD* (cuentan del 0 al 9).

Para el caso del funcionamiento de este contador en específico

Presentamos un diagrama de entradas y salidas respecto a como funciona

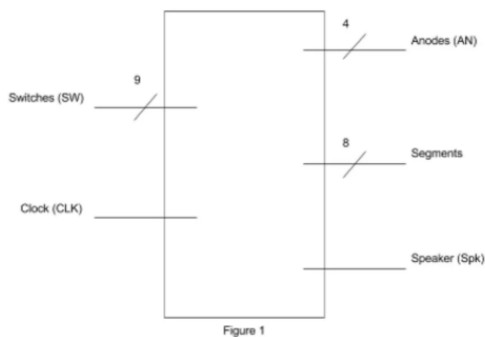


Ilustración 1. Esquema de entradas y salidas

Entradas: Hay 9 interruptores utilizados en el tablero. El interruptor más a la izquierda es pausar / iniciar el temporizador. Los ocho interruptores de la derecha se utilizan para configurar el tiempo en binario. Otra entrada es el reloj de la placa base 3.

Salidas: "Segmentos" se refiere a la visualización de 7 segmentos en la placa base 3. Hay 8 bits porque la pantalla también incluye un pequeño punto a la derecha de cada número. Los ánodos se refieren a los ánodos correspondientes a cada uno de los cuatro "dígitos" completos en la pantalla de 7 segmentos. Estos activan o desactivan cada pantalla individual de 7 segmentos.

En este código hay un módulo superior y múltiples submódulos. Si bien escribimos muchos de los submódulos y el módulo principal, decidimos usar un código externo. Para la sirena, el código obtenido fue escrito en verilog. El resto del código

está en VHDL. Esto es lo que son estos módulos y lo que hacen.

Módulo principal: Reúne los siguientes módulos.

My_clk_div: Estos módulos dividen la frecuencia del reloj para reducir la velocidad. Todos los módulos con "clk_div"

Temporizador: Pausa el tiempo cuando se activa un interruptor. Sseg_dec: establece la visualización de siete segmentos según la configuración de los interruptores.

Mux: El multiplexor utilizado en varios de los módulos.

Bin2bcdconv: Convierte binario a decimal, ya que los modificadores ingresarán en binario.

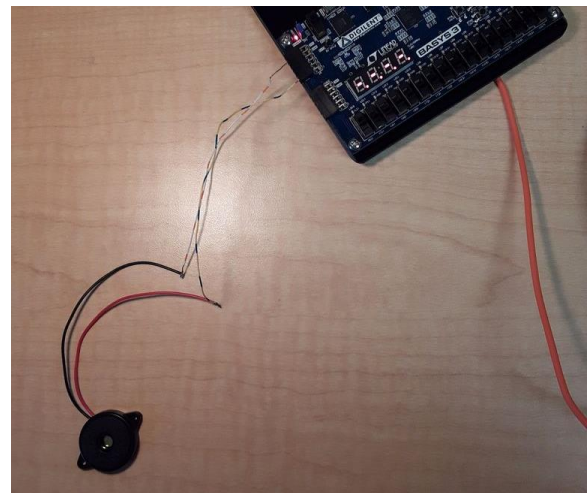
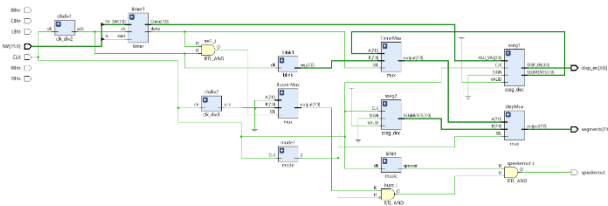


Ilustración 2. Tarjeta con las conexiones

Los interruptores más a la derecha actúan como la entrada binaria de 8 bits, usted mueve los interruptores hacia arriba para convertirlos en "1". El temporizador contará desde la entrada del usuario como segundos en decimal. El valor máximo para este proyecto será 256. Por lo tanto, el usuario puede ingresar cualquier valor entre 0 y 255 segundos para este temporizador. Sw15 actúa como el interruptor de reanudación / pausa para el temporizador. Cuando se enciende, el temporizador procederá a la cuenta regresiva como se muestra en su pantalla de siete segmentos. Cuando está apagado, el temporizador "mantendrá" el último valor mostrado. Cuando el temporizador se apaga, sonará el timbre. El "zumbido" y la "sirena" simultáneos emulan una llamada de pájaro.



V-Conclusiones

VI-Bibliografía

1. *Colaboradores de Wikipedia.* (2020, 26 febrero). *Contador*. Recuperado 29 febrero, 2020, de <https://es.wikipedia.org/wiki/Contador>
2. *CHAMOSO LAMAS, I. E. S. MANUEL.* (2010, 26 agosto). *CONTADORES*. Recuperado 19 febrero, 2020, de <http://centros.edu.xunta.es/iesmanuelchamosola/mas/electricidade/fotos/contadores.htm>
3. *MULTIPLEXOR.* (s.f.). Recuperado de <https://e.wikipedia.org/wiki/vhdl#multiplexor>
4. *OMINOREG.* (2012, 5 julio). *MODELO-IEEE-PARA-ARTIGO*. Recuperado 24 febrero, 2020, de <https://www.slideshare.net/ominoreg/modelo-ieee-para-artigo> *GONZALES, I. N. G. RUBEN.* (2015, 14 September).
5. *CONTADORES.* Recuperado 19 febrero, 2020, de <https://personales.unican.es/MANZANOM/PLAN ANTIGUO/EDIGITAL/CONTG5.PDF>