

EEA-25 – Sistemas Digitais Programáveis

Prof. Dr. Harlei Miguel Arruda Leite | IEE, Sala 187

harlei@ita.br

Laboratório 01

1. Objetivos

- Instalar o ambiente de desenvolvimento; Familiarizar-se com o ambiente dedesenvolvimento; Compreender o processo de design de circuitos usando Verilog e implementação em FPGA.

2. Roteiro

2.1. Instalar o ambiente de desenvolvimento seguindo o tutorial oficial:

- <https://github.com/wuxx/icesugar-nano>

2.2. Criando um projeto:

- Crie uma pasta no formato EEA25-Lab1-<MembrosDoGrupo>;
- Dentro da pasta, crie um arquivo denominado blink.v;
- Implemente em seu editor de texto preferido (eu gosto do VS Code com a extensão Verilog-HDL/SystemVerilog/Bluespec SystemVerilog) o seguinte código em Verilog:

```
1  module blink (  
2      input CLK,  
3      output LED  
4  );  
5  
6  reg [25:0] counter;  
7  
8  assign LED = ~counter[21];  
9  //assign LED = ~counter[23];  
10  
11  initial begin  
12      counter = 0;  
13  end  
14  
15  always @(posedge CLK) begin  
16      counter <= counter + 1;  
17  end  
18  
19  endmodule
```

- Em seguida, insira na pasta do projeto o arquivo io.pcf, disponível no link:
 - <https://github.com/wuxx/icesugar-nano/blob/main/src/common/io.pcf>
- Insira na pasta do projeto o arquivo Makefile, disponível no link:
 - <https://github.com/wuxx/icesugar-nano/blob/main/src/basic/blink/Makefile>

- Altere o campo filename e pcf_file para blink e io.pcf respectivamente, como mostra a figura abaixo:

```
1 filename = blink
2 pcf_file = io.pcf
3
4 ICELINK_DIR=$(shell df | grep iCELink | awk '{print $6}')
5 ${warning iCELink path: ${ICELINK_DIR}}
6
7 build:
8     yosys -p "synth_ice40 -json ${filename}.json -blif ${filename}.blif" ${filename}.v
9     nextpnr-ice40 --lp1k --package cm36 --json ${filename}.json --pcf ${pcf_file} --asc ${filename}.asc --freq 48
10    icepack ${filename}.asc ${filename}.bin
11
12 prog_flash:
13    @if [ -d "${ICELINK_DIR}" ]; \
14    then \
15        cp ${filename}.bin ${ICELINK_DIR}; \
16    else \
17        echo "iCELink not found"; \
18        exit 1; \
19    fi
20
21
22 clean:
23    rm -rf ${filename}.blif ${filename}.asc ${filename}.bin
```

- Conecte a FPGA no computador;
- Abra o terminal e acesse a página do projeto, e então digite o comando:
 - make build
- Não ocorrendo nenhum erro, arraste o arquivo blink.bin para o drive iCELink utilizando a interface gráfica, ou então digite make prog_flash no terminal para realizar via linha de comando;
- O que ocorreu com o LED laranja da placa?
- Agora, no arquivo blink.v, altere o counter[21] por counter[23]. Que mudança no LED laranja você notou?

3. Critério de avaliação

- Este laboratório não requer relatório;
- Quando finalizar, chame o professor para verificar o projeto.