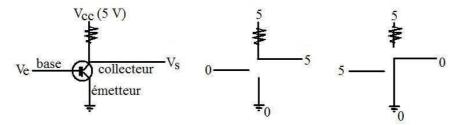
VI- Des transistors aux portes logiques. Conception de circuits

Nous savons que l'ordinateur traite uniquement des instructions écrites en binaire avec des 0 et des 1. Nous savons aussi qu'il est formé des circuits électroniques. Quel est le lien entre ces deux éléments? C'est que les circuits électroniques se comportent comme des circuits logiques au comportement binaire. Ils font circuler des signaux électriques de deux sortes : soit au niveau bas (disons entre 0 et 2 volts), soit au niveau haut (entre 2 et 5 volts), en évitant toute ambiguïté entre ces deux états. Cela correspond exactement aux chiffres 0 ou 1 en binaire. Le composant élémentaire d'un circuit électronique est le transistor, qui agit comme un interrupteur ultra rapide. Des transistors sont alors regroupés et agencés pour remplir une certaine fonction, formant des circuits logiques élémentaires que l'on appelle des portes logiques. Et ce sont ces portes logiques, reliées les unes aux autres, qui forment l'ossature de la carte mère, et assurent le fonctionnement de l'ordinateur. Tout commence par le transistor.

1) Comment fonctionne un transistor?

Le transistor (du type CMOS) comporte trois connexions externes :

- $_*$ Le collecteur est la sortie du transistor, et il est relié au fil d'où vient la tension V_{cc} (5 volts de courant continu) de l'alimentation.
 - *L'émetteur est relié à la masse (0 volt).
 - * La base constitue la connexion d'entrée. Tout dépend de la tension V_e qui lui est appliquée.
- Si l'on n'applique aucune tension à la base ($V_e = 0$), le transistor bloque le courant entre collecteur et émetteur, et la sortie passe à la tension $V_s = 5$ volts.
- Si l'on met sur la base une tension de $V_e = 5$ volts en entrée, le courant passe entre le collecteur et l'émetteur, ce qui met la sortie à la masse, soit $V_s = 0$ volt.



Le transistor inverseur, avec blocage ou passage selon la valeur binaire de la tension V_e

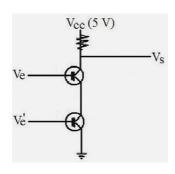
Ainsi le niveau haut de l'entrée donne un niveau bas à la sortie, et vice versa. En termes logiques, 0 est transformé en 1, et 1 en 0. On obtient un inverseur, correspondant à la porte logique baptisée NON.

2) Les portes logiques de base

Avec le simple transistor précédent, nous avons obtenu une première porte logique de base. Sachant qu'en logique le chiffre 1 peut signifier « vrai » et le 0 signifier « faux », on obtient ce que l'on appelle la table de vérité du NON :

х	NON x
0	1
1	0

avec dans la colonne de gauche les entrées, et les sorties correspondantes dans la colonne de droite. La fonction de passage s'écrit f(x) = x, où x désigne l'entrée et f(x) la sortie, étant entendu que x est par définition le contraire (ou le complément) de x. Maintenant mettons deux transistors en série. La tension de sortie V_s ne peut être nulle que si les deux transistors laissent passer le courant entre le collecteur et l'émetteur. Dès que l'un des transistors est en état de blocage, ou encore les deux, la tension de sortie V_s est égale à 5 volts.



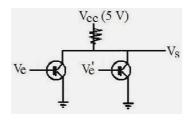
On en déduit la table de vérité de cette nouvelle porte logique, avec ses deux entrées a et b, correspondant aux signaux électriques $V_{\rm e}$ et $V_{\rm e}$ arrivant dans les transistors, et sa sortie S.

а	b	S
0	0	1
0	1	1
1	0	1
1	1	0

Remarquons qu'il existe quatre états possibles pour les entrées. La fonction logique associée n'est autre que le NON ET (ou *NAND*), négation du ET (*AND*) bien connu, avec sa table de vérité :

a	b	a ET b
0	0	0
0	1	0
1	0	0
1	1	1

Enfin mettons deux transistors en parallèle. Si les deux bloquent le passage du courant ($V_e = V'_e = 0$), on a $V_s = 5$ volts. Dès que l'un laisse passer le courant, on a $V_s = 0$. D'où la table de vérité :



b	S
0	1
1	0
0	0
1	0
	b 0 1 0

La fonction logique associée n'est autre que le NON OU (NOR), négation de la fonction OU (OR) dont la table de vérité est :

а	b	a OU b
0	0	0
0	1	1
1	0	1
1	1	1

Finalement, avec un transistor, nous avons le NON, avec deux transistors nous obtenons NON ET ou NON OU, avec trois transistors nous trouvons le ET ou le OU. Nous avons là les portes logiques qui sont les composants fondamentaux des circuits intégrés. Dans les schémas électroniques, ces portes sont représentées par les symboles suivants, la présence d'un petit rond indiquant la négation.

Enfin, pour simplifier l'écriture, a ET b est noté ab, comme une multiplication, tandis que a OU b est noté a+b comme une addition. On avait déjà vu que la négation était notée avec un trait vertical sur la variable concernée.

Avec le Et et le OU, ou leur négation, nous avons vu le cas où l'on avait deux entrées. Il peut y en avoir plus, mais les tables de vérité restent analogues, elles sont seulement plus longues, car avec k fils en entrée, il existe 2^k valeurs possibles pour les entrées $(a_1, a_2, ..., a_k)$ et autant de résultats en sortie. Par exemple avec k = 3, les triplets d'entrée a, b, c donnent huit cas : 000, 001, 010, 011, 100, 101, 110, 111. La sortie se présente alors comme un vecteur à 8 composantes. Cela signifie que l'on peut fabriquer $2^8 = 256$ tables de vérité différentes à partir de trois entrées, et autant de portes logiques différentes.

3) Lien entre table de vérité et équation donnant la sortie en fonction des entrées

Par équation, nous entendons l'écriture de la sortie S en fonction des entrées, on peut aussi l'appeler fonction S. Comment fabriquer cette équation à partir de la table de vérité de la porte logique ?

Reprenons d'abord l'exemple du ET avec sa table de vérité

а	b	S
0	0	0
0	1	0
1	0	0
1	1	1

On constate que le seul 1 en sortie correspond à (1, 1) en entrée. Il suffit de garder ce seul évènement et de remplacer (1, 1) par ab pour obtenir l'équation S = ab. C'est bien l'équation de cette porte logique.

Reprenons maintenant l'exemple du OU, avec sa table de vérité

a	b	S
0	0	0
0	1	1
1	0	1
1	1	1

Contentons-nous de prendre chaque terme donnant 1 en sortie. Il s'agit d'abord du couple d'entrée 01 que l'on écrit ab de façon qu'il ne contienne que des 1 en multiplication, puis du

couple d'entrée 10 que l'on écrit $a\bar{b}$ pour les mêmes raisons, et enfin du couple 11 qui s'écrit ab. On peut alors affirmer que la sortie S est la somme de ces termes, soit $S = \bar{a}b + a\bar{b} + ab$. Pour s'en convaincre, il suffit de construire la table de vérité de $\bar{a}b + a\bar{b} + ab$ et de constater qu'elle est exactement la même que celle de a+b.

On peut ainsi passer de la table de vérité à l'équation donnant la sortie en fonction des entrées :

- * prendre seulement les sorties à 1
- * pour chaque sortie, remplacer la valeur d'entrée de a par a si elle vaut 1 ou par a si elle vaut 0, faire de même pour chaque entrée, et mettre le tout en multiplication.
 - * additionner les termes obtenus précédemment pour chaque sortie à 1.

Une fois cela admis, on peut aussi bien passer de l'équation à la table de vérité. L'équation n'est qu'une forme compactée de la table de vérité. Elle permet aussi de dessiner facilement le circuit électronique associé, comme on le verra plus tard. Si l'on sait trouver l'équation d'une porte logique, il arrive qu'on puisse encore la simplifier. Par exemple $\overline{ab} + a\overline{b} + ab$ se simplifie en a + b puisque l'on passe de trois termes à deux facteurs à deux termes à un facteur. Mais comment faire cela en général. Pour cela, il convient de connaître les formules de l'algèbre binaire, appelée aussi algèbre de Boole, même si elle doit beaucoup plus à Leibniz.

4) Algèbre binaire

Donnons les principales formules dont on peut vérifier la validité grâce à leurs tables de vérité.

- * L'addition et la multiplication sont commutatives et associatives, par exemple pour la multiplication : ab = ba et (ab)c = a(bc) = abc.
 - * Simplifications possibles:

$$1a = a$$
, $0 + a = a$, $0a = 0$, $1 + a = 1$, $aa = a$, $a + a = a$, $aa = 0$, $a + a = 1$

* Distributivité d'une opération par rapport à l'autre :

a(b+c) = ab + ac comme d'habitude

$$a + bc = (a + b) (a + c)$$
 puisque $a \text{ OU} (b \text{ ET } c) = (a \text{ OU } b) \text{ ET } (a \text{ OU } c)$

La deuxième formule a de quoi surprendre, car dans le calcul classique avec de vraies additions et multiplications, seule la première formule est valable.

* Nouvelles simplifications:

$$a + ab = a$$
 $car a + ab = a1 + ab = a(1 + b) = a1 = a$
 $a + \overline{a}b = a + b$ $car a + \overline{a}b = (a + \overline{a})(a + b) = 1(a + b) = a + b$
* Lois de Morgan $\overline{a + b} = \overline{a}b$
 $\overline{ab} = \overline{a} + \overline{b}$

Grâce aux lois de Morgan, on obtient ces schémas électroniques équivalents :

$$= \overline{ab} \longrightarrow \overline{a+b} \longrightarrow \overline{a+\overline{b}} \longrightarrow \overline{a+\overline{b}}$$

5) Simplifications de l'équation d'une porte logique

Grâce aux formules précédentes, nous sommes en mesure de simplifier l'équation d'une porte logique lorsque c'est possible. Reprenons l'exemple du OU, qui nous avait amené à l'équation

$$S = \overline{a}b + a\overline{b} + ab$$
. On peut écrire :

 $\overline{a}b + a\overline{b} + ab = \overline{a}b + a(\overline{b} + b) = \overline{a}b + a = (a+b)(a+\overline{a}) = a+b$ et l'on trouve l'équation simplifiée du OU.

Il existe une autre méthode de simplification, celle dite des tableaux de Karnaugh. Il suffit de réécrire la table de vérité, mais en la plaçant dans un tableau rectangulaire. Pour la fonction OU, cela donne ce tableau carré où se trouvent les valeurs de S selon celles de a et de b:

a	0	1
b		
0	0	1
1	1	1

Evidemment la présence des trois 1 donne toujours S = ab + ab + ab. Mais maintenant nous allons recouvrir complètement les 1 par des rectangles les plus grands possibles, mais avec des côtés qui sont des puissances de 2, à défaut de mieux avec $2^0=1$. Dans notre exemple, on obtient deux rectangles, l'un vertical, l'autre horizontal :

la di	0	
0	0	/1
1	Q	

Prenons le rectangle vertical, il se réduit à a puisque $a\overline{b} + ab = a(b + \overline{b}) = a$.

De même pour le rectangle horizontal qui se réduit à b puisque ba + ba = b(a + a) = b

Finalement on a la forme simplifiée S = a + b.

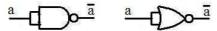
En groupant les termes par deux dans les rectangles, on diminue le nombre final de termes, même s'il peut arriver qu'un rectangle doive empiéter sur un autre. C'est le principe du tableau de Karnaugh, que nous préciserons plus bas dans des contextes plus compliqués.

6) Les portes NON ET et NON OU, comme générateurs de tout circuit logique

D'abord le NON peut être construit avec une porte NON ET ou une porte NON OU. En effet,

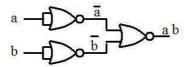
$$\overline{a} = \overline{a} \overline{a} = \overline{a+a}$$
 ou encore

$$a = a + a = aa$$



Le NON avec une porte NON ET ou avec une porte NON OU

A son tour le ET peut être conçu avec des portes NON OU, puisque $ab = \overline{ab} = \overline{a+b}$



De même pour le OU construit avec trois portes NON ET:

$$a+b=\overline{a+b}=\overline{a}\,\overline{b}$$

$$a-\overline{b}$$

$$a-\overline{b}$$

$$a+b$$

Comme tout circuit logique a une équation qui ne contient que des additions (OU), des multiplications (ET), et des compléments (NON), il peut être construit avec des portes NON et NON OU uniquement.

Exercice : Considérer un porte ET à quatre entrées. Elle ramène 1 lorsque les quatre entrées valent 1, et 0 sinon.

- 1) En utilisant l'associativité abcd = ((ab)c)d, faire le schéma de cette porte en utilisant uniquement des portes ET à deux entrées.
- 2) En utilisant l'associativité : abcd = (ab)(cd) faire le schéma de cette porte en utilisant uniquement des portes ET à deux entrées.
- 3) En utilisant le fait que $abcd = \overline{(ab)(cd)}$ et en utilisant une loi de Morgan, montrer que la porte ET à quatre entrées peut être construite avec deux portes NON ET et une porte NON OU, et faire le schéma.
- 4) Généralisation : En reprenant le procédé du 3), faire le schéma d'une porte ET à 16 entrées en utilisant des portes NON ET et NON OU.

7) La porte *XOR* (ou exclusif)

Cet opérateur s'écrit avec le symbole \oplus . Il s'agit de l'addition ramenée modulo 2 ($1 \oplus 1 = 0$), avec comme table de vérité

х	у	$x \oplus y$
0	0	0
0	1	1
1	0	1
1	1	0

On dit aussi de façon plus imagée que c'est la porte de la discorde (elle ne considère comme vrai que les assortiments de termes différents).

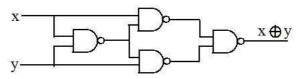
De la table de vérité se déduit son équation : $x \oplus y = \overline{x} y + x \overline{y}$ et aussi sa négation : $\overline{x \oplus y} = x y + x \overline{y}$ puisque la table de vérité est :

х	у	$\overline{x \oplus y}$
0	0	1
0	1	0
1	0	0
1	1	1

Exercice: Construire le circuit donnant le XOR avec des portes NAND uniquement:

$$x \oplus y = \overline{x \oplus y} = \overline{xy + xy} = \overline{xy xy}$$
 Or $\overline{xy} = x + y = x + xy = x xy$

$$= \overline{xy} = \overline{xy} = (x \text{ nand } (x \text{ nand } y) \text{ nand } (y \text{ nand } (x \text{ nand } y))$$



Vu l'importance de cette porte XOR, elle possède son propre dessin :



8) L'exemple de la fonction majoritaire

On a trois lampes A, B, C, chacune allumée (ce qui est noté 1), ou éteinte (0). On veut construire un circuit dont la sortie Z lâche 1 (signal activé) si au moins deux des lampes sont allumées, sinon 0.

Au moins deux lampes allumées, cela signifie que deux lampes exactement sont allumées, ou bien les trois. On aura Z=1 si et seulement si A et B sont allumées mais pas C, ou bien A et C allumées mais pas B, ou bien B et C mais pas A, ou enfin A et B et C allumées. On en déduit l'équation du circuit :

Z = ABC + ABC + ABC + ABC. (les compléments sont ici notés avec un trait en dessous)

Cette équation découle aussi bien de la table de vérité :

En lisant les évènements qui mènent aux sorties marquées 1, on retrouve l'équation $Z = AB\underline{C} + A\underline{B}C + \underline{A}BC + ABC$.

Simplification de l'équation :

* Première méthode :

$$Z = AB\underline{C} + A\underline{B}C + \underline{A}BC + ABC = AB\underline{C} + A\underline{B}C + \underline{A}BC + ABC + ABC + ABC + (car \ a \ ou \ a = a)$$

$$= AB(C + \underline{C}) + AC(B + \underline{B}) + BC(A + \underline{A}) = AB + AC + BC \quad (car \ a \ ou \ \underline{a} = 1)$$

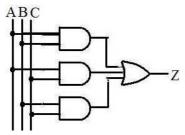
* Deuxième méthode : tableau de Karnaugh

Nous avions déjà entrevu le tableau de Karnaugh dans le contexte de la porte OU. Dans le cas présent, nous avons trois entrées, mais comme on veut toujours un tableau rectangulaire à deux entrées, on prend d'une part A et d'autre part le groupe BC. Dans ce nouveau contexte, il convient de faire se succéder les couples BC dans un ordre où seul un des deux éléments change d'un couple au suivant, soit 00, 01, 11, 10. Cela va nous permettre de trouver des rectangles de longueur 2 sur 1 (à défaut des mieux) où l'une des composantes reste fixe, ce qui permet une simplification de l'équation. Il suffit de recouvrir tous les 1 en sortie avec ces rectangles, ce qui donne dans le cas présent :

`BC	00	01	11	10
A >	0	0	n\	0
1	0	Q (D

d'où l'équation simplifiée Z = AB + AC + BC

On en déduit le schéma électronique de ce circuit :



9) Code de Gray et tableau de Karnaugh

Le code de Gray est une façon d'écrire les nombres en binaire de longueur k donnée de façon que d'un nombre au suivant seul un des chiffres change. Nous avons vu que nous en avons besoin pour tracer un tableau de Karnaugh. Voici comment on peut écrire cette succession de nombres en partant de la longueur k=1 puis en augmentant cette longueur de un en un :

Pour passer de la longueur k à la longueur k+1, on prend les nombres obtenus à l'étape k, puis on les reproduit en dessous en pratiquant un effet miroir. Enfin on rajoute un 0 à gauche dans la première moitié des nombres, et un 1 à gauche dans la seconde moitié.

Exercice

Un circuit logique fait passer des nombres de longueur k écrits dans l'ordre du code de Gray aux nombres de même longueur écrits dans l'ordre croissant (alphabétique). Par exemple pour k = 2, avec les nombres g_1g_0 en code de Gray et S_1S_0 en binaire croissant on a la table de vérité :

<i>g</i> 1	g0	<i>S</i> 1	<i>S</i> 0
0	0	0	0
0	1	0	1
1	1	1	0
1	0	1	1

Chacune des deux sorties est fonction des deux entrées g_1 g_0 . On en déduit les équations :

$$S_0 = \overline{g_1} g_0 + g_1 \overline{g_0} = g_1 \oplus g_0$$

$$S_1 = g_1$$

Faire de même pour k = 3. On trouvera comme équations simplifiées :

$$S_0 = g_2 \oplus g_1 \oplus g_0$$

$$S_1 = g_2 \oplus g_1$$
 (remarque : la fonction *XOR* est associative)

$$S_2 = g_2$$

Revenons maintenant aux tableaux de Karnaugh et traitons un nouvel exemple, plus compliqué que ceux déjà vus. On a la table de vérité suivante, avec quatre entrées $a\ b\ c\ d$ et une sortie S:

abcd	S		
0000	1		
0001	1		
0010	0		
0011	1		
0100	0		
0101	1		
0110	0		
0111	1		
1000	1		
1001	1		
1010	1		
1011	0		
1100	0		
1101	0		
1110	1		
1111	0		

On en déduit le tableau de Karnaugh

ab	00	01	11	10
cd				
00	1	0	0	1
01	1	1	0	1
11	1	1	0	0
10	0	0	1	1

On voit un premier carré de deux sur deux formé avec des 1, et qui s'écrit $\overline{a}d$. Un deuxième carré existe aussi, car on peut lire le tableau de façon cyclique (la bordure droite a pour successeur la bordure gauche, et de même entre le haut et le bas). Ce carré donne \overline{bc} . Enfin il reste un rectangle correspondant à $ac\overline{d}$. Tous les 1 sont maintenant recouverts. L'équation simplifiée est $S = \overline{a}d + b\overline{c} + ac\overline{d}$.

ab cd	00	01	11	10
00	ì	0	0	ī
01	TI	1	0	1
11	IT	1	0	U
10	0	0	1	1)