

SAYISAL-ANALOG (DAC) ANALOG-SAYISAL(ADC)

DÖNÜŞTÜRÜCÜLER

Bu bölümde aşağıdaki konular anlatılacaktır.

- ✓ Sayısal ve Analog sinyaller
- ✓ İşlemsel yükselteçler (Operational Amplifier-Op-Amp)
- ✓ Sayısal-Analog Çeviriciler (D/A Converters)
- ✓ İkili Ağırlıklı D/A çevirici
- ✓ R-2R Merdiven tipi D/A çevirici
- ✓ Analog-Sayısal Çeviriciler (A/D Converters)
- ✓ Paralel Karşılaştırıcı, Simultane (Flash) A/D çeviriciler
- ✓ Tek rampalı veya tek eğimli (single slope) A/D çeviriciler
- ✓ Çift rampalı veya çift eğimli (dual slope) A/D çeviriciler

GİRİŞ

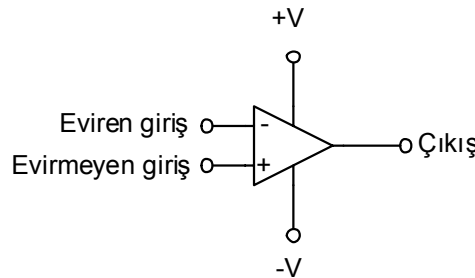
Günümüzde kullanılan bir çok fiziksel büyüklük *analog* formdadır. Sıcaklık , basınç, hız gibi büyüklükler analog büyüklüklere örnek gösterilebilir. Bir analog büyüklüğün sayısal sistemler için anlaşılabilir olması için verilerin analog şekilden sayısal şekle dönüştürülmesi gerekir. Bu işlem için *analog-sayısal çevirici (analog-to-digital converter)* kullanılmalıdır. Aynı şekilde bir sayısal verinin analog büyüklüklere dönüştürülmesi için *sayısal-analog çevirici (digital-to-analog converter)* kullanılmalıdır.

Fiziksel büyüklüklerin elektriksel büyüklüklere çevrilmesi dönüştürücüler (transducers) yardımı ile olur. Çeviriciler (transducers), basınç, sıcaklık, pozisyon, analog gerilim veya akım gibi dönüştürdüğü fiziksel büyüklük ile adlandırılırlar. Örneğin termistör sıcaklık ölçümü için kullanılan en temel çeviricidir. Bir termistör aslında sıcaklık duyarlı bir dirençtir. Sıcaklık değişiminde direnci değişecektir. Böylece üzerinden akan akım ve gerilim değişeceğinden sıcaklık elektriksel büyüklüklere dönüştürülmüş olacaktır.

11.1 İŞLEMSEL YÜKSELTEÇLER (OPERATIONAL AMPLIFIER)

D/A çevirici veya A/D çevirici konularına başlamadan önce bu iki devrede kullanılan bir elemanın tanınması gerekir. Bu eleman *işlemsel yükselteç (operational amplifier)* veya kısaca *op-amp* diye adlandırılır. Günümüzde işlemsel yükselteçler entegre devre yapısında üretilirler. Dışarıdan bağlanan birkaç eleman yardımı ile eviren yükselteç, evirmeyen yükselteç, toplayıcı devre, çıkarıcı devre, integral alıcı devre veya türev alıcı devre gibi geniş bir uygulama alanı vardır.

Op-amp *eviren (inverting)* ve *evirmeyen (noninverting)* adlı iki girişe sahip lineer bir yükselteçtir. Eviren giriş (-) ile işaretlenirken, evirmeyen giriş (+) ile işaretlenmiştir. Eviren girişe uygulanan işaret çıkışta 180° derecelik faz farkına uğrayacaktır. Evirmeyen girişe uygulanan işaret çıkışta aynı fazda olacaktır. Op-amp'ın iki giriş ucundan başka iki adet besleme ve bir çıkış ucu vardır. Besleme gerilimi simetrik besleme kaynağından sağlanabileceği gibi, tek besleme kaynağıda kullanılabilir. Şekil 11.1 bir işlemsel yükselteç (op-amp) sembolünü göstermektedir.



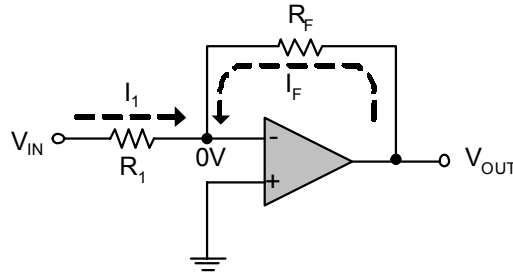
Şekil 11.1 İşlemsel yükselteç (op-amp) sembolü

Bir op-amp özellikleri aşağıdaki gibidir;

- Çok yüksek giriş empedansına (ideal op-amp için sonsuz kabul edilir) sahiptir.
- Çıkış empedansı çok düşüktür (ideal op-amp için “0” kabul edilir).
- Gerilim kazancı (A_V) çok yüksektir.
- Bant genişliği çok yüksektir.
- Evirmeyen giriş ile eviren giriş aynı potansiyeldedir.

11.1.1 Eviren Yükselteç (Inverting Amplifier)

Bir op-amp yükselteç olarak kullanıldığı zaman gerilim kazancının doğru olarak belirlenebilmesi için negatif bir geri beslemenin olması gerekir. Şekil 11.2 bir op-ampli eviren yükselteç devresini göstermektedir.



Şekil 11.2 Eviren yükselteç

Devrede evirmeyen giriş toprağa bağlanmış, giriş işareti R_1 direnci ile evirmeyen girişe bağlanmıştır. Çıkış ile eviren giriş arasına bağlanan R_F direnci geri beslemeyi sağlamaktadır. Op-amp'ın gerilim kazancı çok yüksek olduğundan toprağa bağlı olan evirmeyen giriş, eviren giriş potansiyelinin toprak potansiyelinde olmasına yol açar. Bu duruma görünür toprak (zahiri toprak) adı verilir. Op-amp'ın iç direnci çok yüksek olduğundan iç devre üzerinden bir akım akmaz. Bu durumda giriş akımı geribesleme akımına eşit olacaktır. Eşitliği yazarsak;

$$I_1 = I_F$$

$$\frac{V_{IN} - 0}{R_1} = \frac{0 - V_{OUT}}{R_F}$$

$$V_{OUT} = -V_{IN} \times \frac{R_F}{R_1}$$

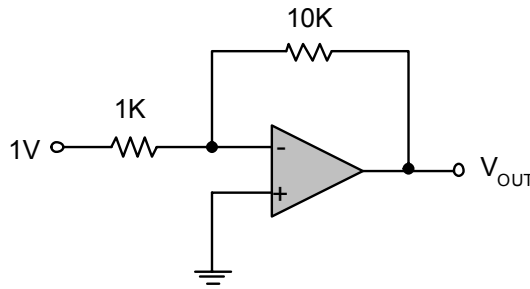
$$A_V = \frac{V_{OUT}}{V_{IN}}$$

$$A_V = -\frac{R_F}{R_1}$$

olacaktır. Son eşitlikten görüldüğü gibi gerilim kazancı geribesleme direnci ile giriş direnci arasındaki orandır. İfadedeki – işareti giriş gerilimi ile çıkış arasında 180 derece faz farkı olduğunu gösterir.

Örnek:

Şekildeki eviren yükselteç devresinde çıkış gerilimi (V_{OUT}) ve gerilim kazancını hesaplayınız.



Çözüm:

$$\begin{aligned} V_{OUT} &= -V_{IN} \times \frac{R_F}{R_1} \\ &= -1V \times \frac{10K\Omega}{1K\Omega} \\ &= -10V \end{aligned}$$

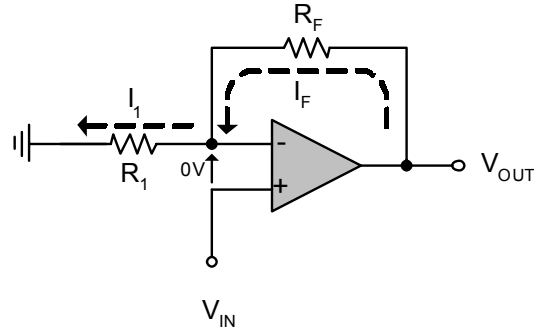
olacaktır. Gerilim kazancı ise;

$$\begin{aligned} A_v &= -\frac{R_F}{R_1} \\ &= -\frac{10K\Omega}{1K\Omega} \\ &= -10 \end{aligned}$$

olacaktır.

11.1.2 Evirmeyen Yükselteç (Noninverting Amplifier)

Evirmeyen yükselteç devresinde, eviren giriş R_1 direnci üzerinden toprağa bağlanırken, giriş işareti evirmeyen girişe uygulanmıştır.



Şekil 11.3 Evirmeyen yükselteç-

Op-amp'ın eviren ucu ile evirmeyen ucu arasındaki potansiyel fark 0V olduğundan R_1 direnci üzerinde giriş gerilimi görülecektir. Bu durumda giriş akımı ile geribesleme akımı birbirine eşittir ($I_1 = I_F$). Bu durumda,

$$I_F = I_1$$

$$\frac{V_{OUT} - V_1}{R_F} = \frac{V_1}{R_1}$$

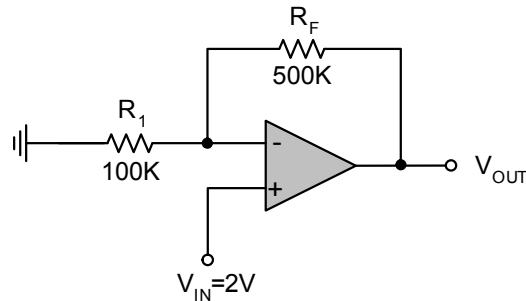
$$V_{OUT} = V_1 \times \left(1 + \frac{R_F}{R_1}\right)$$

$$A_v = 1 + \frac{R_F}{R_1}$$

olacaktır.

Örnek:

Şekildeki evirmeyen yükselteç devresinde çıkış gerilimi (V_{OUT}) ve gerilim kazancını hesaplayınız.



Çözüm:

$$\begin{aligned} V_{OUT} &= V_1 \times \left(1 + \frac{R_F}{R_1}\right) \\ &= 2V \times \left(1 + \frac{500K}{100K}\right) \\ &= +12V \end{aligned}$$

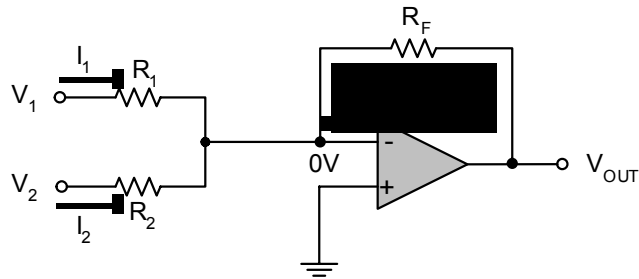
olacaktır. Gerilim kazancı ise,

$$\begin{aligned} A_v &= \left(1 + \frac{R_F}{R_1}\right) \\ A_v &= \left(1 + \frac{500K}{100K}\right) \\ A_v &= 6 \end{aligned}$$

olacaktır.

11.1.3 Toplam Alma Yükselteç (Summing Amplifier)

Aynı zamanda eviren yükselteç olarak çalışan bu devre, analog sistemlerde kullanılan işlemsel yükselteç devrelerinin belki en yararlısıdır. Şekil 11.3'de her bir giriş gerilimini sabit bir kazanç faktörüyle çarpıp, sonra bunları toplayan iki girişli bir toplam alma yükselteç devresi gösterilmiştir.



Şekil 11.4

Toprağa bağlı olan evirmeyen giriş, eviren giriş potansiyelinin toprak potansiyelinde olmasına yol açacağından, geribesleme akımı R_1 ve R_2 dirençleri üzerinden akan akıma eşit olacaktır. Bu durumda,

$$I_F = I_1 + I_2$$

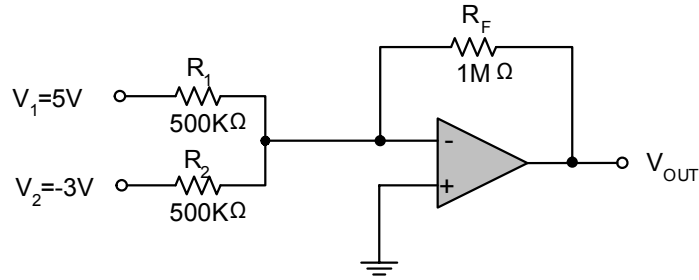
$$\frac{-V_{OUT}}{R_F} = \frac{V_1}{R_1} + \frac{V_2}{R_2}$$

$$V_{OUT} = -(V_1 \times \frac{R_F}{R_1} + V_2 \times \frac{R_F}{R_2})$$

olacaktır.

Örnek:

Şekildeki evirmeyen yükselteç devresinde çıkış gerilimini (V_{OUT}) hesaplayınız.



Çözüm:

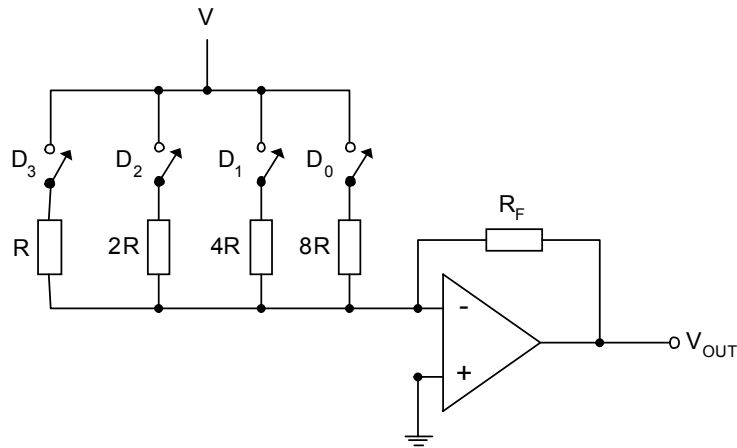
$$\begin{aligned} V_{OUT} &= -(V_1 \times \frac{R_F}{R_1} + V_2 \times \frac{R_F}{R_2}) \\ &= -(5V \times \frac{1M\Omega}{500K\Omega} + (-3V) \times \frac{1M\Omega}{500K\Omega}) \\ &= -4V \end{aligned}$$

olacaktır.

11.2 SAYISAL-ANALOG ÇEVİRİCİLER (D/A CONVERTERS)

11.2.1 İkili Ağırlıklı Direnç Sayısal-Analog Çevirici

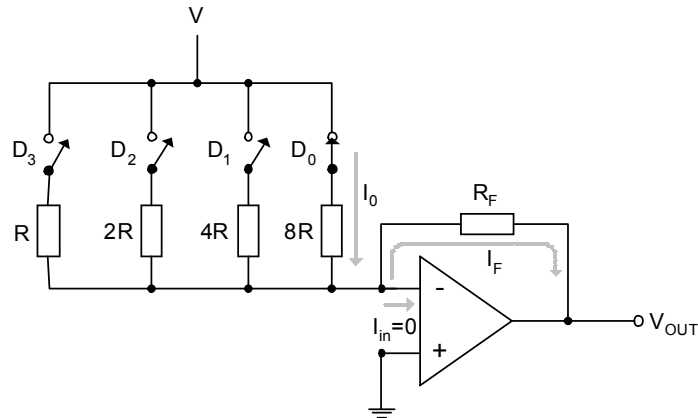
En temel tür sayısal-analog çevirici ikili ağırlıklı dirençlerin bir op-amp girişlerine bağlanması ile elde edilmiş bir toplayıcı devresidir. Şekil 11.2 dört-bitlik ikili ağırlıklı sayısal analog çevirici devresini göstermektedir. Devrede sayısal veriler D_3 , D_2 , D_1 ve D_0 anahtarlarının durumları ile belirlenir. D_3 anahtarı dört bitlik sayısal verinin en yüksek değerli bitini, D_0 ise en düşük değerlikli bitini göstermektedir.



Şekil 11.5 Dört bitlik ikilik ağırlıklı direnç D/A çevirici

Devrenin çalışmasını inceleyelim;

I. D_0 anahtarı kapalı iken,



Bu durumda sayısal veri $D_3=0$, $D_2=0$, $D_1=0$, $D_0=1$ durumundadır. Op-amp iç empedansı çok yüksek olduğundan içinden akım akmayacaktır ($I_{in}=0$). Evirmeyen giriş toprağa bağlandığından, eviren giriş $0V$ 'ta tutulacaktır. Bu durumda çıkışa ait ifade

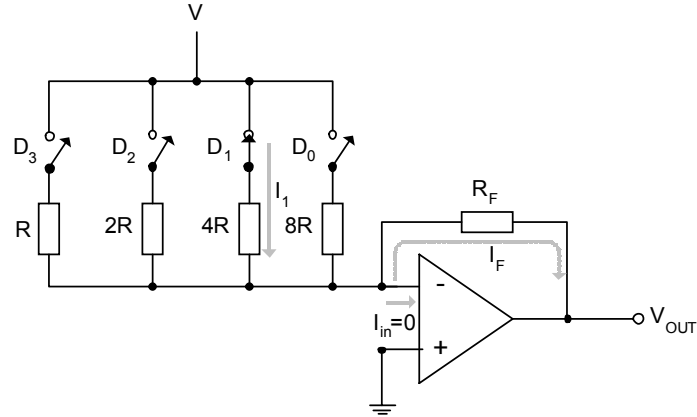
$$I_0 = I_F$$

$$\left(\frac{V-0}{8R}\right) = \left(\frac{0-V_{OUT}}{R_F}\right)$$

$$V_{OUT} = -V \times \left(\frac{R_F}{8R}\right)$$

olacaktır.

II. D_1 anahtarı kapalı iken,



Bu durumda sayısal veri $D_3=0$, $D_2=0$, $D_1=1$, $D_0=0$ durumundadır. Çıkışa ait ifade,

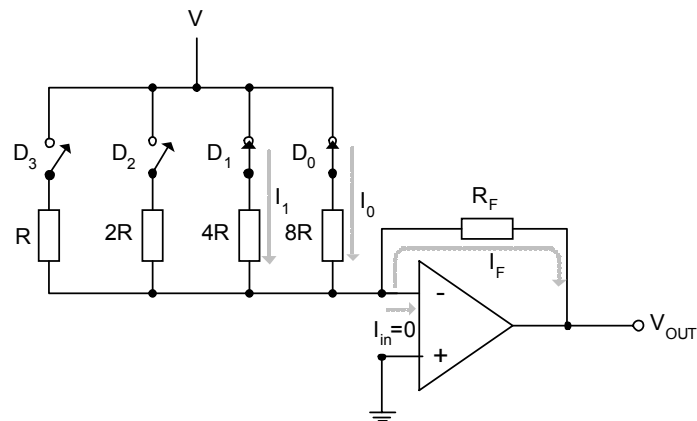
$$I_1 = I_F$$

$$\left(\frac{V - 0}{4R} \right) = \left(\frac{0 - V_{OUT}}{R_F} \right)$$

$$V_{OUT} = -V \times \left(\frac{R_F}{4R} \right)$$

olacaktır.

III. D_1 ve D_0 anahtarlarının ikisi birden kapalı iken,



Bu durumda sayısal veri $D_3=0$, $D_2=0$, $D_1=1$, $D_0=1$ durumundadır. Çıkışa ait ifade,

$$I_1 + I_0 = I_F$$

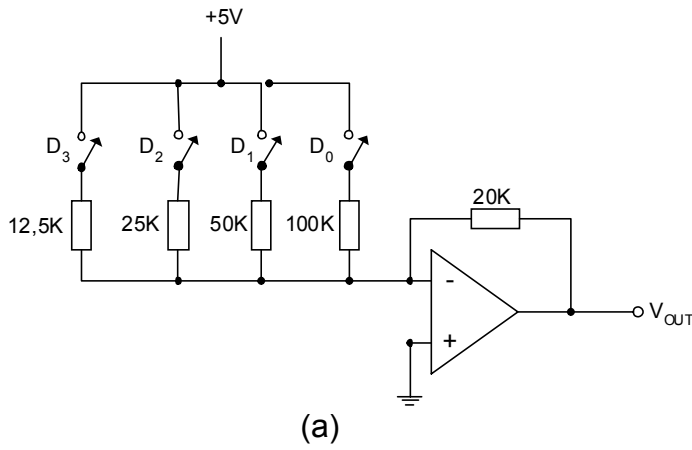
$$\left(\frac{V-0}{4R}\right) + \left(\frac{V-0}{8R}\right) = \left(\frac{0-V_{OUT}}{R_F}\right)$$

$$V_{OUT} = -V \times \left(\frac{R_F}{4R} + \frac{R_F}{8R} \right)$$

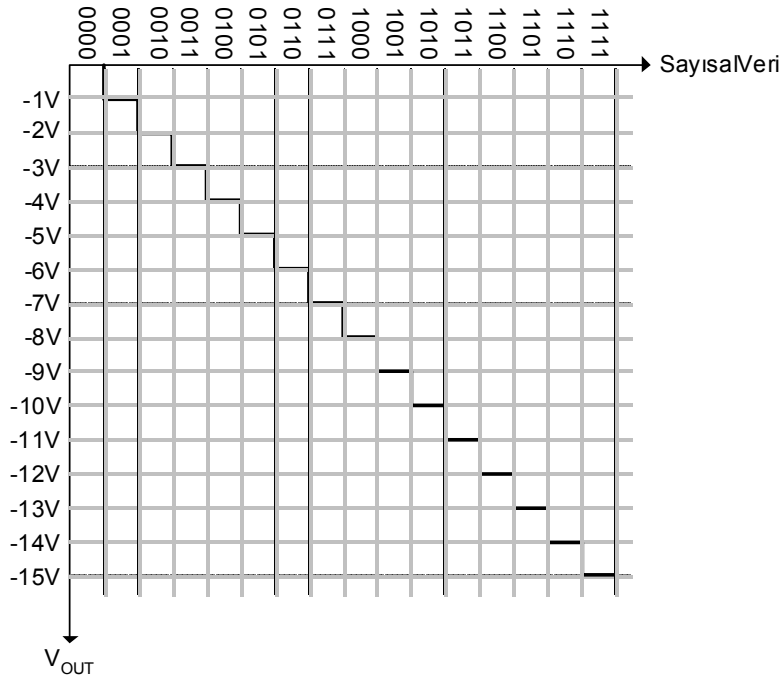
olacaktır.

Dirençlerin değerleri giriş verisinin basamak ağırlıklarına göre seçilmiştir. Düşük değerlikli direnç (R) yüksek değerlikli biti (2^3) gösteren D_3 anahtarına bağlanmıştır. Diğer dirençler $2R$, $4R$, $8R$ ise basamak ağırlıklarına göre sırasıyla D_2 , D_1 ve D_0 anahtarlarına bağlanmıştır.

Bu tip D/A çeviricilerin bir dezavantajı direnç değerleri aralığının ve sayısının farklı olmasıdır. Örneğin sekiz bitlik bir D/A çevirici için sekiz direnç kullanılmalı ve bu dirençlerin değerleri R ile $128R$ arasında olmalıdır. Direncin, toleransları ve sıcaklığa bağlı olan değişimlerine bağlı olarak sonuç değişeceğinden, kararlılığı düşüktür. Şekil 11.2 İkili ağırlıklı D/A çeviricinin sayısal veriye ait çıkış gerilim değerlerini ve çıkış geriliminin şeklini göstermektedir.



D_3	D_2	D_1	D_0	$V_{out}(-V)$
0	0	0	0	0V
0	0	0	1	-1V
0	0	1	0	-2V
0	0	1	1	-3V
0	1	0	0	-4V
0	1	0	1	-5V
0	1	1	0	-6V
0	1	1	1	-7V
1	0	0	0	-8V
1	0	0	1	-9V
1	0	1	0	-10V
1	0	1	1	-11V
1	1	0	0	-12V
1	1	0	1	-13V
1	1	1	0	-14V
1	1	1	1	-15V

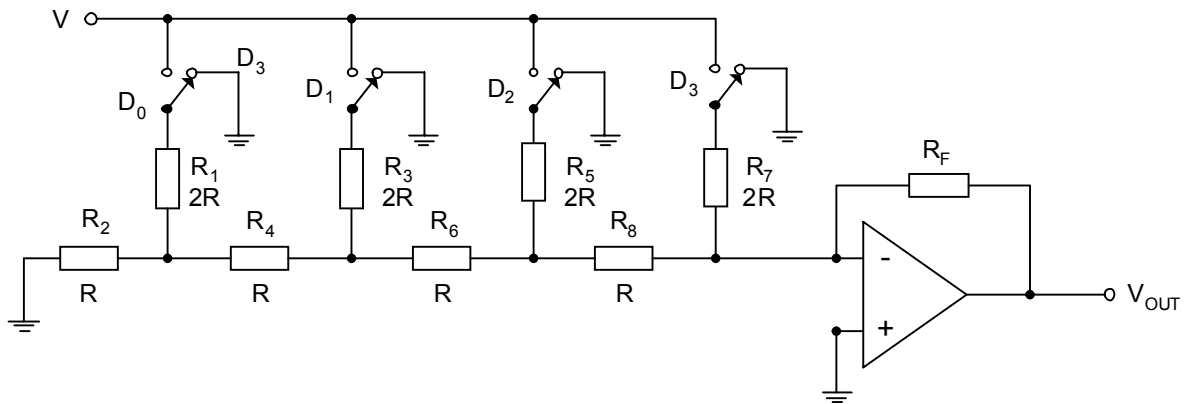


(c)

Şekil 11.6 İkili ağırlıklı D/A çevirici

11.2.2 R/2R Merdiven Tipi Sayısal-Analog Çevirici

Bir diğer tip D/A çevirim metodu Şekil 11.7 'de gösterilen dört bitlik R/2R merdiven tipi D/A çeviricidir. Sadece iki direnç değeri kullanılarak ikili ağırlıklı akımlar üretilir. Devreden akan ikili ağırlıklı akımlar, op-amp ve geri besleme direnci (R_F) yardımı ile girişle orantılı çıkış gerilimine çevrilirler. Devre oldukça karışık görünmesine rağmen basit direnç oranlarından dolayı oldukça kolaydır.



Şekil 11.7 R/2R Merdiven Tipi Sayısal-Analog Çevirici

- Başlangıçta en yüksek değerlikli bit anahtarı D_3 'ün +5V 'luk referans gerilimine ($D_3=1$), diğer anahtarların ise toprağa bağlandığını ($D_2=0$, $D_1=0$, $D_0=0$) kabul edelim, giriş verisi $(1000)_2$ 'dir. Bu durumda R_1 ve R_2 paralel olarak toprağa bağlı olur. $2R$ değerindeki paralel bir direncin eşdeğer direnci R_4 direncine seri R değerinde bir direnç olur, bu iki seri direncin eşdeğeri ise R_3 direncine paralel $2R$ değerinde bir dirençtir. Bu iki direncin eşdeğer direnci R_6 direncine seri R ağırlığında olacaktır. Devrenin geri kalanında aynı tekniği kullanarak Şekil 11.8 a 'da gösterilen basitleştirilmiş devre elde edilir. Op-amp'ın evirmeyen girişi toprağa bağlıdır. Eşdeğer direnç üzerinden toprağa akım akmayacağından, eşdeğer direnç ihmal edilir. Bu durumda çıkış gerilimi;

$$\begin{aligned} V_{OUT} &= -V \times \left(\frac{R_F}{R_7} \right) \\ &= -5 \times \left(\frac{2R}{2R} \right) \\ &= -5V \end{aligned}$$

olacaktır.

- D_2 anahtarının +5V 'luk referans gerilimine ($D_2=1$), diğer anahtarlar ise toprağa bağlanırsa ($D_3=0$, $D_1=0$, $D_0=0$), bu durumda giriş verisi $(0100)_2$ olacaktır ve Şekil 11.8 b'de gösterildiği gibi R_5 direncinin solundaki bütün dirençler $2R$ 'lik bir eşdeğer dirence indirgenecektir. Devrenin R_8 direncinden itibaren Thevenin eşdeğeri bulunursa ; $V_{TH}=2,5V$ ve R_8 direncine seri $R_{TH}=R$ direncini elde ederiz. Eviren giriş toprağa bağlı olduğundan R_7 direnci üzerinden akım akmayacaktır. Bu durumda çıkış gerilimi;

$$\begin{aligned} V_{OUT} &= -V_{TH} \times \left(\frac{R_F}{R_{TH} + R_8} \right) \\ &= -2,5 \times \left(\frac{2R}{R + R} \right) \\ &= -2,5V \end{aligned}$$

olacaktır.

- D_1 anahtarının +5V 'luk referans gerilimine ($D_1=1$), diğer anahtarlar ise toprağa bağlanırsa ($D_3=0$, $D_2=0$, $D_0=0$), bu durumda giriş verisi $(0010)_2$ olacaktır ve Şekil 11.8 c'de gösterildiği gibi R_3 direncinin solundaki bütün dirençler $2R$ 'lik bir eşdeğer dirence indirgenecektir. Devrenin R_8 direncinden itibaren Thevenin eşdeğeri bulunursa; $V_{TH}=1,25V$ ve R_8 direncine seri $R_{TH}=R$ direncini elde ederiz. Eviren giriş toprağa bağlı olduğundan R_7 direnci üzerinden akım akmayacaktır. Bu durumda çıkış gerilimi;

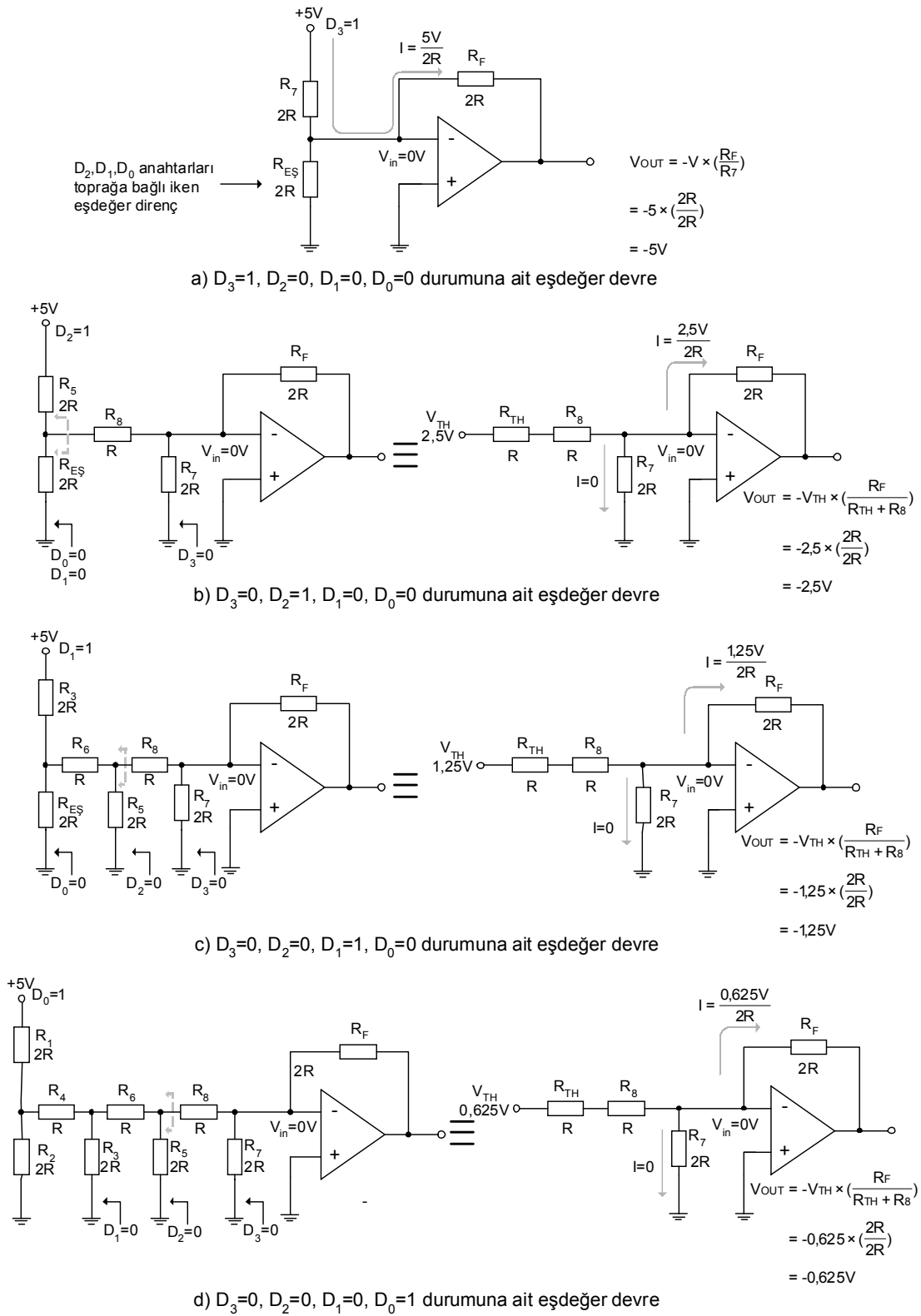
$$\begin{aligned}V_{OUT} &= -V_{TH} \times \left(\frac{R_F}{R_{TH} + R_8} \right) \\&= -1,25 \times \left(\frac{2R}{R + R} \right) \\&= -1,25V\end{aligned}$$

olacaktır.

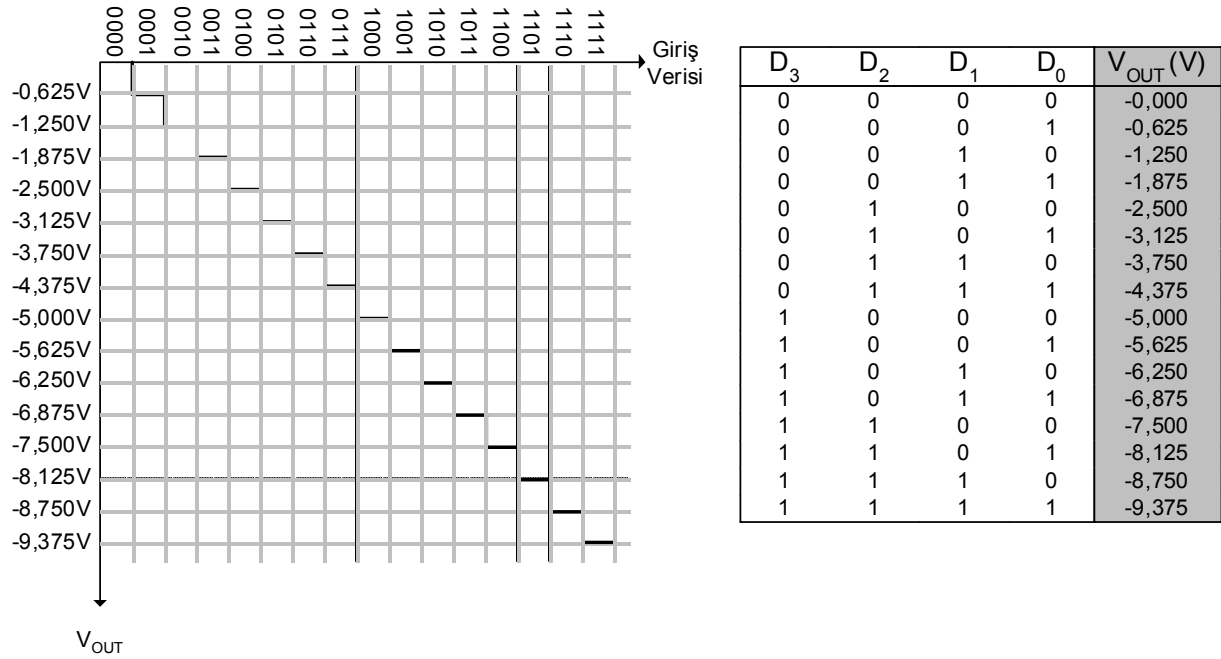
- D_0 anahtarı +5V 'luk referans gerilimine ($D_1=1$), diğer anahtarlar ise toprağa bağlanırsa ($D_3=0$, $D_2=0$, $D_1=0$), bu durumda giriş verisi $(0001)_2$ olacaktır. Devrenin R_8 direncinden itibaren Thevenin eşdeğeri bulunursa; $V_{TH}=0,625V$ ve R_8 direncine seri $R_{TH}=R$ direncini elde ederiz. Eviren giriş toprağa bağlı olduğundan R_7 direnci üzerinden akım akmayacaktır. Bu durumda çıkış gerilimi;

$$\begin{aligned}V_{OUT} &= -V_{TH} \times \left(\frac{R_F}{R_{TH} + R_8} \right) \\&= -0,625 \times \left(\frac{2R}{R + R} \right) \\&= -0,625V\end{aligned}$$

olacaktır.



Şekil 11.8 R/2R merdiven tipi D/A çeviricinin analizi



Şekil 11.9 R/2R Merdiven tipi D/A çevirici

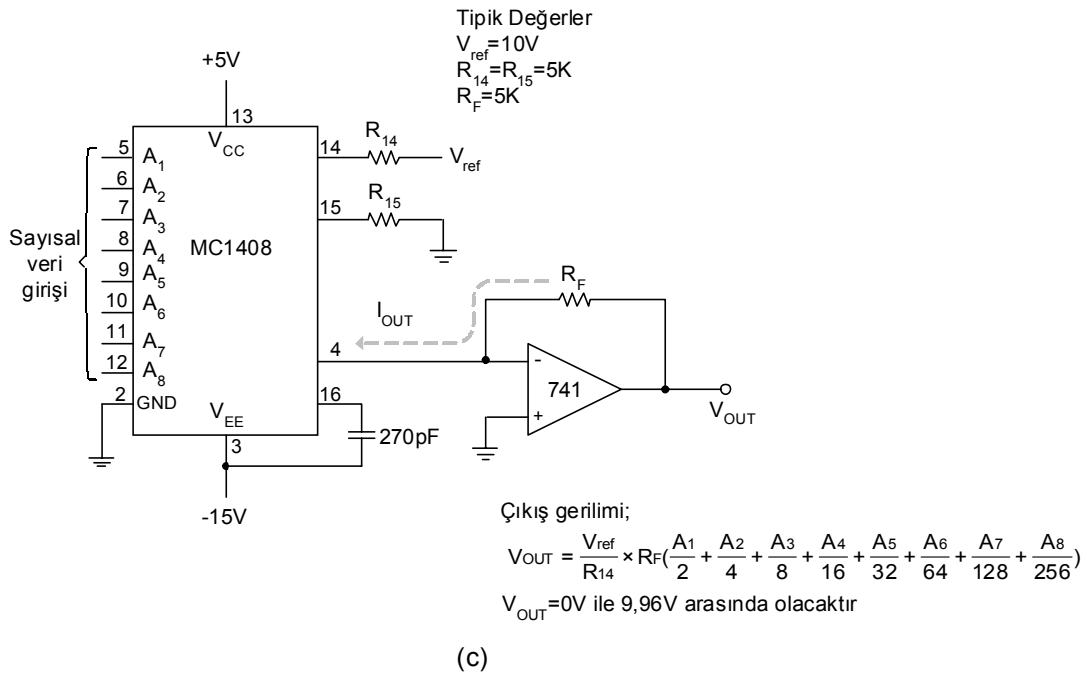
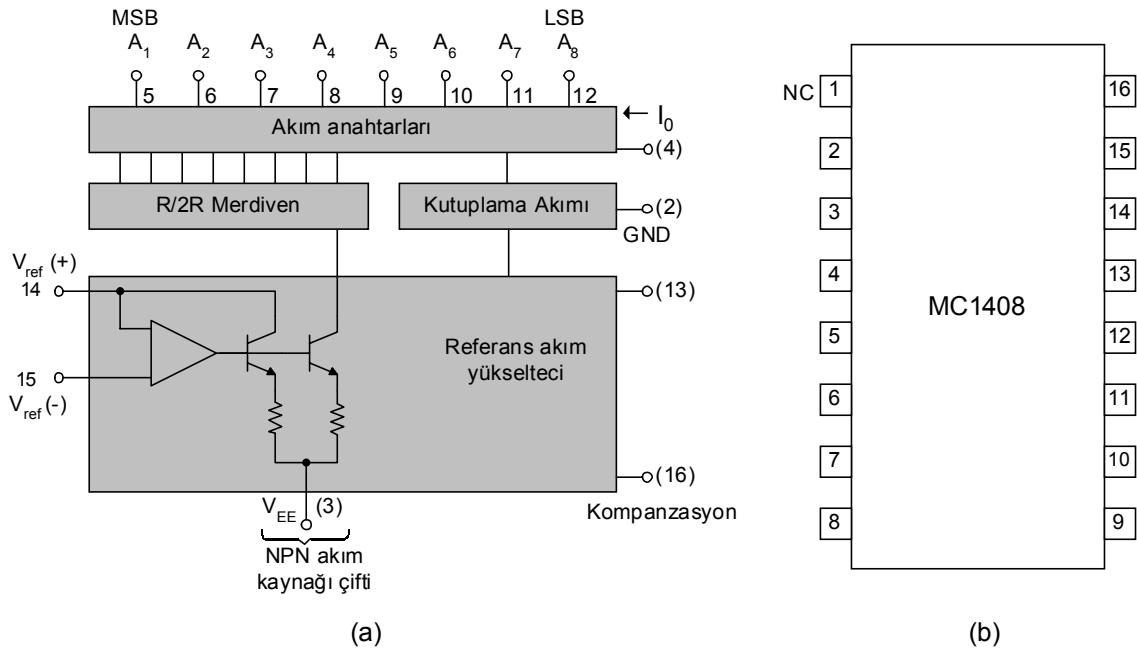
11.2.3 Entegre Devre Sayısal –Analog Çeviriciler

Çok popüler ve ucuz bir entegre devre D/A çevirici MC1408 veya eşdeğeri olan DAC0808 'dir. MC1408 standart 16 bacaklı DIP paket olarak gelir ve +5V 'luk V_{CC} ile minimum -5V, maximum -15V 'luk V_{EE} gerilimi gerektirir. MC1408'de , bir R/2R merdiven tipi D/A çevirici,akım yükseltecinden gelen referans akımını, 8 ikilik ağırlıklı akıma böler. Bipolar transistör anahtarlar (A₁-A₈), girişlerindeki ikilik bilgiye göre ikilik ağırlıklı akımları çıkış hattına bağlar. En yüksek değerlikli biti taşıyan girişin A₁, en düşük değerlikli taşıyan girişin A₈ ile gösterilmiştir. MSB ve LSB etiketlendirilmeleri normal etiketlendirilmenin tersinedir. Bu nedenle kullanılacak bir entegrenin veri sayfası dikkatle incelenmelidir. Şekil 11.10 MC1408'in blok diyagramını, bacak bağlantısını ve tipik uygulamasını göstermektedir.

MC1408'in bir işlemsel yükselteç (op-amp) ve bir dirençle gerilime çevrilebilen akım çıkış vardır. Bu gerilim aşağıdaki formülden hesaplanabilir;

$$V_{OUT} = \frac{V_{REF}}{R_{14}} \times R_F \left(\frac{A_1}{2} + \frac{A_2}{4} + \frac{A_3}{8} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{64} + \frac{A_7}{128} + \frac{A_8}{256} \right)$$

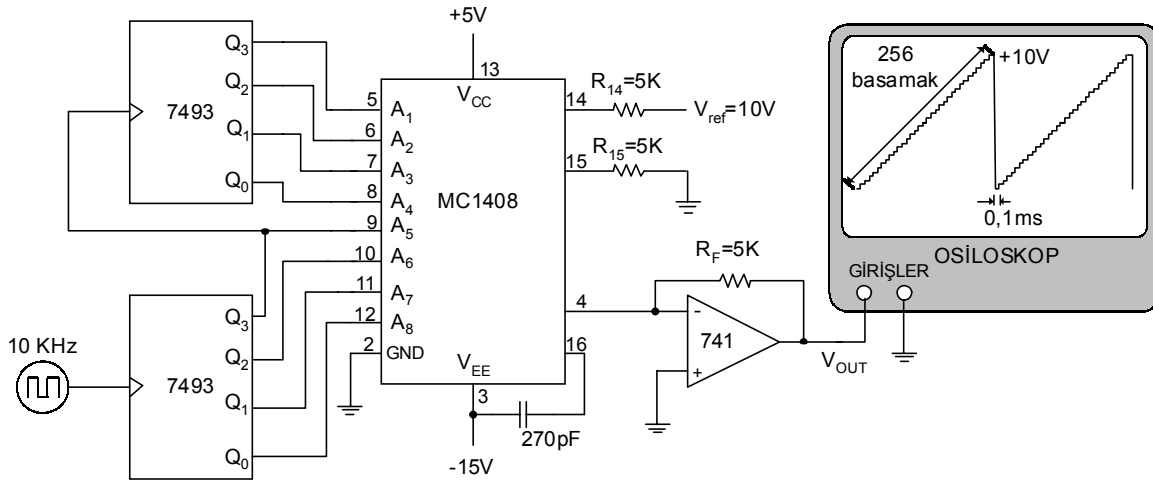
Böyle bir devrede 8-bitlik sayısal verilerin (A₁-A₈) durumuna bağlı olarak 0-10V arasında analog çıkış gerilimi elde edilebilir. Bu çeviriciye 10V tam ölçekli çeviricide denilir.



Şekil 11.1 MC1408 D/A çevirici

- (a) Blok diyagram
(b) Bacak bağlantı şeması (c) Tipik uygulama

MC1408 gibi kullanışlı ve ucuz D/A çeviriciler, özel ses ve dalga biçimleri üretmede sıklıkla kullanılırlar. Şekil 11.11 D/A çeviriciye ait test devresini göstermektedir. Devrede, sekiz-bitlik bir sayıcının çıkışları D/A çeviricinin veri girişlerine bağlanmıştır, sayma işlemi ile birlikte D/A çevirici çıkışlarında 256 basamaktan oluşan bir testere dişi dalga şekli görülecektir. Çıkış frekansı, sayıcının tetikleme sinyal frekansının 256'ya bölünmesi ile bulunabilir.



Şekil 11.11 D/A çevirci test devresi

11.2.4 D/A Çeviricilerin Performans Karakteristikleri

D/A çeviricilerde kullanılan performans karakteristikleri *çözünürlük (resolution)*, *doğruluk (accuracy)*, *lineerlik (linearity)*, *monotonluk (monotonicity)* *çıkış yerleşim zamanı (settling time)* olarak adlandırılmaktadır.

- D/A çeviricilerde *çözünürlük (resolution)* giriş verisindeki bit sayısı ile belirlenir. Örneğin 4-bitlik bir çevirici için çözünürlük, $2^4 - 1$, 15 de 1 parçadır. Yüzde olarak değeri $(1/15) \times 100 = \%6,67$ olacaktır. Genel olarak çözünürlük n giriş verisindeki bir sayısını göstermek üzere $2^n - 1$ eşitliğinden bulunur. Çözünürlük dönüştürülen bit sayısını anlatmaktadır.
- *Doğruluk (accuracy)*, D/A çeviricilerde kullanılan bir diğer karakteristiktir. Doğruluk beklenen çıkışla, gerçek çıkışın karşılaştırılmasıdır. Tam skala veya maximum çıkış geriliminin yüzdesi olarak ifade edilir. Eğer bir karşılaştırıcının tam skala 10V ve doğruluğu $\pm 0,1$ ise herhangi bir çıkış için oluşabilecek maximum hata $(10V) \times (0,1/100)$, yani 10mV olacaktır. İdeal olarak bir D/A çeviricinin doğruluğu, en düşük değerlikli bitinin $\pm 1/2$ si kadar olmalıdır. Örneğin sekiz bitlik bir çeviricide en düşük değerlikli bit tam skalda 256 da 1 parçadır, yani $1/256 = 0,0039$, $\%0,39$ olark gösterilebilir. Bu durumda doğruluk yaklaşık olarak $\pm 0,2$ olmalıdır.

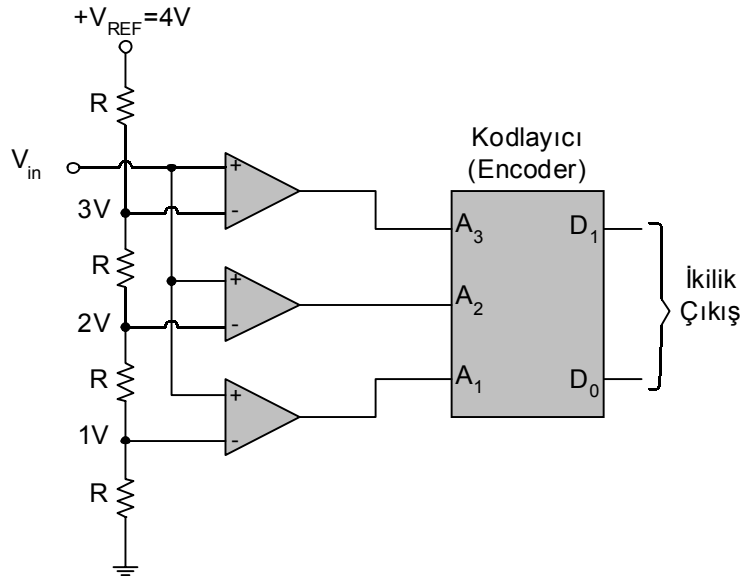
- *Lineerlik (linearity)* hataları gerçek çıkışın ideal düz çizgi çıkışından ne miktarda ayrıldığıdır. Kayma hatası (offset error) diye adlandırılan özel bir durum, bütün girişler sıfır iken çıkışın sıfır olmadığı anlamına gelir. Bu hataya işlemel yükselteç veya akım anahtarlarındaki sızıntı akımlar neden olabilir.
- *Monotonluk (monotonicity)*, bir D/A çeviricinin bütün çevirme aralığı adımlaması sırasında adım kaçırmama veya geri adım atmama olarak tanımlanabilir.
- *Çıkış yerleşim zamanı (settling time)*, giriş verisindeki herhangi bir değişiklikten sonra çıkışın, son değer $\pm 1/2$ en düşük değerli bitine (LSB) yerleşinceye kadar geçen zaman olarak adlandırılır.

11.3 ANALOG-SAYISAL ÇEVİRİCİLER (A/D CONVERTERS)

Analog formdaki bir büyüklüğün, sayısal sistemler için anlaşılabilir olması için sayısal forma dönüştürülmesi gerekmektedir. Bu işlemi yapan devrelere analog-sayısal çevirici veya kısaca A/D çevirici veya ADC adı verilir. Bu işlem için bir çok yöntem kullanılmaktadır. Bu bölümde en çok kullanılan tipler anlatılacaktır.

11.4.1 Paralel Karşılaştırıcı, Simultane (Flash) A/D Çeviriciler

Analog büyüklüklerin sayısal işaretlere dönüştürülmesinde kullanılan en kolay ve hızlı çevirici tipi Şekil 11.12’ de gösterilen üç bitlik paralel karşılaştırıcı A/D çeviricidir.



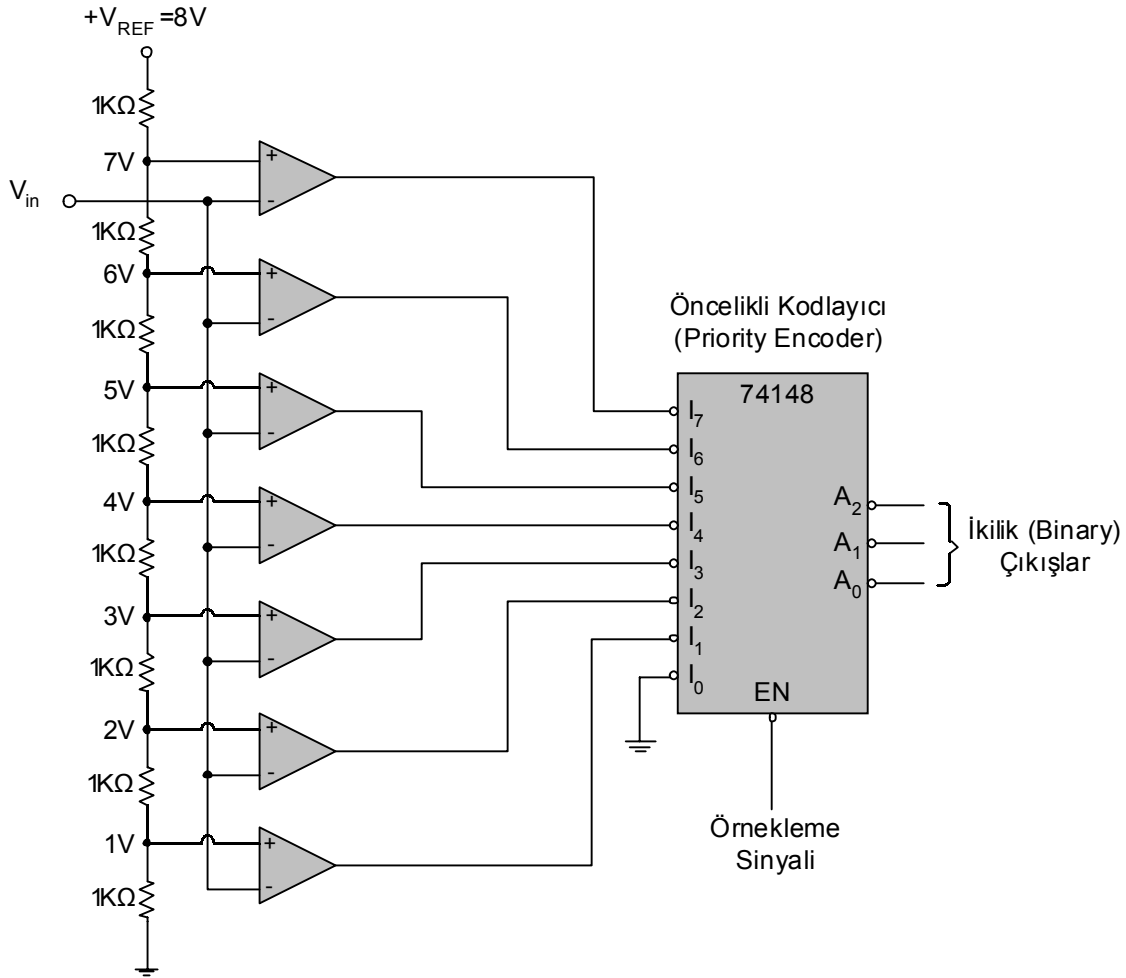
Şekil 11.12 Paralel karşılaştırıcı A/D çevirici

Devrede üç adet karşılaştırıcı, bir gerilim bölücü ve kodlayıcı (encoder) kullanılmıştır. Devredeki karşılaştırıcılar bir referans gerilimle (V_{REF}), analog giriş gerilimini (V_{in}) karşılaştırmak için kullanılır. Referans gerilimi tam ölçek yani maximum giriş gerilimidir. Karşılaştırıcının + girişindeki gerilim, - girişindeki referans geriliminden büyükse çıkış yüksektir. Karşılaştırıcıların eşik gerilimleri bir gerilim bölücü ile ayarlanırken, analog giriş gerilimi ise karşılaştırıcıların + girişine paralel olarak uygulanmıştır. Devrede, uygulanan analog giriş geriliminin büyüklüğüne bağlı olarak ilgili karşılaştırıcıların çıkışları yükseğe çekilecektir. Eğer giriş gerilimi 1V'tan küçükse hiçbir karşılaştırıcı çıkışı yüksek olmaz. Giriş gerilimi 1-2V arasındaki bir değerde ise sadece en düşük eşik gerilimine sahip karşılaştırıcı çıkışı yükseğe çekilecek ve bu durumda kodlayıcı çıkışlarında görülen ikilik ifade $D_1=0$, $D_2=1$ olacaktır. Giriş gerilimi 2-3V arasında ise 1. ve 2. karşılaştırıcı çıkışları yükseğe çekilecek ve çıkışta görülecek ikilik bilgi $D_1=1$, $D_0=0$ olacaktır. 3V'un üzerindeki bir gerilim bütün karşılaştırıcı çıkışlarını yükseğe çekecek ve kodlayıcı çıkışlarında görülen ikilik ifade $D_1=1$, $D_0=1$ olacaktır. Aşağıda Tablo 11.1 Giriş gerilimlerine bağlı olarak çıkışları göstermektedir.

Analog giriş V_{in}	Encoder girişler			İkilik giriş	
	A_3	A_2	A_1	D_1	D_0
0-1 Volt	0	0	0	0	0
1-2 Volt	0	0	1	0	1
2-3 Volt	0	1	1	1	0
3-4 Volt	1	1	1	1	1

Tablo 11.1

Genel olarak bu devrelerde kullanılacak karşılaştırıcı sayısı, n bitlik binary kod için $2^n - 1$ 'dir. Örneğin üç bitlik ikilik (binary) kod için kullanılacak karşılaştırıcı sayısı $2^3 - 1 = 7$, dört bitlik ikilik (binary) kod için kullanılacak karşılaştırıcı sayısı $2^4 - 1 = 15$ olmalıdır. Bu fazla sayıdaki karşılaştırıcı sayısı paralel karşılaştırıcılı A/D çeviricilerin en büyük dezavantajıdır. Bu tip karşılaştırıcıların en önemli avantajı hızı karakteristiğidir. Giriş gerilimine bağlı olarak üretilen sayısal çıkış, devredeki elemanların yayılım gecikmesi (propagation delay) süresi sonrasında hazırdır. Bu nedenle bu tip A/D çeviricilerin tanımlanması için "flaş" ismi kullanılmaktadır.

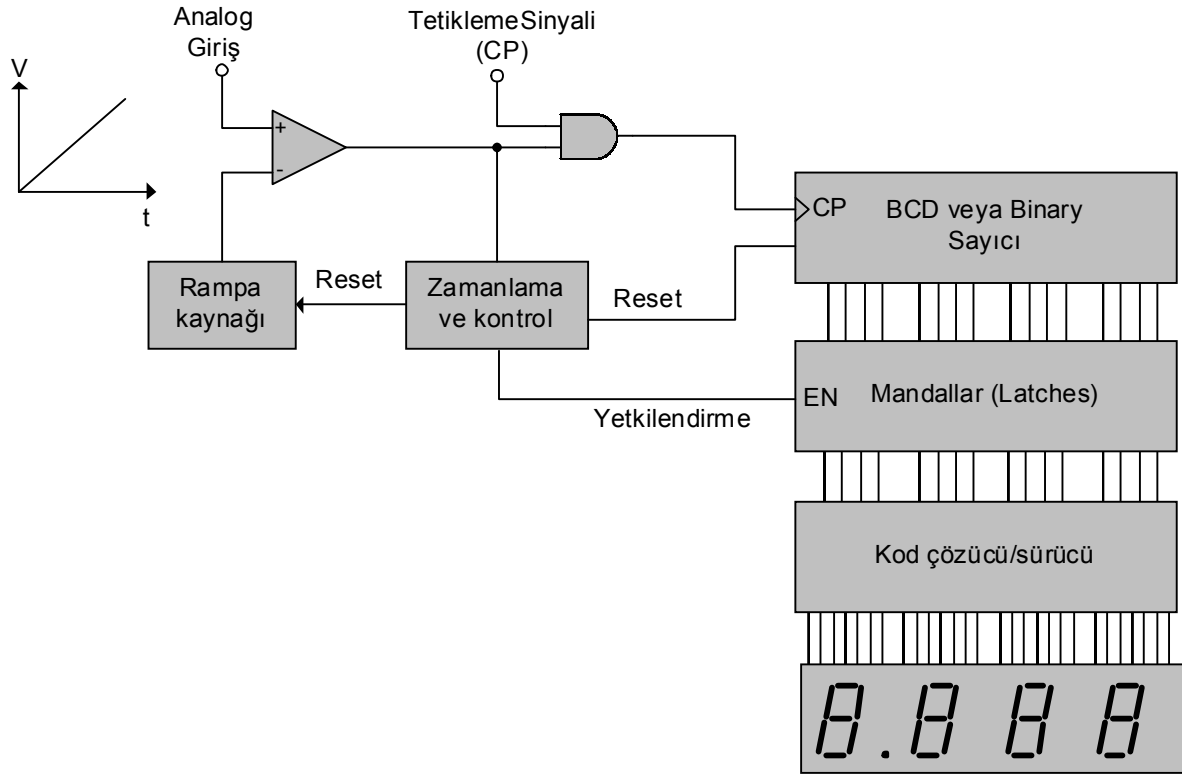


Şekil 11.13 Üç bitlik paralel karşılaştırmalı A/D çevirici

Şekil 11.13 Üç bitlik paralel karşılaştırmalı A/D çevirici devresinin göstermektedir. Devrede yedi adet karşılaştırıcı, gerilim bölücü ve 74148 Decimal/Binary öncelikli kodlayıcı (priority encoder) kullanılmıştır. Örnekleme sinyali, lojik-0'da aktif olan yetkilendirme girişine bağlanarak giriş geriliminin farklı zamanlarda örneklenerek sayısal karşılığının bulunması sağlanmıştır.

11.3.2 Tek Rampalı veya Tek Eğimli (Single Slope) A/D Çeviriciler

A/D çevirimde kullanılan bir diğer yöntem lineer rampa kaynağı, karşılaştırıcı ve sayıcılardan oluşmuş tek rampalı veya tek eğimli A/D çeviricilerdir. Lineer rampa kaynağı, değişmeyen eğimli bir referans voltajının sağlanması için kullanılır. Şekil 11.14 tek rampalı veya tek eğimli A/D çevirici devresini göstermektedir.

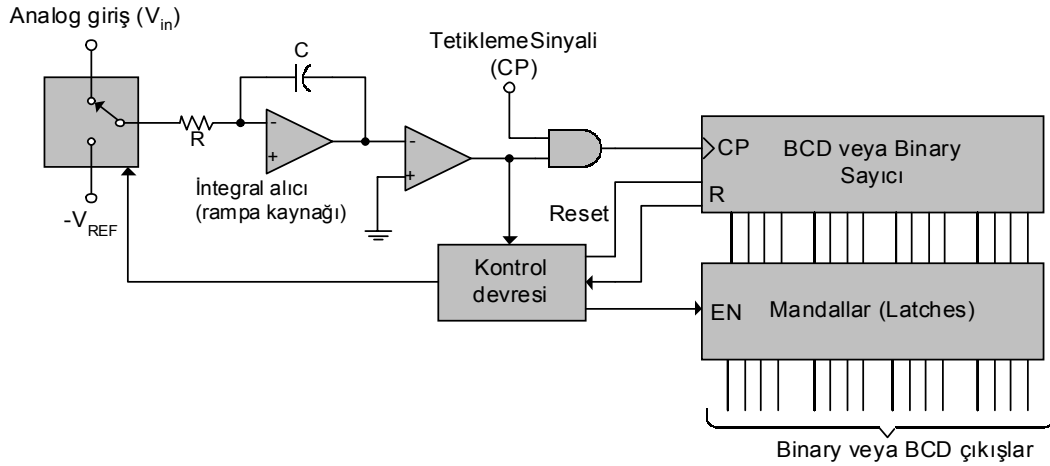


Şekil 11.14 Tek rampalı veya tek eğimli A/D çevirici

Çevirimin başlangıcında sayıcı reset, rampa kaynağı çıkışı 0V yapılır. Karşılaştırıcının + girişine uygulanan analog giriş gerilimi, – girişinden büyük olduğundan çıkış yükseğe çekilecektir. Bu durumda rampa kaynağı tarafından rampa üretilmeye başlanacak, VE kapısının çıkışında tetikleme sinyali görüleceğinden sayıcı sayma işlemine başlayacaktır. Bu işlem rampa kaynağı tarafında üretilen rampa geriliminin, analog giriş geriliminden büyük olmasına kadar devam edecektir. Böylece karşılaştırıcı çıkış alçağa çekilecek, VE kapısının çıkışı lojik-0 olacak ve tetikleme sinyali gitmeyen sayıcı sayma işlemini bitirecektir. Kontrol devresi tarafından yetkilenen mandallar sayıcı verilerini saklayacaktır.

11.3.3 Çift Rampalı veya Çift Eğimli (Dual Slope) A/D Çeviriciler

Şekil 11.15 çift eğimli (dual-slope) A/D çeviricinin blok diyagramını göstermektedir. Devre giriş referans gerilimini seçen bir anahtar ve karşılaştırıcı girişlerindeki ters bağlantı dışında tek eğimli (single-slope) devreye çok benzemektedir.



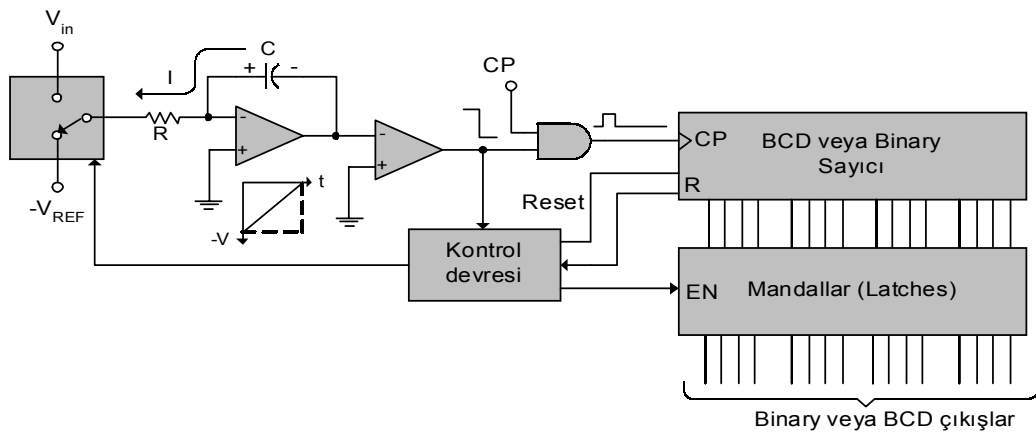
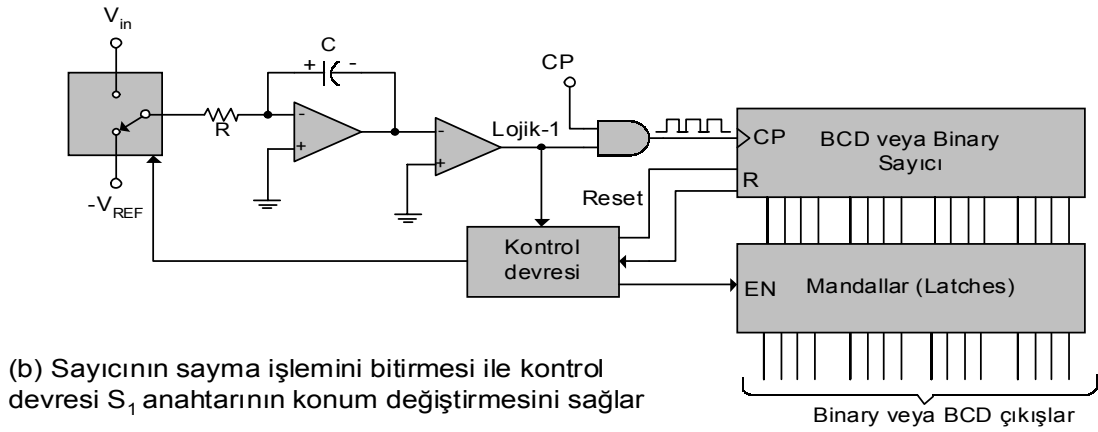
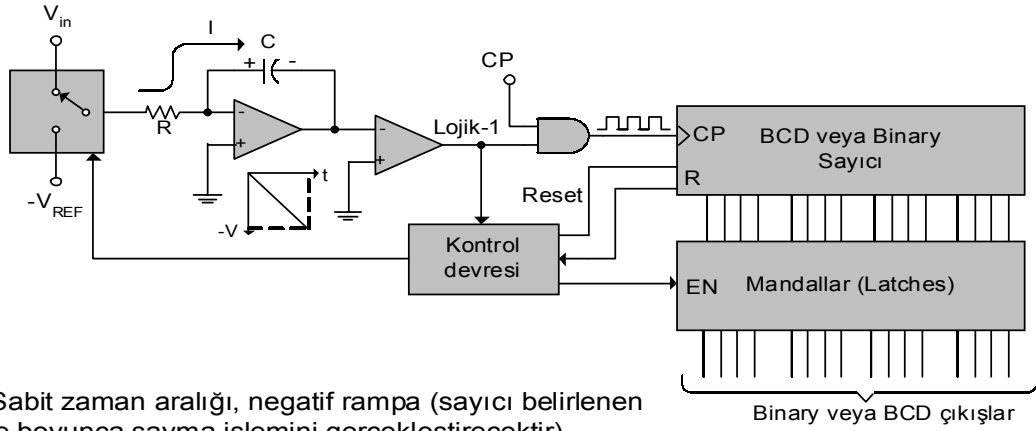
Şekil 11.15 Çift eğimli (dual-slope) A/D çevirici

Devrede rampa kaynağı olarak bir integral alıcı devre kullanılmıştır. İşlemsel kuvvetlendiricinin eviren girişi , evirmeyen giriş tarafından varsayılan toprakta tutulur. Giriş ucuna uygulanan bir gerilim, direnç üzerinden sabit bir akım akmasını sağlayacaktır. Bu akım yüksek empedansa sahip işlemsel yükselteç içinden akamayacağından, kondansatör sabit bir akımla şarj olacaktır. Sabit akım ile şarj edilen kondansatörün uçlarındaki gerilim bir lineer rampadır.

Başlangıçta sayıcının silme(reset), karşılaştırıcı çıkışının 0V olduğunu kabul edelim. Giriş anahtarı analog giriş gerilimine bağlandığında (Şekil 11.16 a), integral alıcı devrenin girişlerindeki pozitif gerilim, çıkışlarındaki gerilimin bir negatif rampa olmasına sebep olacaktır. Karşılaştırıcının – girişindeki negatif gerilim, çıkışın pozitif olmasını sağlar, VE kapısının çıkışında tetikleme sinyali görülmesini sağlar. Sayıcı sayma işlemine başlar. Sayıcının bir miktar sayma işlemini gerçekleştirmesi için integral alıcı devre tarafından negatif rampa üretilir. Sayıcı bu sabit miktara ulaştınca kontrol devresi sayıcıları sıfırlar ve giriş anahtarının negatif referans gerilimine çevirerek, bu geriliminin integral alıcı devrenin – girişine uygulanmasını sağlar (Şekil 11.16 b). Girişteki bu negatif gerilim integral alıcı devrenin çıkışında pozitif bir rampa görülmesini sağlar. Karşılaştırıcı çıkışı yükseğe çekileceğinden sayıcı tekrar sayma işlemine başlatacaktır. Integral alıcı devrenin 0V 'un hemen üzerine ulaştığı anda karşılaştırıcı çıkış alçağa çekilecek, kontrol devresi tarafından bu geçiş algılanarak, sayıcı çıkışlarının mandallara yüklenmesini sağlayacaktır(Şekil 11.16 c). Mandallarda saklanan sayım miktarı giriş gerilimi ile orantılıdır.

$$t_2 = V_{in} \times \frac{t_1}{V_{ref}}$$

Çift eğimli (dual-slope) A/D çeviricilerin avantajları , doğruluğu, devre elemanlarında sıcaklıktan oluşan değişimlerden etkilenmemesi, alçak maliyetidir. Dezavantajları ise hızlarının yavaş oluşudur.



Şekil 11.16