

KAYDEDİCİLER (REGİSTERS)

Bu bölümde aşağıdaki konular anlatılacaktır

- ✓ Kaydedicilerin(Registers) bilgi giriş çıkışına göre ve kaydırma yönüne göre sınıflandırılması.
- ✓ Sağa kaydırmalı kaydedici(Right shift registers)
- ✓ Sağa kaydırmalı kaydedici(Right shift registers)
- ✓ Seri giriş- seri çıkışlı kaydırmalı kaydedici (SISO)
- ✓ Seri giriş-paralel çıkışlı kaydırmalı kaydedici (SIPO)
- ✓ Paralel giriş-paralel çıkışlı kaydırmalı kaydedici (PIPO)
- ✓ Paralel Giriş- seri çıkışlı kaydırmalı kaydedici(PISO)
- ✓ Johnson Sayıcı
- ✓ Halka(Ring) sayıcı

GİRİŞ

Sayısal bilgileri geçici bir süre saklayan devrelere kaydediciler (Registers) adı verilir. Bu yüzden dijital elektronikte önemli bir yer tutarlar. Bilginin saklanması için kaydedicilerde her bir bitlik bilgi için bir adet flip-flop kullanılmaktadır. Bilginin işlenmesi tetikleme sinyali (Clock pulse) ile senkron olarak yapılır. Kaydediciler besleme olduğu sürece bilgiyi tutar., besleme kesildiğinde ise bilgiyi kaybederler. Bu kaydediciler kaydetme işlemini kaydırmalı olarak yaptıkları için bunlara kaydırmalı kaydediciler (Shift Registers) adı verilmektedir. Kaydırmalı kaydediciler bit uzunluklarına, bilgi giriş-çıkış şekline ve kaydırma yönüne göre sınıflandırılabilirler.

Kaydırma yönüne göre

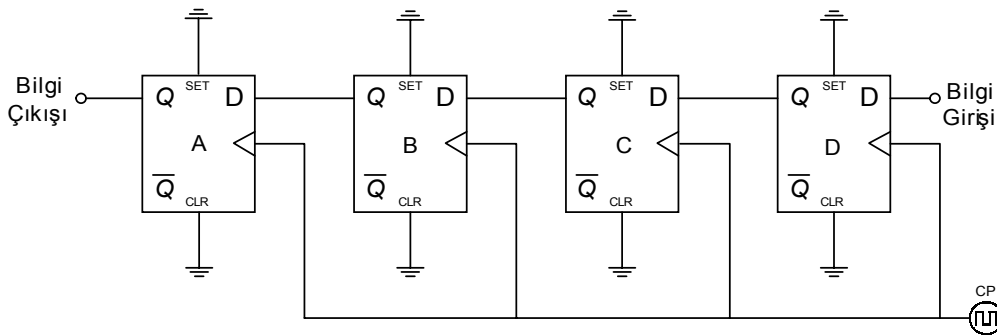
- I. Sola Kaymalı kaydedici (Left Shift Register)
- II. Sağa Kaymalı kaydedici (Right Shift Register)
- III. Sola-Sağa Kaymalı kaydedici (Left/Right Shift Register)

Bilgi giriş-çıkışına göre

- I. Seri giriş- Seri çıkışlı kaydedici (Serial in- Serial out-SISO)
- II. Seri giriş- Paralel Çıkışlı kaydedici (Serial in- Parallel out- SIPO)
- III. paralel giriş- Seri çıkışlı kaydedici (Parallel in- Serial out-PISO)
- IV. Paralel giriş- Paralel çıkışlı kaydedici (Parallel in- Parallel out-PIPO)

10.1 SOLA KAYMALI KAYDEDİCİLER (LEFT SHIFT REGISTERS)

Şekil 9.1 Dört uzunluklu D tipi flop'la elde edilmiş sola kaymalı kaydedici devresini göstermektedir.



Şekil 10.1

Bütün Flip- Flop' ların tetikleme girişleri aynı tetikleme kaynağına bağlanmıştır. Gelen her tetikleme sinyali ile bilgi bir sonraki Flip- Flop'a aktarılacaktır.

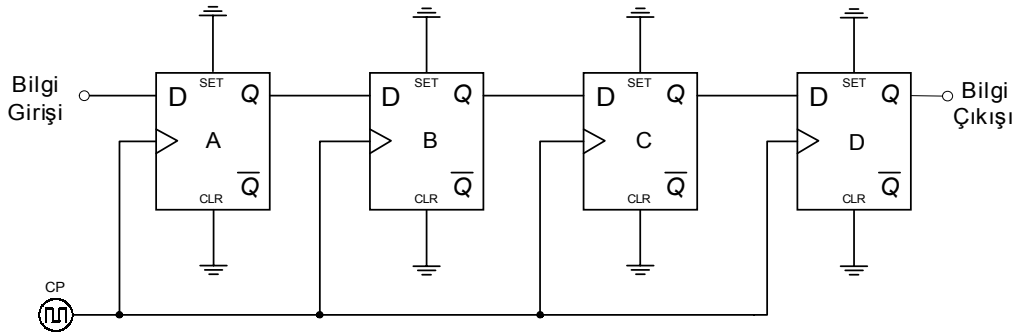
Bilgi Girişi	Kaydırma Sinyali(CP)	A	B	C	D
1	↑	0	0	0	1
0	↑	0	0	1	0
0	↑	0	1	0	0
0	↑	1	0	0	0

Tablo.10.1

Tablo 10.1 Dört bitlik sola kaydırmalı kaydedicinin çalışmasını anlatmaktadır. Başlangıç anında bütün çıkışların "0" olduğu kabul edilmelidir. Gelen ilk kaydırma sinyali ile en düşük değerlikli biti taşıyan D Flip-Flop çıkışı bir sonraki Flip-Flop girişine bağlandığından ikinci kaydırma sinyalinde bilgi C'de, üçüncü kaydırma sinyalinde B'de, dördüncü kaydırma sinyalinde A Flip-Flop çıkışında görülecektir. Bilgi gelen her kaydırma sinyali ile bir sola kayacaktır.

10.2 SAĞA KAYMALI KAYDEDİCİLER (RIGHT SHIFT REGISTERS)

Şekil 10.2 Dört bit uzunluklu D tipi Flip-Flop'la elde edilmiş sağa kaymalı kaydedici devresini göstermektedir.



Şekil 10.2

Bilgi Girişi	Kaydırma Sinyali(CP)	A	B	C	D
1	↑	1	0	0	0
0	↑	0	1	0	0
0	↑	0	0	1	0
0	↑	0	0	0	1

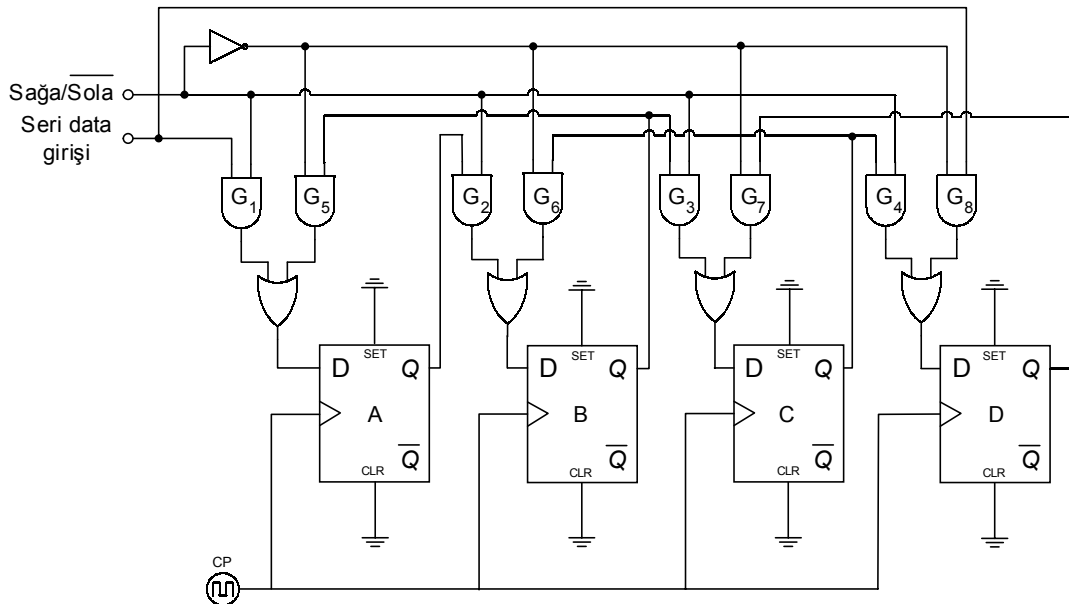
Tablo 10.2

Tablo 9.2 Dört bitlik sağa kaydırmalı kaydedicinin çalışmasını anlatmaktadır. Başlangıç anında bütün çıkışların '0' olduğu kabul edilmelidir. Gelen ilk kaydırma sinyali ile bilgi en yüksek değerlikli biti taşıyan A tipi Flip-Flop çıkışlarında görülecektir. Her bir Flip-Flop çıkışı bir sonraki Flif-Flop girişine bağlandığından ikinci kaydırma sinyalinde D Flip-Flop çıkışında görülecektir. Bilgi gelen her kaydırma sinyali ile bir sağa kayacaktır.

10.3 SOLA-SAĞA KAYDIRMALI KAYDEDİCİLER (LEFT-RIGHT SHIFT REGISTERS)

Bilginin sadece sağa veya sola bir yönde kaydırıldığı durumlar dışında bazı durumlarda tek bir kaydedicinin bilgiyi hem sola, hemde sağa kaydırması istenebilir. Kaymanın yönü Sağa/Sola adlı harici bir kontrol girişi tarafından belirlenir. Şekil 10.3 dört bitlik sola-sağa kaydırmalı kaydedici devresini göstermektedir.

Kaydırma yönü Sağa/Sola kontrol girişine uygulanan lojik seviye ile belirlenir. Eğer bu giriş lojik-1'e çekilirse G_1 kapısının çıkışında seri giriş datası, G_2, G_3 ve G_4 kapılarının çıkışlarında ise bir önceki flip-flop'un Q çıkışları görülecektir. Bu çıkışlar flip-flop'ların D girişlerine bağlanmıştır. Bu durumda bilgi seri olarak yüklenecek ve gelen her tetikleme sinyali ile birlikte sağa doğru kaydırılacaktır.

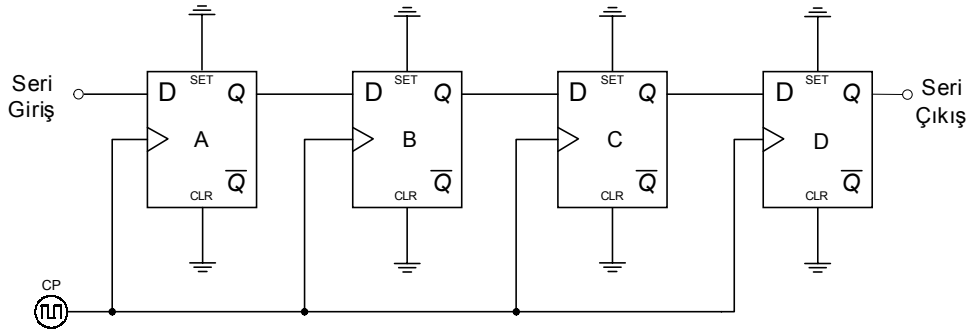


Şekil 10.3

Sağa / Sola kontrol girişinin lojik-0 yapılması ile birlikte G_8 kapısının çıkışında seri giriş datası, G_7, G_6, G_5 kapılarının çıkışlarında sağdaki flip-flop'ların Q çıkışları görülecektir. Bu durumda, bilgi seri olarak en düşük değerlikli biti taşıyan flip-flop'a yüklenecek ve sola doğru kaydırılacaktır.

10.4 SERİ GİRİŞ-SERİ ÇIKIŞ (SISO) KAYDIRMALI KAYDEDİCİ:

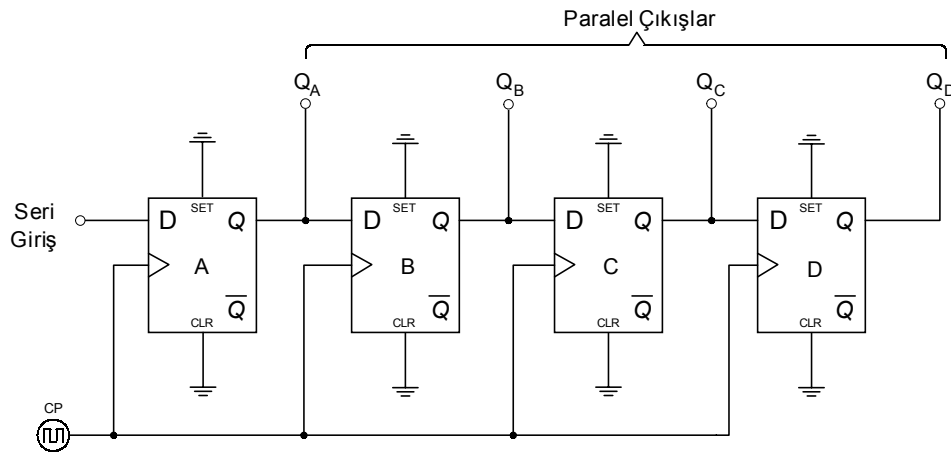
Şekil 9.3 Dört bit seri giriş-çıkış (SISO) kaydırmalı kaydediciyi göstermektedir. Şekilde görüldüğü gibi Bütün flip-flop'lar birbirlerine seri bağlanmıştır. A flip-flop'un girişine uygulanan bilgi gelen ilk tetikleme sinyali ile birlikte Q_A çıkışında görülecektir. Gelen her tetikleme sinyali ile birlikte bilgi kaydırılarak seri olarak flip-flop'lara yüklenecektir. Bu tarz kaydırmalı kaydedicilere seri yüklemeli kaydediciler adı da verilir. Dörtten daha fazla bilgi verildiği anda ise her fazlalık bilgide kaydedicinin içindeki son bilgi kaybolacaktır. Kaydediciye yüklenen bilgilerin çıkışta görülebilmesi için dört tetikleme sinyali verilmesi yeterlidir. Her tetikleme sinyalinde bilgiler kaydedici çıkışından birer birer alınacaktır. Bilgiler alındığında ise kaydedicideki bilgi kaybolacaktır.



Şekil 10.4

10.5 SERİ GİRİŞ-PARALEL ÇIKIŞ (SIPO) KAYDIRMALI KAYDEDİCİ

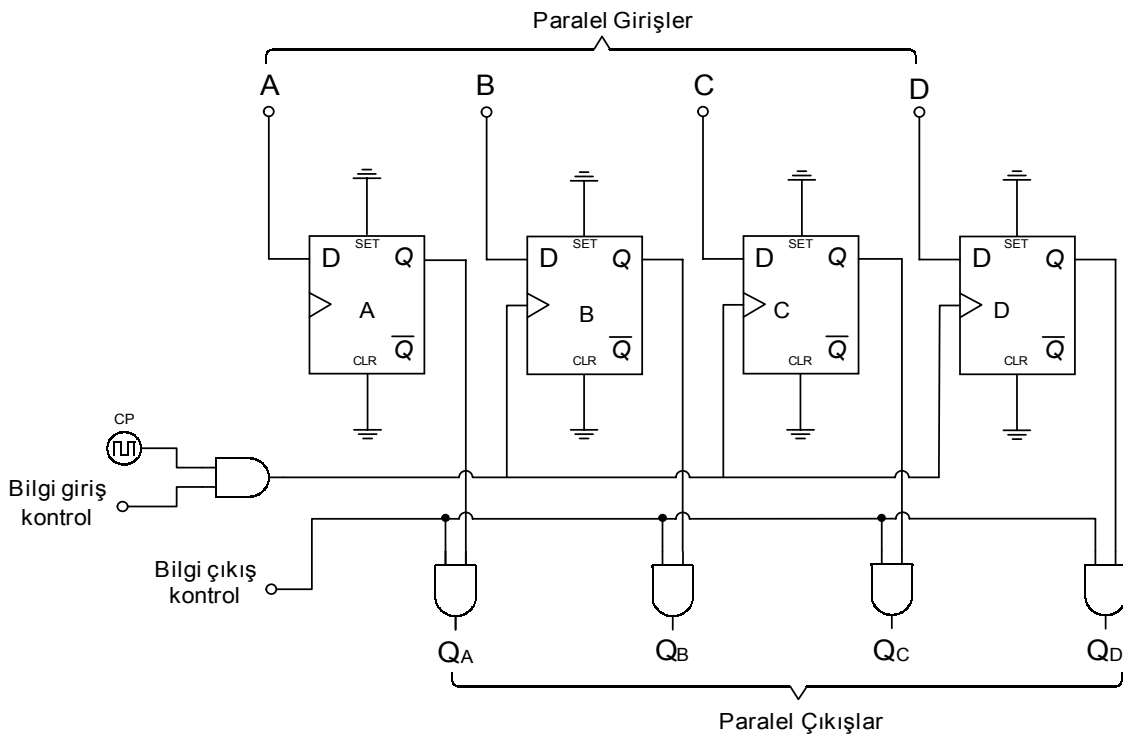
Seri giriş-paralel çıkışlı (SIPO) kaydedicilerde bilginin yüklenmesi işlemi Seri giriş-Seri çıkış kaydedici ile aynı şekilde olmaktadır. Seri giriş- Paralel çıkış kaydedicinin Seri giriş-Seri çıkış kaydediciden tek farkı tüm çıkışlardan dışarıya bilgi çıkışı olmasıdır. Bu sayede bilgi okunması daha hızlı olacaktır. Seri olarak yüklenen bilgi flip-flop çıkışlarından paralel olarak görüldüğünden bilginin okunması için tetikleme sinyaline ihtiyaç yoktur. Ancak doğru bilginin Flip-Flop lar üzerinde görülebilmesi için flip-flop sayısı kadar tetikleme sinyaline ihtiyaç vardır. Bilgi okunduktan sonra da kaydedici içindeki bilgi kaybolmayacaktır. Şekil 9.4 Seri giriş- Paralel çıkış kaydırmalı kaydedicinin devresini göstermektedir.



Şekil 10.5

10.6 PARALEL GİRİŞ- PARALEL ÇIKIŞ (PIPO) KAYDIRMALI KAYDEDİCİ:

Şekil 9.5 paralel giriş-paralel çıkışlı kaydırmalı kaydediciye ait lojik diyagramı göstermektedir.

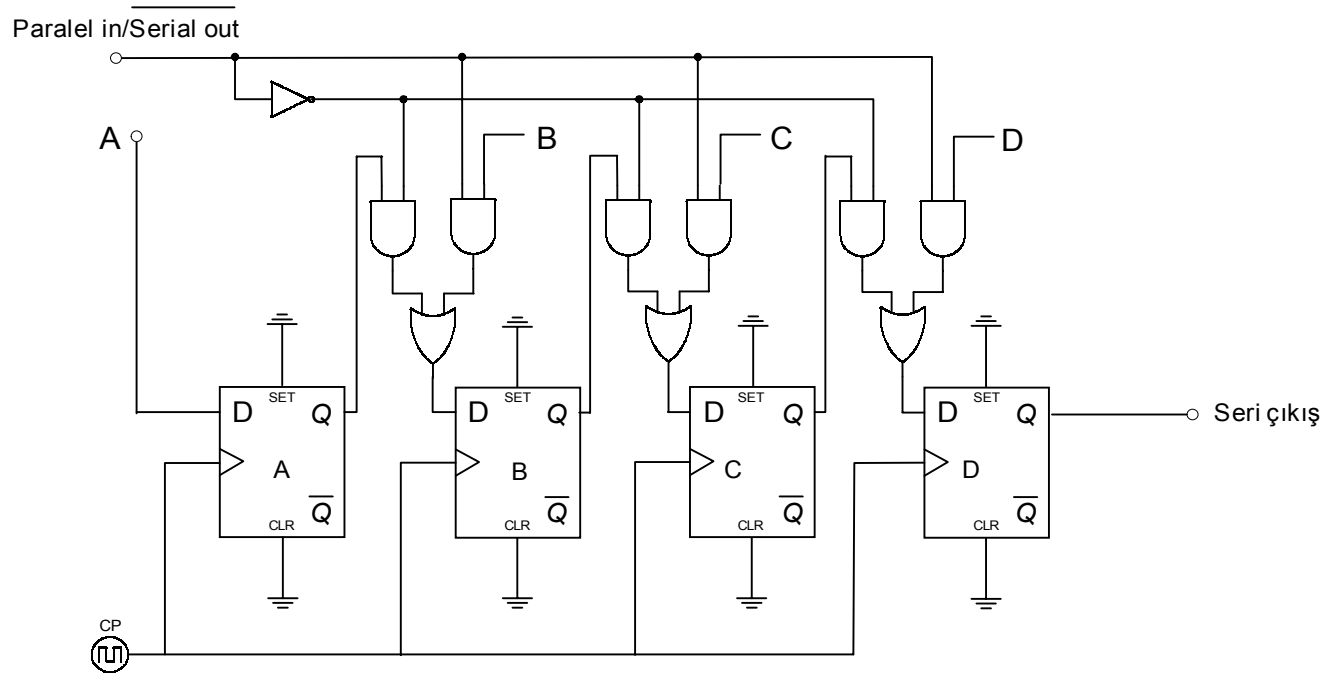


Şekil 10.5

Paralel giriş-Paralel çıkışlı kaydedicide ise bilgi her bir Flip-Flop'a paralel olarak yüklenip, her bir çıkıştan hat alınarak paralel olarak okunmaktadır. Bilgi giriş kontrol hattı tetikleme giriş sinyali VE- kapısı ile bağlanarak bilgi girişini kontrol etmektedir. Bu hat '1' olmadığı sürece bilgi Flip-Flop'lara yüklenmeyecektir. Çıkış kontrol hattı ise her bir paralel çıkış hattı ile VE kapısına bağlanmıştır. Bu hat '1' olmadığı sürece çıkıştan bilgi okunmaz.

10.7 PARALEL GİRİŞ – SERİ ÇIKIŞ (PISO) KAYDIRMALI KAYDEDİCİ

Paralel giriş-seri çıkış (PISO) kaydedicide ise bilgi Flip-Flop 'lara paralel olarak yüklenmektedir. Çıkış tek uçtan oluşur. Çıkıştan bilgi seri olarak okunur. Bilginin çıkıştan görülebilmesi her bir bit için bir tetikleme sinyalinin uygulanması ile sağlanır. Bilgiler okunduktan sonra kaydedici içindeki bilgiler kaybolur.



Şekil 10.6

10.8 KAYDIRMALI KAYDEDİCİ SAYICILAR

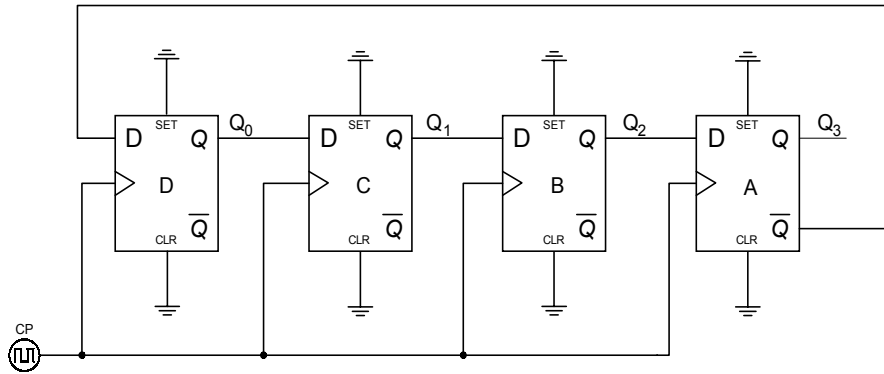
Bir kaydırmalı kaydedici sayıcı temel olarak seri giriş-seri çıkışlı kaydedicide seri girişle seri çıkışın uygun bağlantısı ile elde edilir. İki temel tür kaydırmalı kaydedici sayıcı vardır. Bunlar Johnson sayıcı ve ring (halka) sayıcıdır.

10.8.1 Johnson Sayıcı (Johnson Counter)

Bir Johnson sayıcı önceki flip-flop Q çıkışının bir sonraki flip-flop D girişine bağlanması ile elde edilir. En düşük değerlikli biti taşıyan flip-flop D girişine ise en yüksek değerlikli biti taşıyan flip-flop'un \bar{Q} çıkış bağlanarak seri yükleme işi gerçekleştirilir. Kullanılacak flip-flop sayısı sayma işleminin her bitli için bir flip-flop kullanılarak elde edilir. Örneğin altı bitlik bir Johnson sayıcı için altı tane flip-flop kullanılması gerekir. Tablo 103. dört bitlik johnson sayıcıya ait çalışma tablosunu gösterirken şekil 10.7 sayıcıya ait devreyi göstermektedir.

Clock Pulse	Q ₀	Q ₁	Q ₃	Q ₄
0	0	0	0	0
1	1	0	0	0
2	1	1	0	0
3	1	1	1	0
4	1	1	1	1
5	0	1	1	1
6	0	0	1	1
7	0	0	0	1

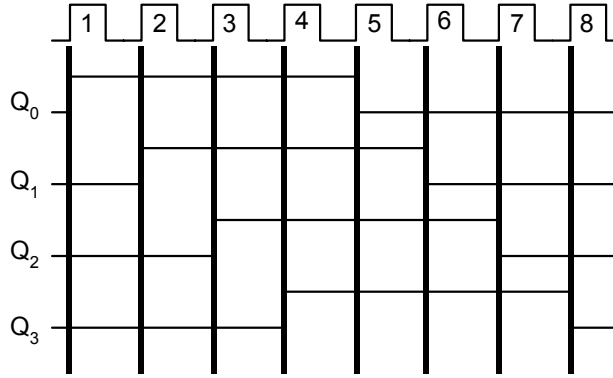
Tablo 10.3



Şekil 10.7

Başlangıçta bütün flip-flop çıkışları lojik-0'dır. Gelen ilk tetikleme darbesi ile en düşük değerlikli biti taşıyan flip-flop girişindeki lojik-1 çıkışın lojik-1'e çekilmesini sağlayacaktır. Gelen her tetikleme sinyali ile birlikte lojik-1 en yüksek değerlikli bite kadar seri olarak kaydırılacaktır. En yüksek değerlikli biti taşıyan flip-flop çıkışının lojik-1 olması ile birlikte \bar{Q} çıkış lojik-0'a çekilecek ve en düşük değerlikli biti taşıyan flip-flop girişinde lojik-0 görülecektir. Bundan sonra gelen her tetikleme sinyalinde çıkışlarda sırasıyla lojik-0 görülecektir. Bu işlem en yüksek değerlikli biti taşıyan flip-

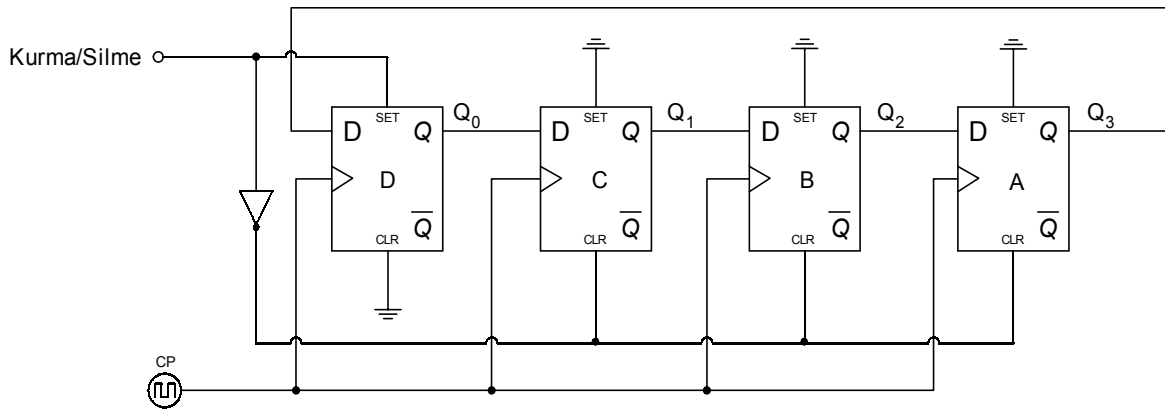
flop çıkışında lojik-0 görülünceye kadar devam edecektir. Devre bu durumdan sonra başlangıç adımlarına geri dönecektir.



Şekil 10.8 Dört bit Johnson sayıcı çıkış dalga şekilleri

10.8.2 Halka Sayıcı (Ring Counter)

Bir halka sayıcı aslında bir binary-decimal kod çözücüdür. Sayıcı çıkışlarında girişindeki binary bilginin kodu çözülerek ilgili decimal çıkış lojik-1 yapılacaktır. Sayma işleminin her bir biti için bir flip-flop kullanılmalıdır. Şekil 10.9 dört bitlik halka sayıcı devresini göstermektedir.

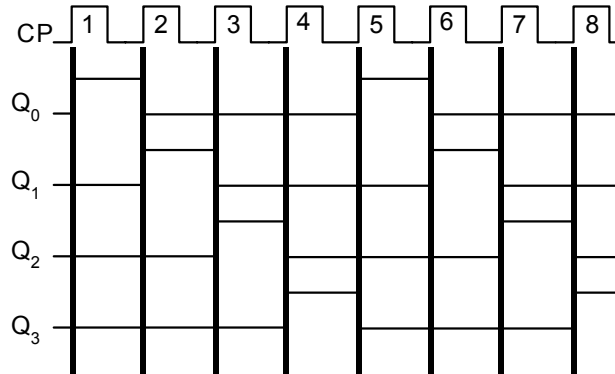


Şekil 10.9 Dört bitlik halka (ring) sayıcı

Devrede flip-flopların girişleri önceki flip-flop çıkışlarına bağlanmıştır. Kurma ve silme girişi ile en düşük değerli flip-flop lojik-1 değerine kurulurken diğer tüm flip-flop'lar sıfırlanır. Gelen tetikleme sinyali ile bir sonraki flip-flop girişinde lojik-1 görüleceğinden, çıkış lojik-1 çekilecektir. Bilgi sırasıyla gelen her tetikleme darbesi ile ilgili flip-flop çıkışında sırasıyla görülecektir.

Clock Pulse	Q ₀	Q ₁	Q ₃	Q ₄
0	1	0	0	0
1	0	1	0	0
2	0	0	1	0
3	0	0	0	1
4	1	0	0	0
5	0	1	0	0
6	0	0	1	0
7	0	0	0	1

Tablo 10.4



Şekil 10.10 Dört bit halka(ring) sayıcı

SORULAR

1. J-K flip-flop kullanarak dört bit sola kaydırmalı kaydedici devresini çiziniz. Bilgi girişine sırasıyla 1-0-1-1 bilgisi girilirse dördüncü CP (Clock pulse) sonunda çıkışlarda ne olacaktır.
2. R-S flip-flop kullanarak dört bit sağa kaydırmalı kaydedici devresini çiziniz. Bilgi girişine sırasıyla 0-1-1-0 bilgisi girilirse dördüncü CP (Clock pulse) sonunda çıkışlarda ne olacaktır.
3. Dört bitlik seri giriş-paralel çıkışlı kaydırmalı kaydediciyi J-K flip-Flop kullanarak tasarlayınız. Flip-Flop'lara 1-1-0-1 bilgisi yüklenmek isteniyor. Bilgi kaç clock pulse (CP) sonrasında flip-flop'lara yüklenecektir.
4. Sekiz bitlik Johnson Sayıcı devresini R-S flip-flop kullanarak gerçekleştiriniz.
5. 0-1-3-7-15-14-12-0 sıralı durumlarını sağlayan senkron sıralı devreyi tasarlayınız.
6. Beş bitlik halka sayıcı devresini tasarlayınız.