

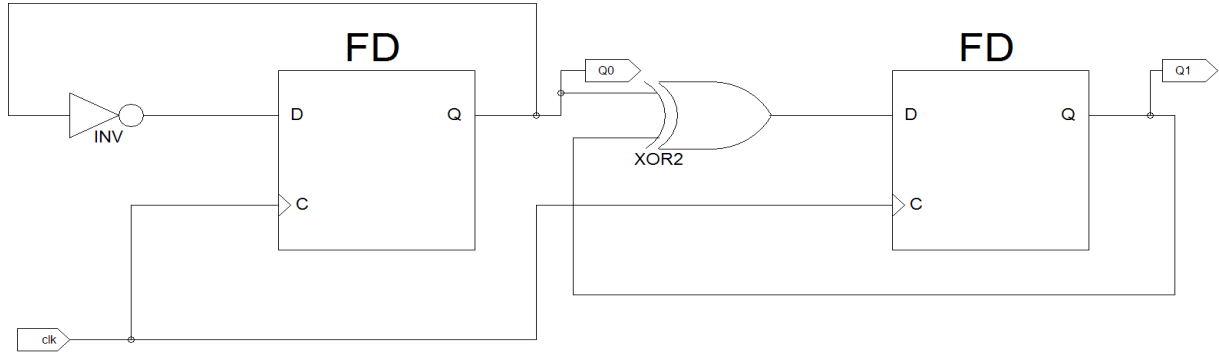
EEM 211 – Sayısal Mantık Tasarımı

Deney No: 5

Deney Grubu: EEM211/01-02

Deneyin Adı: Sıralı Mantık

Deneyisel Çalışma



Yukarıdaki devrede D flip flop kullanarak iki bitlik sayaç tasarımı yapılmıştır. Devre ikilik sistemdeki '11' değerine ulaştıktan sonra saymaya en baştan başlamaktadır. Zamanla ilgili ayarlamalar aşağıdaki şekilde gerçekleştirilmiştir.

Aynı işlemi gerçekleştiren devreyi JK flip flop ile tasarım yaparak elde ediniz. JK flip flop için **FJKC**, **Clear** girişlerinde test amaçlı olarak **pulldown** elemanını kullanabilirsiniz.