

(COUNTERS) SAYICILAR

Bu bölümde aşağıdaki konular anlatılacaktır

- ✓ Sayıcılarda Mod kavramı
- ✓ Asenkron sayıcılar
- ✓ Asenkron yukarı sayıcı (Up counter)
- ✓ Asenkron aşağı sayıcı (Down counter)
- ✓ Asenkron sayıcılarda sıfırlama
- ✓ Senkron sayıcılar

GİRİŞ

Giriş darbelerine bağlı olarak belirli bir durum dizisini tekrarlayan devrelere sayıcı (counters) adı verilir. Geniş bir uygulama alanı bulan sayıcı devreleri zamanlama (frekans bölme vb.) ve kontrol (kodlama, bilgi depolama vb.) devrelerinde kullanılmaktadır. Genel olarak sayıcı devrelerini aşağıdaki gibi sınıflandırabiliriz.

- a- Tetikleme sinyalinin uygulanmasına göre
 - I. Asenkron Sayıcılar
 - II. Senkron Sayıcılar
- b- Sayma yönüne göre
 - I. Yukarı – İleri Sayıcılar (Up Counters)
 - II. Aşağı – Geri Sayıcılar (Down Counters)
 - III. Yukarı / Aşağı Sayıcılar (Up / Down Counters)
- c- Elde edilen sayının kodlanmasına göre
 - I. İkilik Sayıcı (Binary Counter)
 - II. BCD Sayıcı (BCD Counter)
 - III. Onluk Sayıcı (Decimal Counter)

Bir sayıcının tekrar yapmadan alabildiği durum sayısına veya sayabildiği sayı miktarına o sayıcının “*mod*” ‘u adı verilir. Örneğin Mod-13 sayıcı tekrar yapmadan on üç değişik durum alabilir. Yani Mod-13 sayıcı 0-12 arası sayıları sayacak ve tekrar 0’a dönecektir.

9.1. ASENKRON SAYICILAR (ASYNCHROUNUS COUNTERS)

Asenkron sayıcılar dalgacık sayıcılar veya seri sayıcılar olarak adlandırılmaktadır. Bu tip sayıcılarda flip-flop’ların tetikleme sinyali bir önceki flip-flop çıkışlarından alınır. Bütün flip-flop’ların CP girişleri (en düşük değerlikli bite ait flip-flop hariç) gelen harici tetikleme sinyali ile değil önceki flip-flop çıkış değişimleri ile tetiklenir. Bu çalışma özelliklerinden dolayı Asenkron sayıcıların tasarımında kullanılan Flip-Flop tetikleme sinyalinin türü (Yükselen kenar veya Düşen kenar tetiklemeli) sayıcının çalışmasında belirleyicidir. Asenkron sayıcılarda kullanılan flip-flop’ların gelen her darbe ile konum değiştirmesi (toggle-tümleyen çalışma) istendiğinden J-K veya T flip-flop kullanılır. Bu tip sayıcı devrelerinde tetikleme bir önceki flip-flop çıkışından alınacağından devreye her bir flip-flop’un yayılım gecikmesi (propagasyon delay) flip-flop adedi ile çarpılması sonucu elde edilen süre sonrasında en sondaki flip-flop konum değiştirecektir.

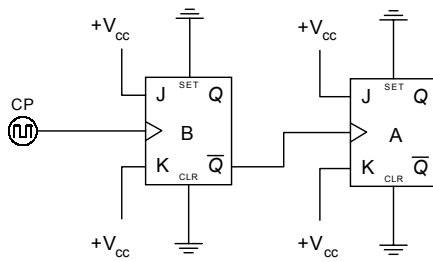
Asenkron sayıcıları;

- a- Yukarı Sayıcılar (Up Counters)
- b- Aşağı Sayıcılar (Down Counters)
- c- Yukarı / Aşağı Sayıcılar (Up/Down Counters)

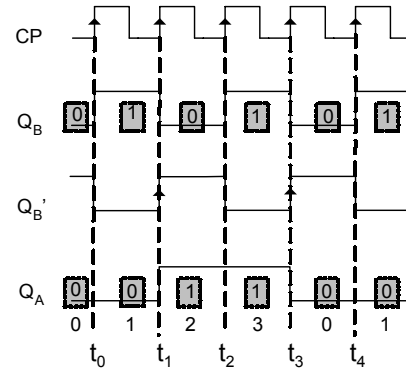
olmak üzere sınıflandırabiliriz.

9.1.1 Asenkron Yukarı Sayıcılar (Asynchronous Up Counters)

Aşağıda Şekil 9.1 Yükselen kenar tetiklemeli J-K Flip-Flop kullanılarak elde edilmiş iki bitlik (Mod-4) asenkron yukarı sayıcı devresini göstermektedir. Bu devre iki bitlik asenkron yukarı sayıcı olarak da adlandırılabilir.



(a) Lojik Diyagram



(b) Çıkış dalga şekli

| CP | Q _A | Q _B |
|----|----------------|----------------|
| 0 | 0 | 0 |
| 1 | 0 | 1 |
| 2 | 1 | 0 |
| 3 | 1 | 1 |
| 4 | 0 | 0 |

(c) Durum tablosu

Şekil. 9.1 İki bitlik (Mod-4) Asenkron yukarı sayıcı

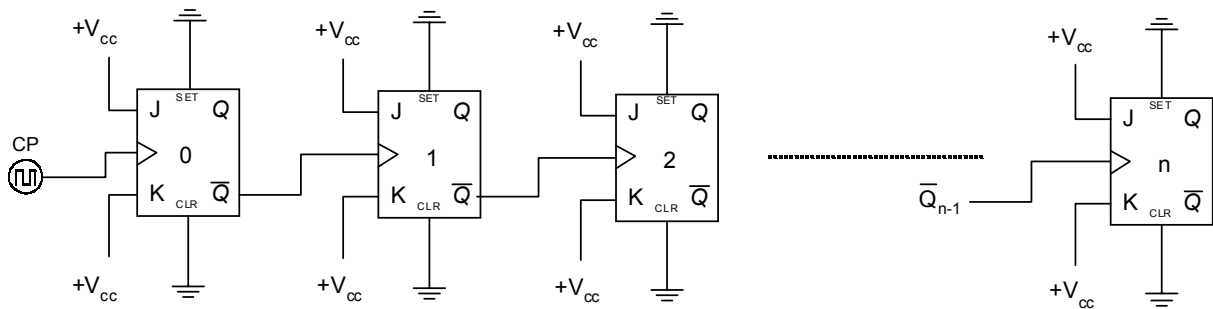
Sayıcı devresi için yükselen kenar tetiklemeli J-K Flip-Flop kullanılmış olup bütün Flip-Flop'lar tümleyen (toggle) olarak çalıştırılmıştır. Tetikleme sinyalinin yükselen kenarında ilgili Flip-Flop konum değiştirecektir. En düşük değerlikli biti taşıyan B Flip-Flop'unun Q' çıkışı yüksek değerlikli biti taşıyan A Flip-Flop' una uygulanacak olan tetikleme sinyali görevini görmektedir. En düşük değerlikli biti taşıyan B Flip-Flop' u gelen tetikleme sinyalinin ilk yükselen kenarında (t_0 zamanı) konum değiştirecek ve

Q_B çıkışı '1' olacaktır. B Flip-Flop' un Q_B çıkışı '0' olduğundan A Flip-Flop' u konum değiştirmeyecektir. Tetikleme sinyalinin ikinci yükselen kenarında (t_1 zamanı) Flip-Flop'lar tümleyen (toggle) olarak çalıştığından B Flip-Flop' u konum değiştirecek ve Q_B çıkışı 0 ve Q_B çıkışı 1 olacaktır. Bu durumda A Flip-Flop' unun tetikleme girişine bir yükselen kenar uygulandığından Q_A çıkışı 1 olacaktır. Gelen tetikleme darbelerine bağlı olarak çıkış dalga şekilleri çizilirse (Şekil.8.1.b) 'deki çıkış dalga şekilleri oluşacaktır. Bu çalışmaya ait tablo oluşturulursa (Şekil 8.1.c) iki bitlik sayma işlemi görülecektir.

Sayıcıda bulunan her bir Flip-Flop çıkışlarına ait dalga şekilleri(Şekil 8.1. b) incelenirse Flip-Flop'ların çıkışlarındaki sinyalin tetikleme girişine uygulanan sinyalin frekansının yarısı olduğu görülmektedir. Örneğin Şekil 8.1'de gösterilen Mod-4 asenkron sayıcıya 10KHz'lik bir tetikleme sinyali (CP) uygulandığında 1.Flip-Flop çıkışında 5KHz, 2. Flip-Flop çıkışında 2,5KHz 'lik bir sinyal edilmiş olur. Bu özelliklerinden dolayı asenkron sayıcılara *dalgacık sayıcılar*' da denmektedir.

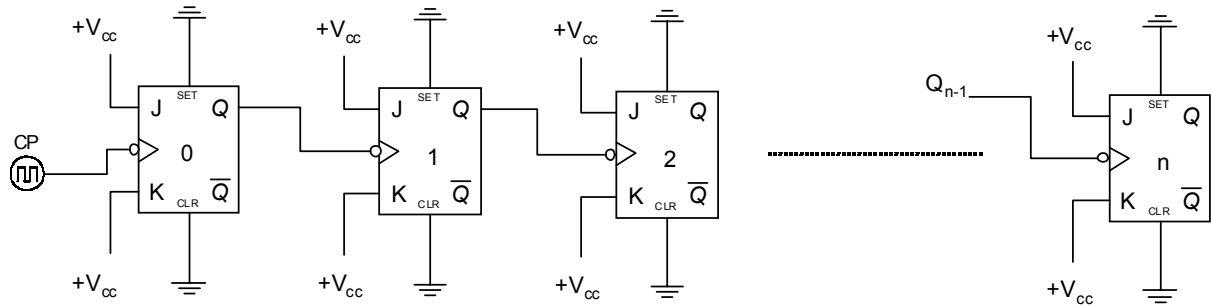
Genel olarak n tane Flip-Flop'tan oluşmuş bir Mod- 2^n asenkron sayıcıda en düşük değerli biti taşıyan Flip-Flop girişlerine uygulanan tetikleme sinyali (CP) en son Flip-Flop çıkışında 2^n 'e bölünmüş haliyle görülecektir.

Aşağıda n tane yükselen kenar tetiklemeli J-K Flip- Flop 'tan oluşmuş Mod- 2^n asenkron yukarı sayıcıya ait prensip şeması verilmiştir.



Şekil.9.2. Yükselen kenar tetiklemeli J-K Flip-Flop ile Asenkron yukarı sayıcı prensip şeması

Düşen kenar tetiklemeli Flip-Flop kullanarak asenkron yukarı sayıcı tasarımında en düşük değerlili biti taşıyan Flip-flop hariç tüm Flip-Flop'ların tetikleme sinyali bir önceki Flip-Flop'un Q çıkışlarından alınmalıdır.Şekil 8.3. n tane düşen kenar tetiklemeli J-K Flip-Flop'tan oluşmuş Mod- 2^n asenkron sayıcıyı göstermektedir.



Şekil 9.3. Düşen kenar tetiklemeli J-K Flip-Flop ile asenkron yukarı sayıcı prensip şeması

Not: Asenkron yukarı sayıcı tasarlariken;

- I- Flip-Flop yükselen kenar tetiklemeli ise en düşük değerlikli biti taşıyan Flip-Flop hariç diğer **bütün Flip-Flop'ların tetikleme sinyali bir önceki Flip-Flop'un \bar{Q} çıkışından alınır.**
- II- Flip-Flop düşen kenar tetiklemeli ise en düşük değerlikli biti taşıyan Flip-Flop hariç diğer **bütün Flip-Flop'ların tetikleme sinyali bir önceki Flip-Flop' un Q çıkışından alınır.**

Örnek:

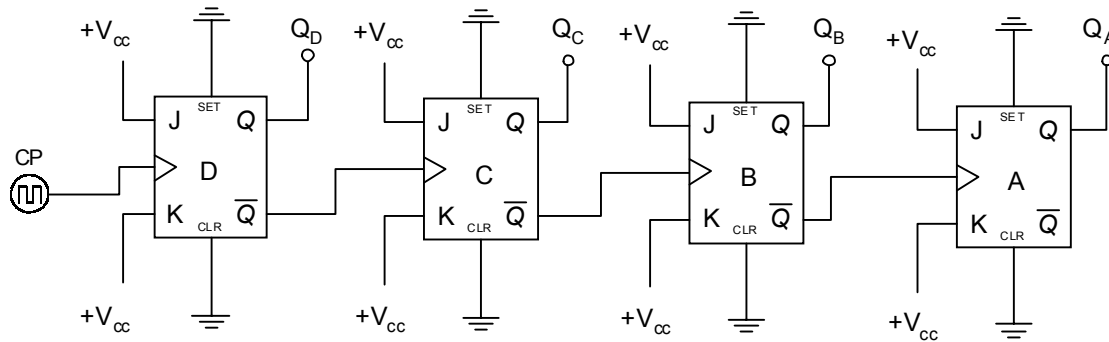
Mod-16 asenkron yukarı sayıcıyı (up counter) yükselen kenar tetiklemeli J-K Flip-Flop kullanarak tasarlayınız.

Çözüm:

Mod-16 asenkron yukarı sayıcı 0-15 arasındaki sayıları sayacak ve tekrar 0 sayısına dönecektir. Sayma işlemi 16 durum($2^4=16$) içerdiğinden sayıcıda kullanacağımız Flip-Flop adedi $n=4$ olacaktır. Sayma işlemine ait durum tablosu aşağıdaki gibi olacaktır.

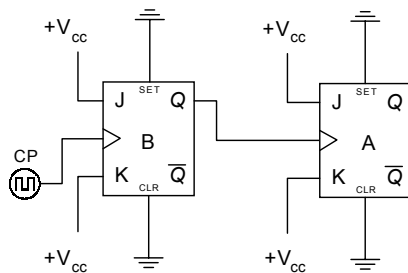
| Dec | A | B | C | D |
|-----|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 0 | 1 |
| 2 | 0 | 0 | 1 | 0 |
| 3 | 0 | 0 | 1 | 1 |
| 4 | 0 | 1 | 0 | 0 |
| 5 | 0 | 1 | 0 | 1 |
| 6 | 0 | 1 | 1 | 0 |

| | | | | |
|----|---|---|---|---|
| 7 | 0 | 1 | 1 | 1 |
| 8 | 1 | 0 | 0 | 0 |
| 9 | 1 | 0 | 0 | 1 |
| 10 | 1 | 0 | 1 | 0 |
| 11 | 1 | 0 | 1 | 1 |
| 12 | 1 | 1 | 0 | 0 |
| 13 | 1 | 1 | 0 | 1 |
| 14 | 1 | 1 | 1 | 0 |
| 15 | 1 | 1 | 1 | 1 |

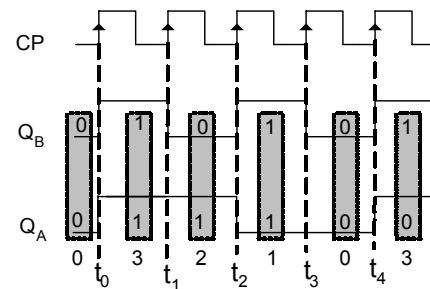


9.1.2 Asenkron Aşağı Sayıcılar(Asynchronous Down Counters)

Aşağıda Şekil 9.4 yükselen kenar tetiklemeli J-K Flip-Flop kullanılarak elde edilmiş iki bitlik (Mod-4) asenkron aşağı sayıcı devresini göstermektedir. Bu devre iki bitlik asenkron aşağı sayıcı (down counters) olarak' da adlandırılabilir.



(a) Lojik Diyagram



(b) Çıkış dalgı şekli

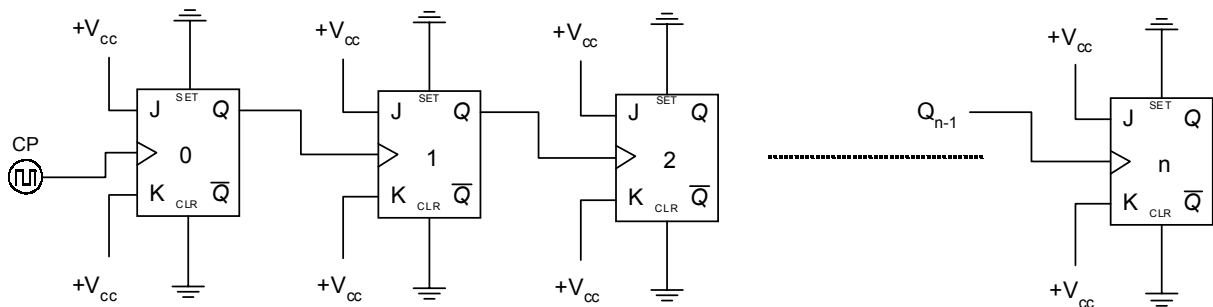
| CP | Q _A | Q _B |
|----|----------------|----------------|
| 0 | 0 | 0 |
| 1 | 1 | 1 |
| 2 | 1 | 0 |
| 3 | 0 | 1 |
| 4 | 0 | 0 |

(c) Durum tablosu

Şekil. 9.4 İki bitlik (Mod-4) Asenkron aşağı sayıcı

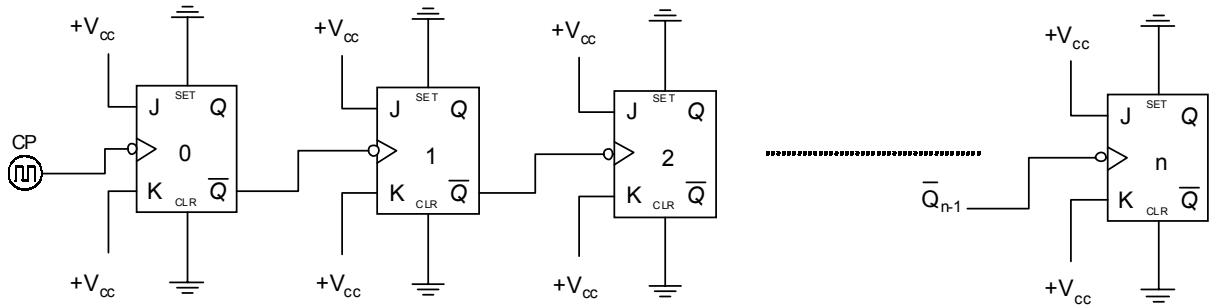
Sayıcı devresi için yükselen kenar tetiklemeli J-K Flip-Flop kullanılmıştır . Bütün Flip-Flop'lar tümleyen (toggle) olarak çalıştırılmıştır. Tetikleme sinyalinin yükselen kenarında ilgili Flip-Flop konum değiştirecektir. En düşük değerlikli biti taşıyan B Flip-Flop'unun Q' çıkışı yüksek değerlikli biti taşıyan A Flip-Flop' unun tetikleme sinyali görevini görmektedir. En düşük değerlikli biti taşıyan B Flip-Flop' u gelen tetikleme sinyalinin ilk yükselen kenarında (t_0 zamanı) konum değiştirecek ve Q_B çıkışı '1' olacaktır. Q_B çıkışı '1' olduğundan A Flip-Flop' u konum değiştirecek ve Q_A çıkış '1' olacaktır. Tetikleme sinyalinin ikinci yükselen kenarında (t_1 zamanı) Flip-Flop'lar tümleyen (toggle) olarak çalıştığından B Flip-Flop' u konum değiştirecek ve Q_B çıkışı "0" olacaktır. Bu durumda A Flip-Flop' unun tetikleme girişine bir düşen kenar uygulandığından Q_A çıkışı konum değiştirmeyecektir. Gelen tetikleme darbelerine bağlı olarak çıkış dalga şekilleri çizilirse (Şekil.9.4 b) 'deki çıkış dalga şekilleri oluşacaktır. Bu çalışmaya ait tablo oluşturulursa (Şekil 9.4 c) iki bitlik aşağı sayma işlemi görülecektir.

Aşağıda n tane yükselen kenar tetiklemeli J-K Flip- Flop 'tan oluşmuş Mod-n Asenkron aşağı sayıcıya ait prensip şeması verilmiştir.



Şekil. 9.5 Yükselen kenar tetiklemeli J-K Flip-Flop ile asenkron aşağı sayıcı prensip şeması

Düşen kenar tetiklemeli Flip-Flop kullanarak asenkron aşağı sayıcı tasarımında en düşük değerlili biti taşıyan Flip-flop hariç tüm Flip-Flop'ların tetikleme sinyali bir önceki Flip-Flop'un \bar{Q} çıkışlarından alınmalıdır. Şekil 8.6 n tane düşen kenar tetiklemeli J-K Flip-Flop'tan oluşmuş Mod- 2^n asenkron aşağı sayıcıyı (down counter) göstermektedir.



Şekil 9.6. Düşen kenar tetiklemeli J-K Flip-Flop ile asenkron aşağı sayıcı prensip şeması

Not: Asenkron aşağı sayıcı tasarlarken;

- I- Flip-Flop yükselen kenar tetiklemeli ise en düşük değerlikli biti taşıyan Flip-Flop hariç diğer **bütün Flip-Flop'ların tetikleme sinyali bir önceki Flip-Flop'un Q çıkışından alınır.**
- II- Flip-Flop düşen kenar tetiklemeli ise en düşük değerlikli biti taşıyan Flip-Flop hariç diğer **bütün Flip-Flop'ların tetikleme sinyali bir önceki Flip-Flop'un \bar{Q} çıkışından alınır.**

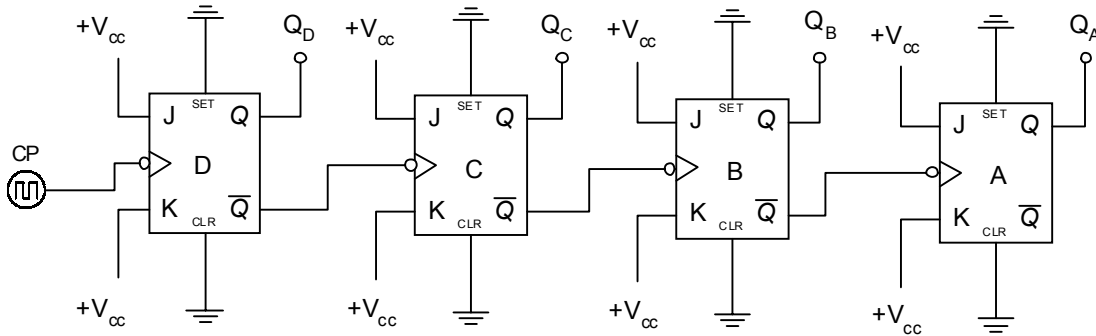
Örnek:

Mod-16 asenkron aşağı sayıcıyı(down counter) düşen kenar tetiklemeli T Flip-Flop kullanarak tasarlayınız.

Çözüm:

Mod-16 asenkron aşağı sayıcı 15-0 arasındaki sayıları sayacak ve tekrar 15 sayısına dönecektir. Sayma işlemi 16 durum($2^n=16$) içerdiğinden sayıcıda kullanacağımız Flip-Flop adedi $n=4$ olacaktır. Sayma işlemine ait durum tablosu aşağıdaki gibi olacaktır.

| Dec | A | B | C | D |
|-----|---|---|---|---|
| 15 | 1 | 1 | 1 | 1 |
| 14 | 1 | 1 | 1 | 0 |
| 13 | 1 | 1 | 0 | 1 |
| 12 | 1 | 1 | 0 | 0 |
| 11 | 1 | 0 | 1 | 1 |
| 10 | 1 | 0 | 1 | 0 |
| 9 | 1 | 0 | 0 | 1 |
| 8 | 1 | 0 | 0 | 0 |
| 7 | 0 | 1 | 1 | 1 |
| 6 | 0 | 1 | 1 | 0 |
| 5 | 0 | 1 | 0 | 1 |
| 4 | 0 | 1 | 0 | 0 |
| 3 | 0 | 0 | 1 | 1 |
| 2 | 0 | 0 | 1 | 0 |
| 1 | 0 | 0 | 0 | 1 |
| 0 | 0 | 0 | 0 | 0 |

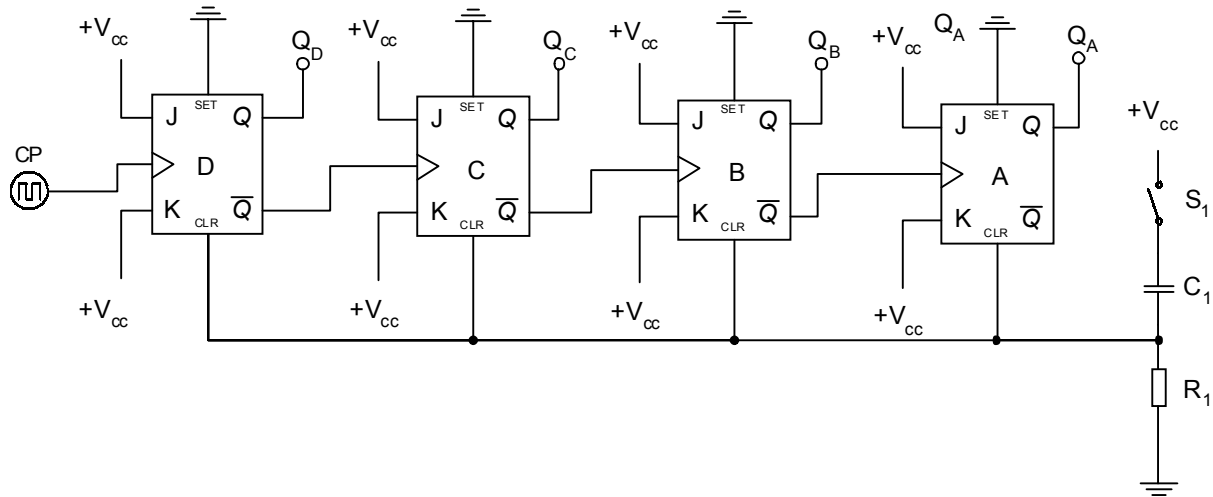


9.1.3 Asenkron Sayıcılarda Sıfırlama ve Önkurma Düzenekleri

Flip-Floplarda asenkron girişler diye adlandırılan kurma (SET-PRESET) ve silme (CLR-RESET) adında iki giriş olduğu bir önceki bölümde anlatılmıştı. Bu girişler yardımı ile asenkron sayıcının istenilen bir değerde sıfırlama veya istenilen bir değerden sayma işlemine başlaması (önkurma) işlemi gerçekleştirilebilir.

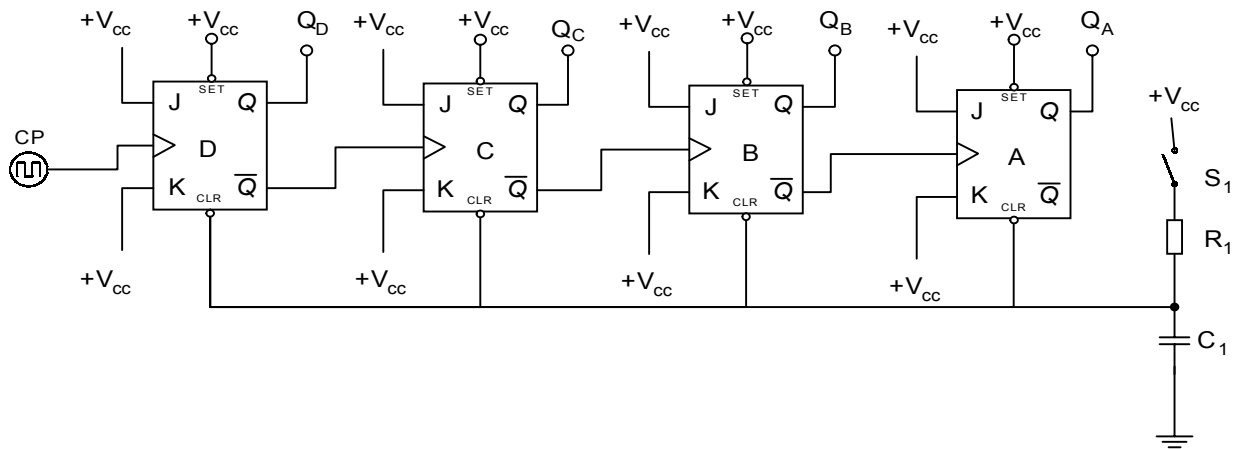
Şekil 9.7 Sıfırlama giriqli asenkron yukarı sayıcı gösterilmiştir. Sıfırlama işleminde, bütün Flip-Flop'ların sıfırlama (CLR) girişlerine S_1, R_1 ve C_1 elemanlarından oluşan sıfırlama devresi eklenmiştir. Sıfırlama işleminin güç verildiği anda gerçekleştirilmesi için S_1 anahtarı devrenin çalışma anahtarı ile eşzamanlı çalışmalıdır. Kullanılan Flip-Flop'ların sıfırlama (CLR) girişleri Lojik-1 seviyesinde aktif olduğu devreden görülmelidir. Devreye güç verildiği anda S_1 anahtarının kapatılması ile seri R-C devresi üzerinden akan yüksek şarj akımı R_1 direnci üzerinde $+V_{cc}$ geriliminin

görülmelerini sağlayacaktır. R_1 direnci üzerindeki bu gerilim bütün Flip-Flop'ların sıfırlama (CLR) girişlerini Lojik-1 seviyesine çekeceğinden tüm Flip-Flop'ların çıkışları "0" olacaktır. Yani sayıcı sıfırlanacaktır. Bu işlem C_1 kondansatörünün sarj olmasına kadar devam edecektir. Kondansatörün giriş gerilimine sarj olması ile devreden akan akım sıfırlanacağından R_1 direnci üzerindeki gerilim 0 Volt olacak ve sayma işlemi başlayacaktır.



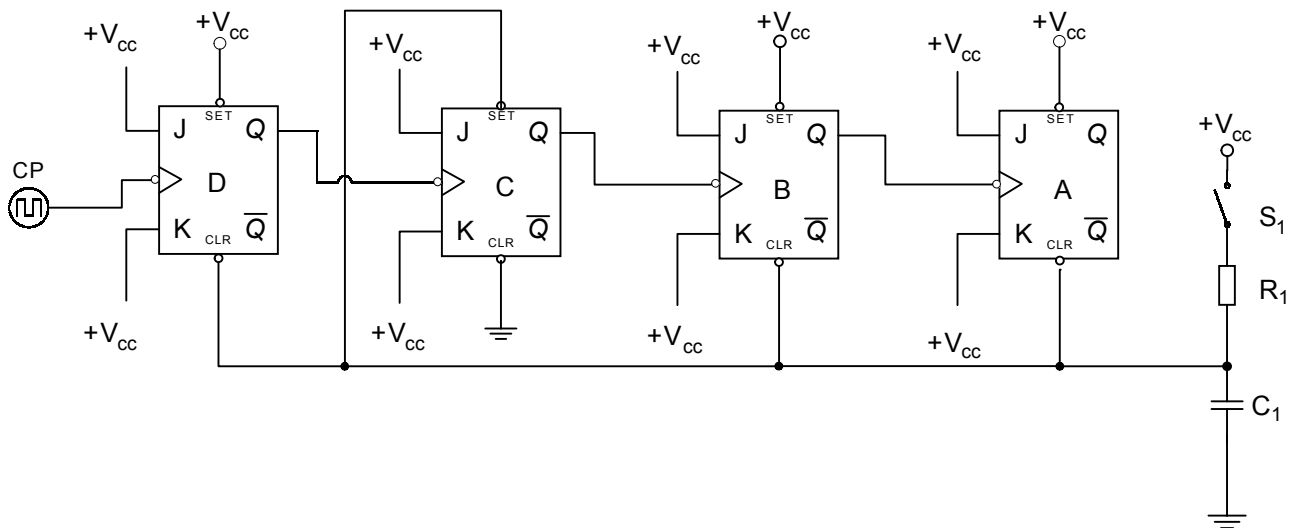
Şekil 9.7 Sıfırlamalı Asenkron yukarı sayıcı

Kullanılan Flip-Flop'ların sıfırlama girişlerinin Lojik-0 seviyesinde aktif olması durumunda sıfırlama devresindeki R_1 ve C_1 elamanlarının yer değiştirilmesi yeterli olacaktır. Devreye güç verildiği anda S_1 anahtarının kapatılması ile seri R-C devresi üzerinden akan yüksek şarj akımı R_1 direnci üzerinde $+V_{cc}$ geriliminin görülmesini sağlayacaktır. R_1 direncinin diğer ucu C_1 kondansatörü sarj olana kadar 0 Volt olacaktır. Bu gerilim bütün Flip-Flop'ların sıfırlama (CLR) girişlerini Lojik-0 seviyesine çekecek ve tüm Flip-Flop'ların çıkışları "0" olacaktır. Yani sayıcı sıfırlanacaktır. Bu işlem C_1 kondansatörünün sarj olmasına kadar devam edecektir. Kondansatörün giriş gerilimine sarj olması ile bütün Flip-flop'ların silme (CLR) girişleri Lojik-1'e çekilecek ve sayma işlemi başlayacaktır.



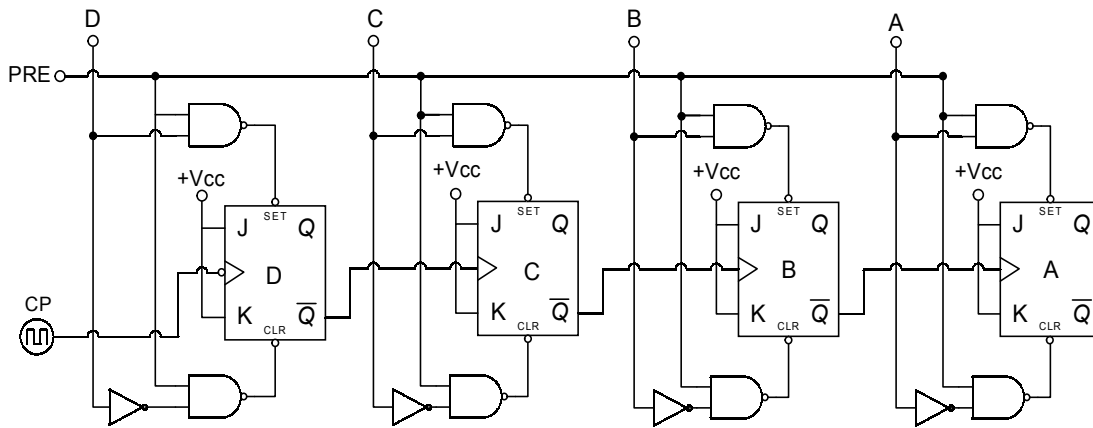
Şekil 9.8 Sıfırlamalı Asenkron yukarı sayıcı

Sayma işleminin istenilen bir değerden başlanacağı tür asenkron sayıcılara önkurmalı (presetlemeli) asenkron sayıcılar denir. Bu devrelerde sayıcının başlayacağı değer bulunduktan sonra, kurulması istenilen flip-flop'ların SET girişleri ile, sıfırlanması istenilen flip-flop'ların CLR girişleri kısa devre edilerek R-C devresine bağlanmalıdır. Devreye güç verilmesi ile birlikte devredeki flip-flop'lar istenilen değere kurulacak ve sayıcı bu değerden itibaren saymaya devam edecektir. Şekil 8.9 $(0010)_2=2$ sayısında saymaya başlayan ön kurmalı asenkron sayıcı devresini göstermektedir.



Şekil 9.9 $(0010)_2$ sayısından başlayan asenkron yukarı sayıcı

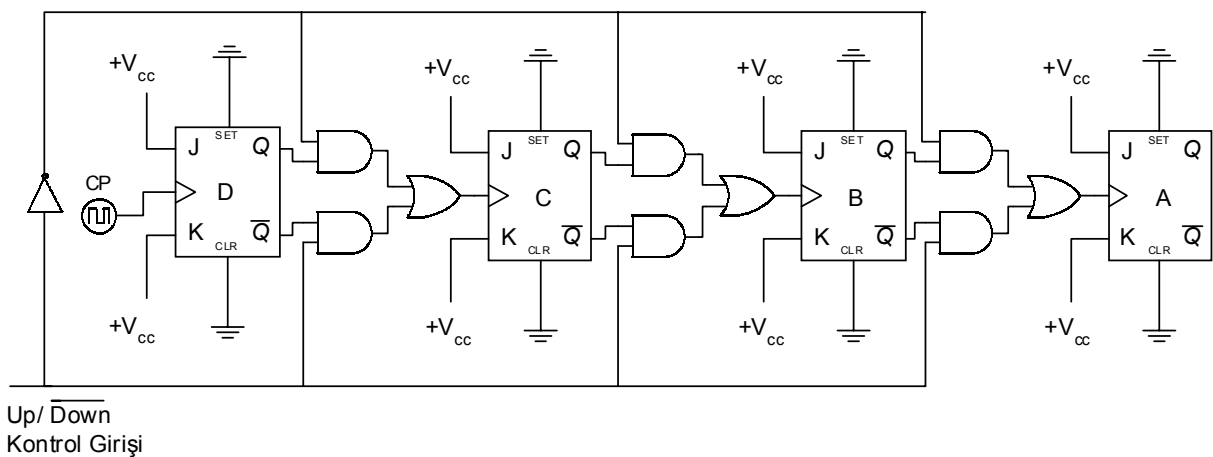
Sayma işleminin başlayacağı değeri isteğe göre ayarlanabilen devrelere çok seçenekli ön kurmalı asenkron yukarı sayıcı denir. Sayma işleminin başlayacağı sayının ikilik karşılığı ABCD diye adlandırılan kurma girişlerine uygulanır.



Şekil 9.10 Çok seçenekli önkurmalı sayıcı

9.1.4 Asenkron Yukarı/ Aşağı Sayıcılar(Asynchrouns Up/DownCounters)

Asenkron sayıcıların yukarı veya aşağı sayma işlemini tetikleme sinyalinin bir önceki Flip-Flop'un hangi çıkışından alındığına göre belirlendiği önceki konularda anlatıldı. Şekil 9.11 Dört bitlik (Mod-16) Yukarı/Aşağı asenkron sayıcı devresini göstermektedir.



Şekil.9.11. Dört bitlik (Mod-16) Asenkron yukarı aşağı sayıcı

Up/Down girişı '1' yapılırsa Flip-Flop' lara etkiyen tetikleme sinyali bir önceki Flip-Flop' un Q' çıkışı olacağından devre yukarı sayıcı olarak çalışacaktır. Up/Down girişı '0' olursa bu durumda tetikleme sinyali bir önceki Flip-Flop'un Q çıkışından alınacağından devre aşağı sayıcı olarak çalışacaktır.

9.1.4 Asenkron Sayıcıların Modlara Göre Belirlenmesi

Bir Asenkron sayıcının Mod'u n Flip-Flop adedini göstermek üzere 2^n ifadesinden bulunabilir. Eğer bir asenkron sayıcı dört Flip-Flop' tan oluşmuşsa bu sayıcı Mod-16 asenkron sayıcıdır. Yani 0 ila 15 arası sayma işlemini gerçekleştirebilir. Bu durumda Mod- 2^n sayıcının tasarımı n bitlik Asenkron sayıcıya ait devre çizilerek gerçekleştirilebilir. Ancak sayma işleminin Mod- 2^n dışında bir değer (Mod-10, Mod-13 gibi) olması durumunda Mod- 2^n sayıcı devresine bir sıfırlama kapısı eklenmesi gerekmektedir. Bu yöntemle Modlara göre sıfırlama yöntemi adı verilir.

Bu yöntemle yapılacak tasarımda;

- I- Sayma işlemine ait tablo oluşturulur.
- II- Tablonun en altına sıfırlamanın yapılacağı sayı yazılır.
- III- Sayıcıda kullanılacak Flip-Flop adedi ve türü belirlenir.
- IV- n sayıcıda kullanılacak Flip-Flop adedini göstermek üzere Mod- 2^n sayıcıya ait prensip şeması çizilir.
- V- Sıfırlama kapısı bütün Flip-Flop'ların Clear (Reset) girişlerine uygulanarak sıfırlama işlemi gerçekleştirilir.

Örnek:

Mod-10 Asenkron yukarı sayıcıyı yükselen kenar tetiklemeli J-K Flip-Flop kullanarak tasarlayınız.

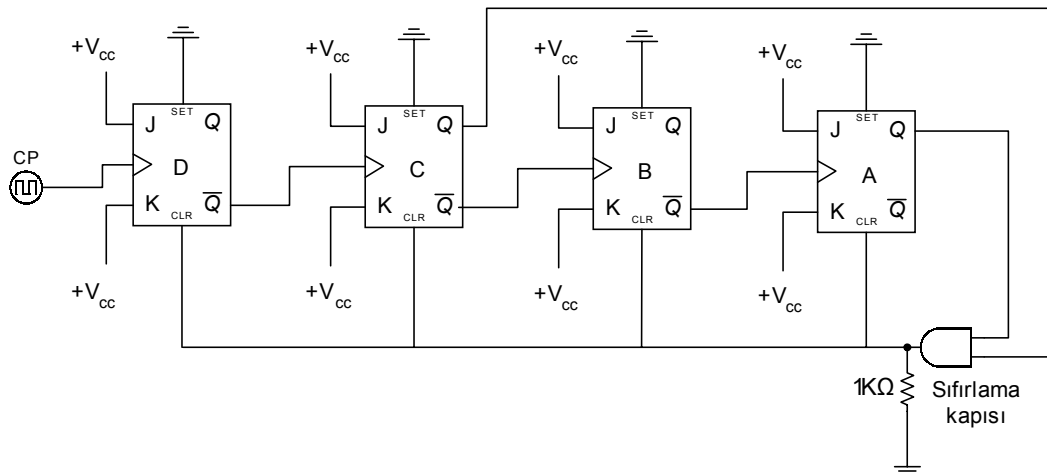
Çözüm:

Mod-10 sayıcı sayma işlemini 0 ila 9 arasındaki sayılar için gerçekleştirir. Sayma işlemine ait tabloyu oluşturalım

| CP | Q_A | Q_B | Q_C | Q_D |
|----|-------|-------|-------|-------|
| 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 0 | 1 |
| 2 | 0 | 0 | 1 | 0 |
| 3 | 0 | 0 | 1 | 1 |
| 4 | 0 | 1 | 0 | 0 |
| 5 | 0 | 1 | 0 | 1 |
| 6 | 0 | 1 | 1 | 0 |
| 7 | 0 | 1 | 1 | 1 |
| 8 | 1 | 0 | 0 | 0 |
| 9 | 1 | 0 | 0 | 1 |
| 10 | 1 | 0 | 1 | 0 |

Sıfırlama işleminin yapılacağı sayı $(1010)_2 = 10$

Sayma işleminden görüldüğü gibi böyle bir sayıcıyı elde edebilmek için dört tane Flip-Flop kullanmak zorundayız. Dört bitlik bir sayıcı ile 0-15 arası ($2^4=16$) sayan bir sayıcı elde ederiz. Fakat tasarımı istenen sayıcının sayma işlemini 0-9 arasında gerçekleştirmesi ve 10 sayısına geçmeden sıfırlamanın gerçekleşmesi isteniyor.



Şekil.9.12. Mod-10 Asenkron sayıcı

Yukarıdaki devrede sayıcı 0-9'a kadar sayacak, 10 sayısını gördüğü zaman sıfırlama kapısını her iki girişi Lojik-1 seviyesine çekileceğinden çıkış '1' olacak ve bu çıkış bütün sıfırlama (CLR) girişlerine uygulandığından sayıcı tekrar '0' sayısına dönecektir.

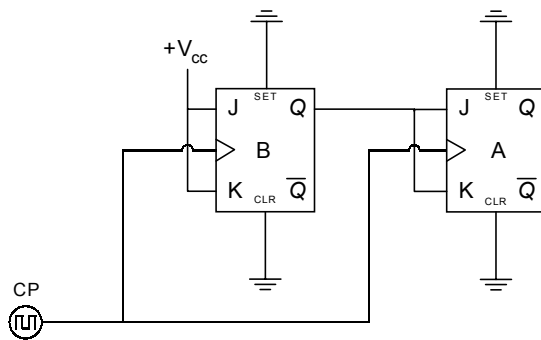
9.2 SENKRON SAYICILAR (SYNCHROUNUS COUNTERS)

Senkron sayıcılar eşzamanlı veya paralel sayıcılar olarak adlandırılırlar. Tetikleme sinyalinin bütün Flip-Flop'ların CP girişlerine uygulanması açısından Asenkron sayıcılardan farklılık gösterir. Ortak darbe dalgacık sayıcıda olduğu gibi sırasıyla Flip-Flop'ları sırasıyla tetiklemek yerine bütün Flip-Flop'ları aynı anda tetikler. Bir Flip-Flop'un konum değiştirmesi o sırada Flip-Flop girişlerinde belirlenir.

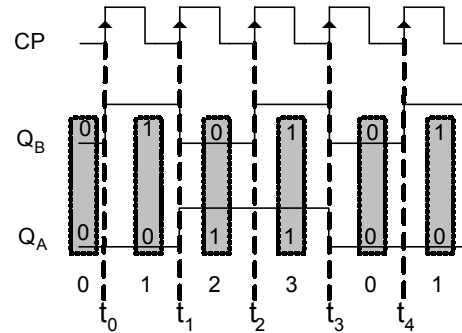
Senkron sayıcılar çalışma hızı açısından asenkron sayıcılara üstünlüğü vardır. Her bir durum için ulanılan sıralı devre elemanının yayılım gecikmesi (propagasyon delay) süresi kadar gecikmesi vardır. Ancak tasarımda kullanılan devre elemanları asenkron sayıcılara göre fazladır.

9.2.1 İki Bitlik Senkron Yukarı Sayıcı (Synchronous Up Counter)

Aşağıda Şekil 9.7 de iki bitlik senkron sayıcıya ait Lojik şemayı ve çıkış dalga şekillerini göstermektedir. Sayıcı devresinin başlangıç anında her iki çıkışının '0' olduğu kabul edilerek devre çalışması açıklanmıştır.



(a) Lojik Diyagram



(b) Dalgı şekilleri

Şekil 9.7 İki Bit Senkron Yukarı Sayıcı

Gelen ilk tetikleme darbesi ile tümleyen (toggle) çalışan B Flip-Flop' u tetiklenir ve Q_B çıkışı '1' olur. A Flip-Flop'u aynı tetikleme sinyali uygulanacağından ve J-K girişlerine '0' uygulandığından Q_A çıkışı '0' olur. Bu tetikleme anında sayıcı çıkışları $Q_A = 0$ ve $Q_B = 1$ olur.

İkinci tetikleme sinyalin ile J-K girişlerinde '1' olan B Flip-Flop'u tetiklenir Q_B çıkışı '0' olur. A Flip-Flop'unun girişlerinde '1' olduğundan A flip-Flop' u konum değiştirir ve Q_A çıkışı '1' olur. Bu tetikleme anında sayıcı çıkışları $Q_A = 1$ ve $Q_B = 0$ olur.

Üçüncü tetikleme sinyali ile B Flip-Flop'u konum değiştirir $Q_B = 1$, A Flip-Flop'u girişlerinde '0' olduğundan konum değiştirmez ve $Q_A = 1$ olur. Bu tetikleme anında sayıcı çıkışları $Q_A = 1$ ve $Q_B = 1$ olur.

Dördüncü tetikleme sinyalinde her iki Flip-Flop girişlerinde '1' olduğundan her iki Flip-Flop konum değiştirerek başlangıç değerlerine $Q_A=0$ ve $Q_B=0$ döner.

8.2.2 Senkron Sayıcıların Tasarımı

Çalışma programı verilen bir Senkron sayıcının tasarımında aşağıdaki işlem sıraları izlenmelidir;

- I- Tasarımda kullanılacak Flip-Flop türü ve adedi belirlenir
- II- Sayma işlemine ilişkin çalışma tablosu oluşturulur.
- III- Flip-Flop geçiş(uyarma) tabloları kullanılarak her bir Flip-Flop için geçişlere ait gerekli giriş değerleri bulunur.
- IV- Her bir Flip-flop için bulunan giriş değerleri Karnaugh haritalama yöntemi ile sadeleştirilir.
- V- İndirgenmiş eşitliklerden Senkron sayıcı devresi çizilir.

Not: Senkron sayıcıların tasarımında kullanılan Flip-Flop'ların tetikleme türü tasarım için belirleyici bir özellik değildir

Örnek:

Mod-7 Senkron sayıcıyı J-K Flip-Flop kullanarak tasarlayınız.

Çözüm:

- I. Tasarımda kullanılacak Flip-Flop türü ve adedi belirlenir.

Mod-7 senkron sayıcı sayma işlemini 0 ile 6 arasındaki sayılar için gerçekleştirir. Sayma işlemindeki en büyük sayı olan 6 sayısını kaç bitle ifade ediyorsak o kadar Flip-Flop kullanmak zorundayız.

$$(6) = (110)_2$$

olduğuna göre tasarımda üç tane Flip-Flop kullanmak zorundayız. İstenilen tür soruda J-K olarak belirlenmiştir.

- II. Sayma işlemine ilişkin çalışma tablosunu oluşturalım.
- III. Çalışma tablosu bize sayıcının mevcut durumunu ve gelen tetikleme sinyali ile geçmesi gereken sonraki durumu göstermelidir.

| CP | Mevcut Durum | | | Sonraki Durum | | | J_A K_A | | J_B K_B | | J_C K_C | |
|----|--------------|---|---|---------------|---|---|-------------|---|-------------|---|-------------|---|
| | A | B | C | A | B | C | | | | | | |
| 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | x | 0 | x | 1 | x |
| 1 | 0 | 0 | 1 | 0 | 1 | 0 | 0 | x | 1 | x | x | 1 |
| 2 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | x | x | 0 | 1 | x |
| 3 | 0 | 1 | 1 | 1 | 0 | 0 | 1 | x | x | 1 | x | 1 |
| 4 | 1 | 0 | 0 | 1 | 0 | 1 | x | 0 | 0 | x | 1 | x |
| 5 | 1 | 0 | 1 | 1 | 1 | 0 | x | 0 | 1 | x | x | 1 |
| 6 | 1 | 1 | 0 | 0 | 0 | 0 | x | 1 | x | 1 | 0 | x |

IV. Her bir Flip-Flop için çalışma tablosundan elde edilen geçişler Karnough haritasına yerleştirilir. Ve her bir girişe ait indirgenmiş eşitlik elde edilir.

| A \ B.C | 00 | 01 | 11 | 10 |
|---------|----|----|----|----|
| 0 | 1 | x | x | 1 |
| 1 | 1 | x | x | |

$$J_C = \bar{A} + \bar{B}$$

| A \ B.C | 00 | 01 | 11 | 10 |
|---------|----|----|----|----|
| 0 | x | 1 | 1 | x |
| 1 | x | 1 | x | x |

$$K_C = +V_{CC}$$

| A \ B.C | 00 | 01 | 11 | 10 |
|---------|----|----|----|----|
| 0 | | 1 | x | x |
| 1 | | 1 | x | x |

$$J_B = C$$

| A \ B.C | 00 | 01 | 11 | 10 |
|---------|----|----|----|----|
| 0 | x | x | 1 | |
| 1 | x | x | x | 1 |

$$K_B = A + C$$

| A \ B.C | 00 | 01 | 11 | 10 |
|---------|----|----|----|----|
| 0 | | | 1 | |
| 1 | x | x | x | x |

$$J_A = B.C$$

| A \ B.C | 00 | 01 | 11 | 10 |
|---------|----|----|----|----|
| 0 | x | x | x | x |
| 1 | | | x | 1 |

$$K_A = B.C$$

SORULAR

1. Mod-8 Asenkron yukarı sayıcıyı yükselen kenar tetiklemeli T flip-flop kullanarak tasarlayınız.
2. Mod-11 Asenkron yukarı sayıcıyı yükselen kenar tetiklemeli J-K flip-flop kullanarak tasarlayınız.
3. Mod-13 Asenkron aşağı yukarı sayıcıyı yükselen kenar tetiklemeli J-K flip-flop kullanarak tasarlayınız.
4. Mod-16 Asenkron aşağı sayıcıyı düşen kenar tetiklemeli T flip-flop kullanarak tasarlayınız.
5. Asenkron sayıcılar ile senkron sayıcılar arasındaki farklar nelerdir.
6. Mod-9 Senkron yukarı sayıcıyı J-K flip-flop kullanarak tasarlayınız.
7. Mod-11 Senkron aşağı sayıcıyı D flip-flop kullanarak tasarlayınız.
8. Mod-13 Senkron yukarı sayıcıyı T flip-flop kullanarak tasarlayınız.
9. 0-4-3-9-2-1-7-0 durumlarını gerçekleştiren senkron sıralı devreyi tasarlayınız.
10. 9-11-6-5-1-0-7-7 durumlarını gerçekleştiren senkron sıralı devreyi tasarlayınız.
11. 0-1-3-7-15-14-12-8-0 durumlarını gerçekleştiren devreyi D flip-flop kullanarak tasarlayınız.
12. Bir kavşaktaki trafik lambalarının aşağıda istenilen sıra ve sürelerde yanması isteniyor;

| | |
|-----|--------------|
| 4s | Kırmızı |
| 6s | Kırmızı-Sarı |
| 5sn | Yeşil |

- a) Gerekli tetikleme sinyali devresini tasarlayınız.
- b) Gerekli sıralı devreyi tasarlayınız.