

Verilen adresbus giriřleri (A_0-A_{10}) 11 bit iřermektedir. Aynı girdi pinlerinin CAS ile sřtun adresini RAS ile de satır adresini aktıracađı olabilmektedir. Öte yandan "Data output buffer" 8 bit çıkıř (D_0-D_7) verdiğine göre, adreslenen her bellek satırı 1 byte olarak organize olmuřtur. $2^{11} = 2048$ olduğuna göre, matris tarzında organize olan bu yapıda $2048 \times 2048 \times 8 = 4 \text{ Mbyte}$ kapasite sağlanmaktadır.

CS yüksek olduğunda yonga iřler duruma geçer. A_0-A_{10} bitlerine yüklenen deđerler, RAS yüksek olduğunda satır adresini, CAS yüksek olduğunda sřtun adresini belirler. Böylece matris organizasyonundaki satır ve sřtun adreslerini aynı aynı aktırılabilir. MR ve MW sinyalleri ise sıra ile bellekten okuma ve belleğe yazma iřlemlerinin kontrol sinyalleridir.

Bu soruya ek olarak b řıkının cevabı or kadardır.

b) Bu yongabırden 32 Mbyte bellek oluřturmak üzere nasıl adet kullanacađımızı ve yongaları nasıl organize ediceđimizi gizererek ařıklayınız

