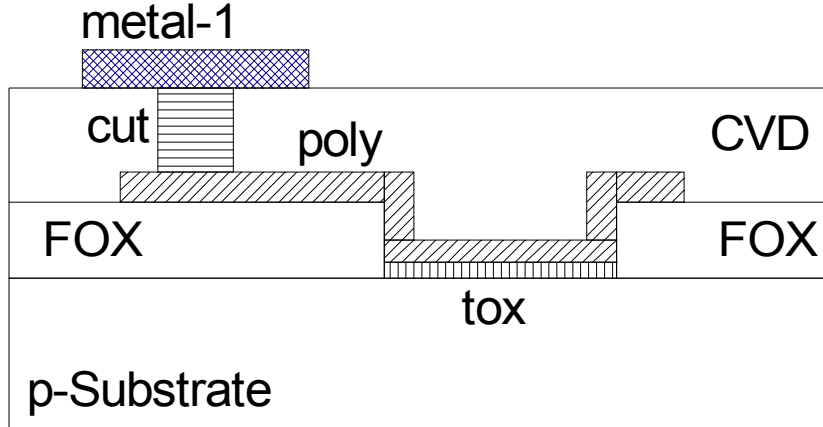
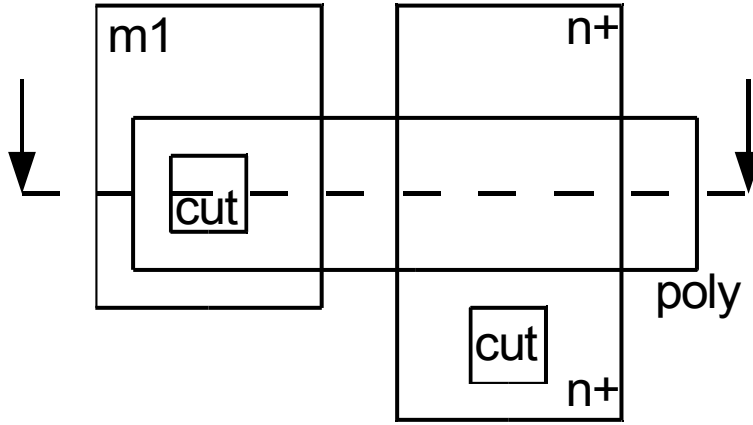
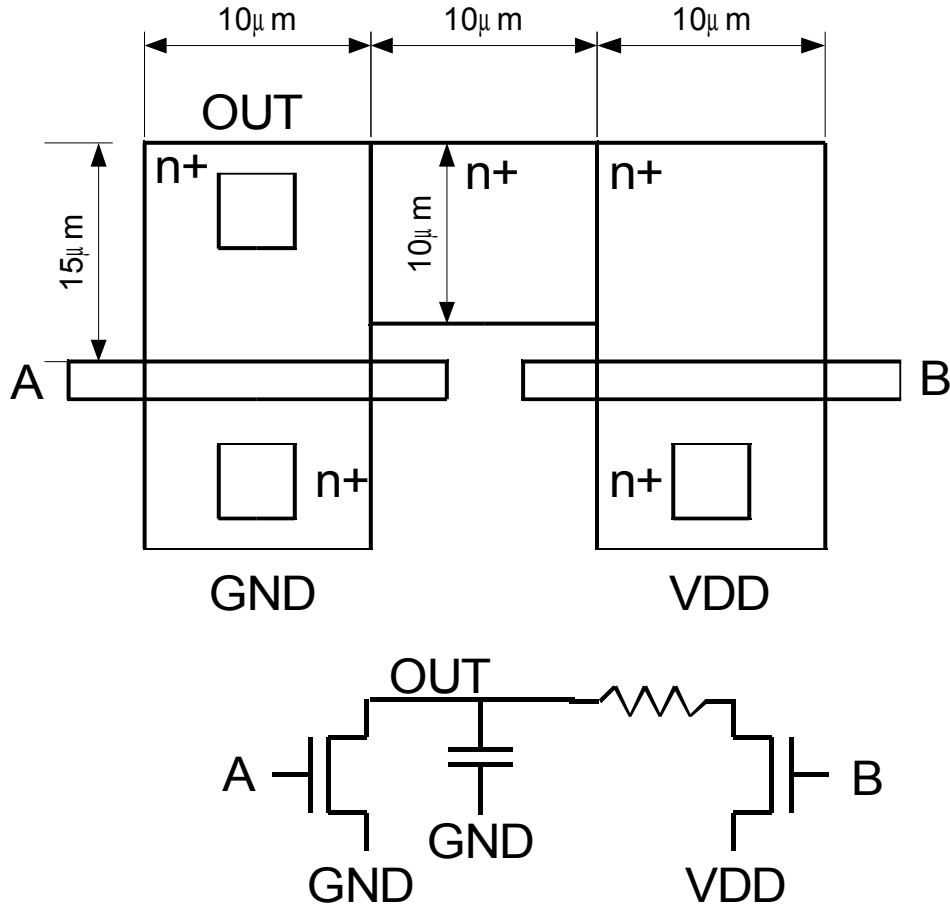


EEM411 DERSİ 1. ARASINAV SORULARI ve ÇÖZÜMLERİ
Toplam 8 soru. Sınav süresi 90 dakika.

1. (10p) CMOS üretim sürecinde ilk CVD sonrası uygulanan 5 adet işlemi metal-1 kaplanmasına kadar sıralayınız.
- “Photoresist” kaplama
 - “Contact Cut” maskesi ile pozlama
 - “Developing”
 - Eritme
 - “Photoresist” temizleme
2. (15p) Aşağıdaki serimde belirtilen kesit çizgisine göre serimin kesit çizimini yapınız.



3. (10p) Aşağıdakileri boşlukları doldurunuz. Bir yanlış bir doğruyu silmektedir.
- Yeterli sayıda “substrate contact” kullanılmaması **LATCH-UP'a** neden olabilir.
 - Çalışan bir tümdevre içinde tasarım kurallarına uygun yapılmış iki metal hattın kısa devre olmasının nedeni **METAL GÖÇÜ** olabilir.
 - “N-Substrate” **VDD** güç hattına bağlanır.
 - Toplam $100\mu\text{m}^2$ Metal-3 ile “substrate” arasındaki kapasite değeri, toplam $100\mu\text{m}^2$ Metal-2 ile “substrate” arasındaki kapasite değerine göre daha **AZDIR**.
 - CMOS üretim sürecinde MOSFET “gate” altında difüzyon oluşumunu **POLY** önler.
4. (15p) Aşağıdaki serime karşılık gelen devreyi çiziniz. Serimden yaklaşık direnç ve kapasite değerlerini hesaplayıp devre üzerine ekleyiniz. Verilenler: $C_{JPn} = 100\text{fF}/\mu\text{m}$, $C_{JAn} = 50\text{fF}/\mu\text{m}^2$, $R_{Sn} = 30\Omega/\text{square}$.



Yaklaşık olarak;

$$C_{OUT} = (15+10+15) \times 10 \times C_{JAn} + (15 + 3 \times 10 + 10 + 15) \times C_{JPn} = 27\text{pF}$$

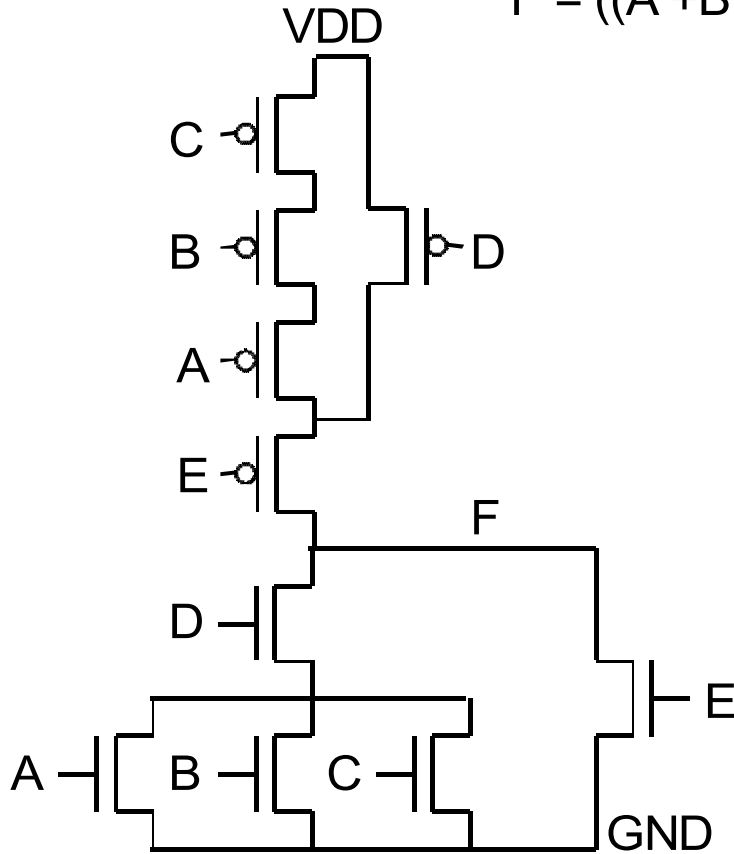
A-MOSFET çıkışa (OUT) çok yakın olduğundan direnç gözardı edilebilir. B-MOSFET çıkışa (OUT) uzak olduğundan yalnızca bu direnç hesaplanmıştır:

Yaklaşık olarak;

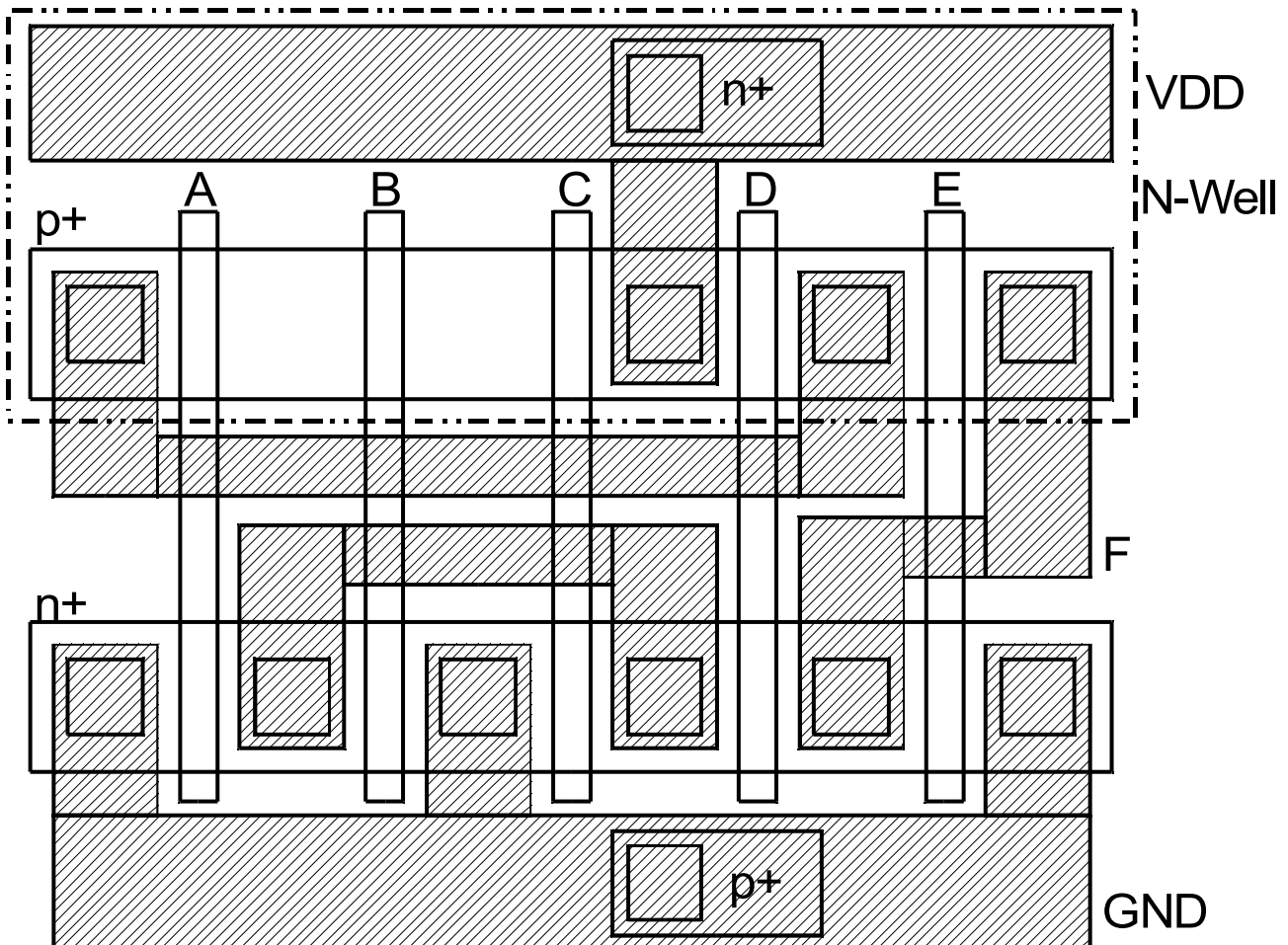
$$R_{OUT} = ((5 + 10 + 5) / 10) \times R_{Sn} = 60\Omega$$

5. (15p) $F=((A + B + C) D + E)$ işlevini gerçekleştiren devreyi çiziniz. Bu devrenin serim çizimini "Euler-path" yöntemini kullanarak yapınız. Çizim üzerinde VDD, GND, girişlerin ve çıkışların yerlerini açıkça belirtiniz. Çizimde yalnızca "metal", "poly", "n-diffusion", "p-diffusion" ve "contact-cut" bölgelerini belirtiniz. "Latch-up" olasılığını azaltınız.

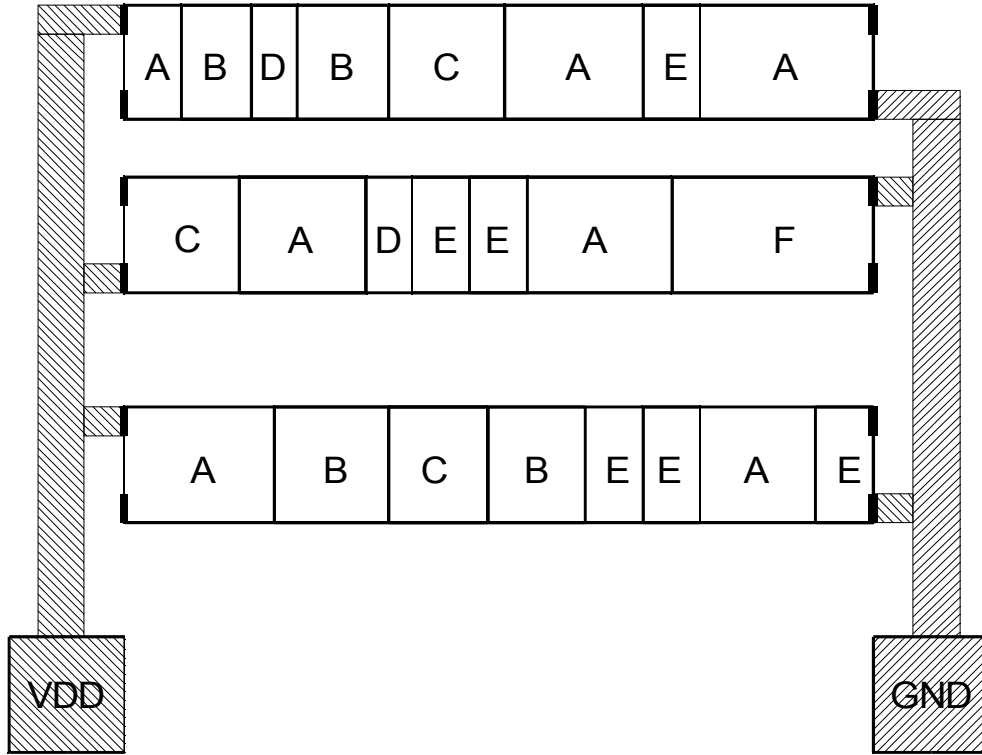
$$F = ((A + B + C) D + E)'$$



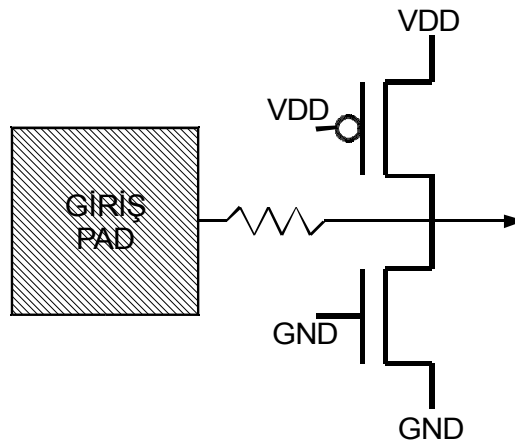
P-Graph	N-Graph
EABCD	DABCE
ABCDE	← ABCDE
EDCBA	CBADE



6. (10p) Aşağıdaki serimde bulunan standart hücrelerin her birine VDD ve GND güç bağlantıları sağlayacak iki adet “pad” çizip uygun bir güç dağıtımıyla yalnızca metal-1 hat ile bağlantılarını yapınız.



7. (15p) Giriş “pad” devresinde koruyucu diyotlar yerine koruma işlevini görecek MOSFET'leri bulunduran devreyi çiziniz.



8. (10p) 2V ile beslenen ve ortalama güç tüketimi 100W olan bir tümdevrede olması gereken VDD ve GND “pad” sayısını hesaplayınız. “Pad” bir kenarı 100µm olan kare metaldir. İzin verilen en yüksek akım yoğunluğu 5mA/µm verilmiştir.

Ortalama akım, $I_{ort} = 100W / 2V = 50A$. PAD'in bir kenarından bağlantı yapılabilir.

Bir PAD, $100\mu m \times 5mA/\mu m = 500mA$ taşıyabilir. Gerekli PAD sayısı = $50A / 0,5A = 100$ adet. Akım girişi için 100 adet VDD pad gerekir, akım çıkışı yine 100 adet GND pad gerekir.