

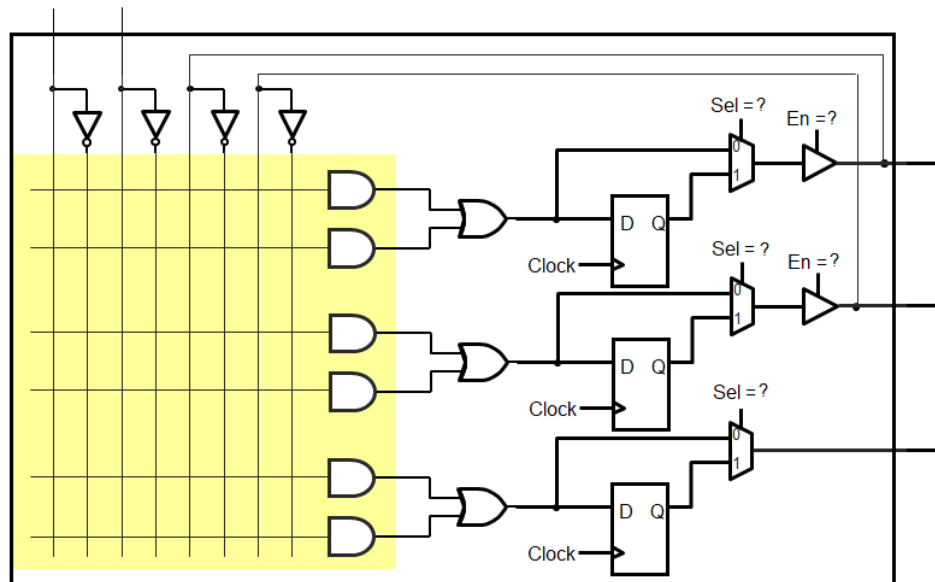


(۱) پردازنده چند هسته‌ای A، دارای ۱۲ هسته ساده با توان پردازشی p و یک هسته بزرگ با توان پردازشی 2p است. پردازنده تک هسته‌ای B با توان پردازشی 4p نیز در دسترس است. حداکثر تسریع در اجرای یک برنامه با ۱۰ درصد کد ترتیبی، توسط پردازنده A در مقایسه با پردازنده B را به دست آورید. (۳ نمره)

(۲) خط لوله (پایپلین) A با ۱۰ طبقه و پریود کلاک 10ns برای محاسبه تابع F و خط لوله B با ۱۵ طبقه و پریود کلاک 20ns برای محاسبه تابع G وجود دارند. می‌خواهیم برای بردار ورودی 100 عنصری X، بردار خروجی FoG(X) (منظور F(G(X)) را محاسبه کنیم. تسریع این محاسبه به کمک زنجیر کردن دو خط لوله در مقایسه با حالتی که بدون زنجیر کردن انجام شود را به دست آورید. (۳ نمره)

(۳) یک LUT3 (با ۳ ورودی) با استفاده از 1x2 MUX طراحی کرده و با استفاده از آن یک تمام جمع‌کننده (Full Adder) پیاده‌سازی کنید (۳ نمره).

(۴) با استفاده از بلوک منطقی زیر تابع $f = \overline{A}BC + \overline{A}\overline{B}C + A\overline{B}C + ABC$ را پیاده‌سازی کنید. (۳ نمره)



(۵) با استفاده از فقط واحدهای مالتی پلکسر، جمع/تفریق‌کننده و ثبات، RTL زیر را با کمترین حجم سخت‌افزار پیاده‌سازی کرده و کد VHDL برای پیاده‌سازی آن بنویسید. این سخت‌افزار چه کاری انجام می‌دهد؟ (۴ نمره)

```
s0:  R0 <- 8;
      R1 <- 5;
s1:  R0 <- R0 + R1;
s2:  R1 <- R0 - R1;
s3:  R0 <- R0 - R1;
```

(۶) پیاده‌سازی زیر از الگوریتم اقلیدس برای یافتن بزرگترین مقسوم علیه مشترک (GCD) دو عدد را با استفاده از باقیمانده تقسیم (%) محاسبه می‌کند. گراف جریان داده همزمان (SDFG) برای این الگوریتم را رسم کرده و سخت‌افزار متناظر با SDFG به دست آمده

را طراحی کنید. (۴ نمره)

```
while (n > 0){
    int r = m % n;
    m = n;
    n = r;
}
return m;
```