

## Contenido

### Capítulo 1

<b>Evolución del procesamiento de datos .....</b>	<b>1</b>
1.1 Organización y arquitectura de una computadora .....	2
1.2 Estratificación del software .....	3
1.3 Evolución del procesamiento de datos.....	4
1.3.1 Los comienzos de la computación .....	4
1.3.2 La primera máquina y su evolución.....	5
1.3.3 La máquina de tarjetas perforadas.....	5
1.3.4 La calculadora secuencial automática (IBM).....	7
1.3.5 El programa almacenado .....	7
1.4 Clasificación de las computadoras .....	8
1.4.1 Analógicas .....	8
1.4.2 Digitales.....	8
1.4.3 Híbridas.....	9
1.5 Generaciones de computadoras digitales .....	9
1.5.1 Computadoras de 1ª generación .....	9
1.5.2 Computadoras de 2ª generación .....	9
1.5.3 Computadoras de 3ª generación .....	10
1.5.4 Computadoras de 4ª generación .....	11
1.5.5 Computadoras de 5ª generación .....	12
1.6 Procesamiento de datos y sistemas de información.....	13
1.7 Sistemas sincrónicos de propósito general.....	15
1.8 Arquitectura de computadoras: Los primeros conceptos.....	15
1.9 Arquitectura de una unidad central de proceso (CPU).....	17
1.10 Lógica digital y componentes electrónicos.....	18
1.11 El Sistema Operativo. La Dinámica del Sistema .....	23
1.12 Resumen .....	23
1.13 Contenido de la página Web de apoyo .....	24

### Capítulo 2

<b>Sistemas numéricos.....</b>	<b>25</b>
2.1 Introducción .....	26
2.2 Sistemas de notación posicional.....	26
2.2.1 Expresión generalizada de un número en potencias de su base.....	26
2.2.2 Sistema decimal.....	26
2.2.3 Sistema binario .....	27
2.2.4 Sistema octal.....	27

2.2.5 Sistema hexadecimal .....	28
2.2.6 Número de cifras. Cantidad decimal máxima.....	29
<b>2.3 Métodos de conversión de números enteros y fraccionarios</b> .....	<b>30</b>
2.3.1 Método de conversión de números de otras bases a decimal .....	30
2.3.2 Método de divisiones sucesivas (para convertir un número entero decimal a otras bases).....	31
2.3.3 Método de multiplicaciones (para convertir un número fraccionario decimal a otras bases).....	32
2.3.4 Pasaje directo entre las bases 2 a 8 y 2 a 16 .....	35
<b>2.4 Operaciones fundamentales en binario.....</b>	<b>37</b>
2.4.1 Suma.....	37
2.4.2 Resta o sustracción.....	37
<b>2.5 Operaciones fundamentales en octal y hexadecimal.....</b>	<b>39</b>
2.5.1 Suma octal .....	40
2.5.2 Técnica para sumar números grandes en cualquier base	40
2.5.3 Suma hexadecimal .....	41
<b>2.6 Complemento de un número.....</b>	<b>42</b>
2.6.1 Complemento a la base, a la raíz o auténtico .....	43
2.6.2 Su utilización para la representación de binarios negativos complementados a "2" .....	43
2.6.3 Complemento a la base -1 o restringido .....	43
2.6.4. Su utilización para la representación de binarios negativos complementados a "1" .....	44
<b>2.7 Resumen.....</b>	<b>44</b>
<b>2.8 Ejercicios propuestos.....</b>	<b>46</b>
<b>2.9 Contenido de la página Web de apoyo.....</b>	<b>47</b>

### Capítulo 3

<b>Representación de datos en la computadora.....</b>	<b>49</b>
3.1 Introducción .....	50
3.2 Flujo de datos dentro de una computadora.....	50
3.3 Códigos de representación de caracteres alfanuméricos ..	53
3.3.1 Código ASCII.....	53
3.3.2 Código ASCII ampliado .....	54
3.3.3 Delimitación de <i>strings</i> .....	55
3.4 Códigos de representación decimal (BCD).....	56
3.4.1 BCD puro o natural .....	56
3.4.2 BCD exceso tres .....	58
3.4.3 BCD AIKEN o 2421 .....	58
3.5 Códigos de representación numérica no decimal .....	59
3.5.1 Coma o punto fijo sin signo (enteros positivos) .....	59
3.5.2 Coma o punto fijo con signo (enteros) .....	60

3.5.3 Coma o punto fijo con signo con negativos complementados a "2" (enteros) .....	60
3.5.4 Coma o punto fijo con signo con negativos complementados a "1" (enteros) .....	61
3.5.5 Reales en coma o punto flotante (números muy grandes y números reales) .....	62
<b>3.6 Representaciones redundantes.....</b>	<b>68</b>
3.6.1 Códigos de detección y/o corrección de errores. Introducción .....	68
3.6.2 Paridad vertical simple o a nivel carácter .....	68
3.6.3 Paridad horizontal a nivel de bloque .....	68
3.6.4 Paridad entrelazada .....	68
3.6.5 Código de Hamming .....	69
<b>3.7 Resumen.....</b>	<b>71</b>
<b>3.8 Ejercicios propuestos .....</b>	<b>71</b>
<b>3.9 Contenido de la página Web de apoyo.....</b>	<b>72</b>

## Capítulo 4

<b>Aritmética de la computadora .....</b>	<b>73</b>
<b>4.1 Introducción .....</b>	<b>74</b>
<b>4.2 Aritmética binaria.....</b>	<b>74</b>
4.2.1 Representación de datos en punto fijo (binarios enteros) .....	74
4.2.2 Operaciones aritméticas con enteros signados .....	75
4.2.3 Operaciones aritméticas en punto flotante .....	78
<b>4.3 Aritmética decimal .....</b>	<b>79</b>
4.3.1 Operaciones con operandos BCD.....	80
<b>4.4 Resumen.....</b>	<b>84</b>
<b>4.5 Ejercicios propuestos.....</b>	<b>85</b>
<b>4.6 Contenido de la página Web de apoyo.....</b>	<b>86</b>

## Capítulo 5

<b>Álgebra de Boole.....</b>	<b>87</b>
<b>5.1 Introducción .....</b>	<b>88</b>
<b>5.2 Álgebra de los circuitos digitales .....</b>	<b>88</b>
5.2.1 Elementos de Álgebra proposicional.....	88
<b>5.3 Álgebra de Boole .....</b>	<b>89</b>
5.3.1 Operadores .....	89
5.3.2 Tablas de verdad .....	90
5.3.3 Propiedades del Álgebra de Boole .....	90
5.3.4 Teoremas del Álgebra de Boole .....	91
<b>5.4 Función booleana.....</b>	<b>92</b>
<b>5.5 Compuertas lógicas o <i>gates</i>.....</b>	<b>93</b>
5.5.1 "Compuerta AND", "compuerta y" o "compuerta producto lógico" .....	95
5.5.2 "Compuerta OR", "compuerta +" o "compuerta suma lógica" .....	95

5.5.3 "Compuerta OR EXCLUSIVE" o "compuerta exclusiva" .....	96
5.5.4 "Compuerta NOT" o "inversión" .....	96
5.5.5 "Compuertas con funciones negadas" .....	97
<b>5.6 Circuito lógico.....</b>	<b>99</b>
5.6.1 Transistor .....	100
5.6.2 Compuerta triestado.....	101
<b>5.7 Circuito sumador-binario en paralelo .....</b>	<b>102</b>
5.7.1 Circuito semisumador (SS) o <i>Half Adder</i> (HA) .....	103
5.7.2 Circuito sumador completo (SC) o <i>Full Adder</i> (FA) ..	103
<b>5.8 Formas normales o canónicas de una función.....</b>	<b>104</b>
5.8.1 Forma normal disyuntiva .....	105
5.8.2 Forma normal conjuntiva.....	105
<b>5.9 Circuitos equivalentes.....</b>	<b>107</b>
<b>5.10 Minimización de circuitos.....</b>	<b>108</b>
5.10.1 Ejemplos de minimización a partir de distintos mapas de Karnaugh de 2, 3 y 4 variables .....	109
<b>5.11 Resumen.....</b>	<b>110</b>
<b>5.12 Ejercicios propuestos.....</b>	<b>111</b>
<b>5.13 Contenido de la página Web de apoyo.....</b>	<b>112</b>

## Capítulo 6

<b>Lógica digital .....</b>	<b>113</b>
<b>6.1 Introducción .....</b>	<b>114</b>
<b>6.2 Circuitos lógicos de sistemas digitales .....</b>	<b>114</b>
<b>6.3 Circuitos combinacionales .....</b>	<b>114</b>
6.3.1 Circuito generador de paridad .....	115
6.3.2 Circuito comparador de magnitud .....	116
6.3.3 Circuitos convertidores de código .....	117
6.3.4 Circuitos codificadores .....	118
6.3.5 Circuito decodificador de código .....	120
6.3.6 Circuito decodificador $n \cdot 2n$ .....	121
6.3.7 Circuitos multiplexores y demultiplexores.....	124
6.3.8 Circuitos "programables" para múltiples funciones ....	127
<b>6.4 Circuitos secuenciales .....</b>	<b>131</b>
6.4.1 Biestables o <i>flip-flops</i> .....	131
6.4.2 Registros .....	136
<b>6.5 Resumen.....</b>	<b>141</b>
<b>6.6 Ejercicios propuestos.....</b>	<b>142</b>
<b>6.7 Contenido de la página Web de apoyo.....</b>	<b>143</b>

## Capítulo 7

<b>Diseño de una computadora digital.....</b>	<b>145</b>
<b>7.1 Introducción.....</b>	<b>146</b>
<b>7.2 Módulo de cálculo en una computadora digital .....</b>	<b>146</b>
<b>7.3 Relación entre el diseño del hardware y la ejecución de instrucciones .....</b>	<b>147</b>

7.3.1 Instrucciones .....	148	9.2.2 Clasificación según las operaciones que aceptan por cada acceso .....	210
<b>7.4 Presentación del modelo de estudio .....</b>	<b>150</b>	9.2.3 Clasificación según la duración de la información ...	210
7.4.1 Fase <i>fetch</i> : búsqueda de una instrucción en memoria .....	152	<b>9.3 Dimensión de la memoria .....</b>	<b>210</b>
7.4.2 Fase <i>execute</i> .....	157	<b>9.4 Memorias RAM estáticas y dinámicas.....</b>	<b>211</b>
7.4.3 Flujo de datos entre los registros de la computadora básica .....	161	9.4.1 Memorias SRAM ( <i>Static Random Access Memory</i> ) ..	211
7.4.4 Juego completo de instrucciones de "X" .....	163	9.4.2 Memorias DRAM ( <i>Dynamic Random Access Memory</i> ) .	211
7.4.5 Unidad de control y sincronización del tiempo .....	165	9.4.3 RAM con acceso directo .....	211
7.4.6 El módulo de cálculo: unidad aritmético-lógica .....	170	9.4.4 RAM con acceso asociativo .....	215
<b>7.5 Resumen .....</b>	<b>176</b>	<b>9.5 Jerarquía de memorias .....</b>	<b>215</b>
<b>7.6 Ejercicios propuestos .....</b>	<b>177</b>	<b>9.6 Memorias caché .....</b>	<b>217</b>
<b>7.7 Contenido de la página Web de apoyo .....</b>	<b>177</b>	9.6.1 Principios de funcionamiento.....	220
<b>Capítulo 8</b>		9.6.2 <i>Caching</i> .....	221
<b>Microprocesadores .....</b>	<b>179</b>	9.6.3 Actualización de caché .....	225
8.1 Introducción .....	180	9.6.4 Actualización de la memoria principal .....	226
8.2 Microprocesadores y microcontroladores .....	180	9.6.5 Niveles de caché .....	227
8.2.1 Chips y microprocesadores .....	181	<b>9.7 Memoria principal .....</b>	<b>227</b>
8.3 Longitud de palabra .....	182	9.7.1 Memoria a nivel lógica digital .....	228
8.4 Capacidad de direccionamiento .....	182	9.7.2 Memorias RAM dinámicas .....	229
8.5 Número de instrucciones.....	183	<b>9.8 La memoria como en un espacio lógico .....</b>	<b>233</b>
8.6 Número de registros internos.....	184	9.8.1 Almacenamiento de bytes en memoria. <i>Big-Endian</i> y <i>Little-Endian</i> .....	234
8.6.1 Registros de uso general IA-16 e IA-32.....	185	9.8.2 Gestión de memoria y modos de operación de los procesadores.....	234
8.7 Velocidad del microprocesador .....	188	9.8.3 Modelo de memoria segmentada pura .....	236
8.8 Ciclo de instrucciones .....	188	9.8.4 Modelo de memoria virtual .....	236
8.8.1 Secuencia de llenado de la cola .....	190	9.8.5 Modelo de memoria virtual paginada o paginación por demanda.....	238
8.8.2 Etapas de ejecución de la rutina ejemplo.....	190	9.8.6 Memoria virtual segmentada o segmentación por demanda.....	239
8.9 Capacidad de interrupción .....	192	<b>9.9 Administración de memorias externas .....</b>	<b>243</b>
8.9.1 Concepto de pila .....	195	9.9.1 Archivos.....	244
8.10 Alimentación .....	199	9.9.2 Sistema de archivos en discos de tecnología magnética	246
8.11 Tecnología .....	200	9.9.3 Disco magnético desde el punto de vista lógico .....	246
8.11.1 CISC.....	200	9.9.4 <i>Buffers</i> y cachés de disco.....	253
8.11.2 RISC .....	200	9.9.5 Discos virtuales .....	254
8.11.3 EPIC .....	201	9.9.6 Sistema de archivos en discos de tecnología óptica	254
8.12 Resumen .....	202	<b>9.10 Resumen .....</b>	<b>254</b>
8.13 Ejercicios propuestos.....	203	<b>9.11 Ejercicios propuestos .....</b>	<b>255</b>
8.14 Contenido de la página Web de apoyo.....	205	<b>9.12 Contenido de la página Web de apoyo.....</b>	<b>256</b>
<b>Capítulo 9</b>		<b>Capítulo 10</b>	
<b>Memorias .....</b>	<b>207</b>	<b>Instrucciones .....</b>	<b>257</b>
9.1 Introducción .....	208	<b>10.1 Introducción.....</b>	<b>258</b>
9.2 Clasificación de memorias.....	209	<b>10.2 Formato de instrucción .....</b>	<b>258</b>
9.2.1 Clasificación según el modo de acceso a la unidad de información .....	209	10.2.1 Instrucciones sin dirección .....	258
		10.2.2 Instrucciones de una sola dirección .....	259

10.2.3 Instrucciones de dos direcciones .....	260	12.3.5 Tarjetas SRAM .....	297
10.2.4 Instrucciones de tres direcciones .....	261	12.3.6 Tarjetas Flash .....	297
10.2.5 Instrucciones de cuatro direcciones .....	261	<b>12.4 Resumen .....</b>	<b>297</b>
<b>10.3 Modos de direccionamiento .....</b>	<b>262</b>	<b>12.5 Ejercicios propuestos .....</b>	<b>298</b>
10.3.1 Direccionamiento directo de memoria .....	263	<b>12.6 Contenido de la página Web de apoyo .....</b>	<b>298</b>
10.3.2 Direccionamiento implícito .....	263		
10.3.3 Direccionamiento inmediato .....	264	<b>Capítulo 13</b>	
10.3.4 Direccionamiento indirecto .....	264	<b>Transferencias de información .....</b>	<b>299</b>
10.3.5 Direccionamiento de la CPU asociado a registros ..	265	<b>13.1 Introducción .....</b>	<b>300</b>
10.3.6 Direccionamiento directo por registro .....	266	<b>13.2 Buses .....</b>	<b>300</b>
10.3.7 Direccionamiento indexado .....	266	13.2.1 Jerarquía de buses .....	300
10.3.8 Direccionamiento relativo a la base .....	267	<b>13.3 Dispositivos de entrada/salida .....</b>	<b>304</b>
10.3.9 Direccionamiento a una pila ( <i>stack</i> ) .....	268	13.3.1 Controladores .....	306
<b>10.4 Tipos válidos de instrucción .....</b>	<b>270</b>	13.3.2 Adaptadores .....	307
<b>10.5 Resumen .....</b>	<b>271</b>	13.3.3 Puertos de entrada/salida .....	307
<b>10.6 Ejercicios propuestos .....</b>	<b>271</b>	13.3.4 Interfaces .....	307
<b>10.7 Contenido de la página Web de apoyo .....</b>	<b>275</b>	13.3.5 Canales o procesador E/S .....	309
		13.3.6 Transferencias de entrada/salida .....	310
		13.3.7 <i>Drivers</i> .....	310
<b>Capítulo 11</b>		<b>13.4 Modalidades de entrada/salida .....</b>	<b>311</b>
<b>Software del sistema .....</b>	<b>277</b>	13.4.1 Transferencia controlada por programa .....	312
<b>11.1 Introducción .....</b>	<b>278</b>	13.4.2 Transferencia iniciada por interrupción .....	313
<b>11.2 Clasificación del software de sistema .....</b>	<b>278</b>	13.4.3 Transferencia con acceso directo a memoria .....	313
<b>11.3 Sistema operativo .....</b>	<b>278</b>	<b>13.5 Resumen .....</b>	<b>315</b>
11.3.1 Niveles de administración del sistema operativo ...	279	<b>13.6 Ejercicios propuestos .....</b>	<b>315</b>
11.3.2 Tipos de sistemas operativos .....	281	<b>13.7 Contenido de la página Web de apoyo .....</b>	<b>316</b>
<b>11.4 Traductores de lenguaje .....</b>	<b>282</b>		
11.4.1 Ensambladores .....	282	<b>Capítulo 14</b>	
11.4.2 Intérpretes .....	284	<b>Procesadores avanzados .....</b>	<b>317</b>
11.4.3 Compiladores .....	284	<b>14.1 Introducción .....</b>	<b>318</b>
<b>11.5 Resumen .....</b>	<b>285</b>	<b>14.2 Paralelismo a nivel instrucción .....</b>	<b>319</b>
<b>11.6 Ejercicios propuestos .....</b>	<b>286</b>	<b>14.3 Paralelismo a nivel arquitectura .....</b>	<b>322</b>
<b>11.7 Contenido de la página Web de apoyo .....</b>	<b>288</b>	14.3.1 Taxonomía de Flynn. Una clasificación de	
		arquitecturas paralelas .....	323
<b>Capítulo 12</b>		<b>14.4 Descripción de microprocesadores avanzados .....</b>	<b>326</b>
<b>Dispositivos de entrada/salida .....</b>	<b>289</b>	14.4.1 Descripción de la arquitectura Itanium .....	326
<b>12.1 Introducción .....</b>	<b>290</b>	14.4.2 Descripción de la arquitectura AMD64 .....	334
<b>12.2 Discos rígidos .....</b>	<b>290</b>	<b>14.5 Resumen .....</b>	<b>339</b>
12.2.1 Controladora de disco .....	291	<b>14.6 Contenido de la página Web de apoyo .....</b>	<b>340</b>
12.2.2 Especificaciones técnicas de un disco .....	291	<b>Bibliografía .....</b>	<b>341</b>
12.2.3 Tiempos de acceso a disco .....	293	<b>Índice analítico .....</b>	<b>345</b>
12.2.4 Tiempo de acceso a los datos .....	293		
<b>12.3 Dispositivos de almacenamiento removibles .....</b>	<b>294</b>		
12.3.1 Discos ópticos .....	294		
12.3.2 Discos magneto-ópticos (MO) .....	295		
12.3.3 Tarjetas de memoria .....	296		
12.3.4 Tarjetas ROM y OTP .....	296		

## Información del contenido de la página Web



El material marcado con asterisco (\*) sólo está disponible para docentes.

### Capítulo 1. Evolución del procesamiento de datos

- Resumen gráfico del capítulo
- Autoevaluación
- Lecturas adicionales:
  - *Las comunicaciones. Conceptos básicos* de Antonio Castro Lechtaler y Ruben Fusario, es parte del libro “Telecomunicaciones para Ingenieros de Sistemas” (de próxima aparición) de Alfaomega Grupo Editor (64 páginas). Agradecemos a sus autores por permitir que su escrito sea parte de las lecturas complementarias de esta obra.
- Presentaciones\*

### Capítulo 2. Sistemas numéricos

- Resumen gráfico del capítulo
- Simulación
  - Herramienta interactiva que permite realizar conversiones y operaciones entre sistemas numéricos.
- Autoevaluación
- Evaluaciones Propuestas\*
- Presentaciones\*

### Capítulo 3. Representación de datos en una computadora

- Resumen gráfico del capítulo
- Simulación
  - Permite ingresar un texto y lo codifica en ASCII.
- Autoevaluación
- Video explicativo (02:44 minutos aprox.)
- Audio explicativo (02:44 minutos aprox.)
- Evaluaciones Propuestas\*
- Presentaciones\*

### Capítulo 4. Aritmética de la computadora

- Resumen gráfico del capítulo
- Simulación
  - Resuelve el algoritmo de Booth paso a paso.
- Autoevaluación
- Video explicativo (02:13 minutos aprox.)
- Audio explicativo (02:13 minutos aprox.)

- Evaluaciones Propuestas\*
- Presentaciones\*

### Capítulo 5. Álgebra de Boole

- Resumen gráfico del capítulo
- Simulación
  - Herramienta interactiva que permite crear el diagrama lógico de una expresión booleana.
- Animación
  - Cómo trabajan los interruptores no mecánicos.
- Autoevaluación
- Lecturas adicionales:
  - *Álgebra booleana* de José A. Jiménez Murillo, es parte del libro “Matemáticas para la Computación” de Alfaomega Grupo Editor (42 páginas). Agradecemos a su autor por permitir que su escrito sea parte de las lecturas complementarias de esta obra.
- Video explicativo (01:44 minutos aprox.)
- Audio explicativo (01:44 minutos aprox.)
- Evaluaciones Propuestas\*
- Presentaciones\*

### Capítulo 6. Lógica digital

- Resumen gráfico del capítulo
- Simulación
  - Decodificador de dos entradas.
  - Display BCD siete segmentos.
- Autoevaluación
- Video explicativo (01:34 minutos aprox.)
- Audio explicativo (01:34 minutos aprox.)
- Evaluaciones Propuestas\*
- Presentaciones\*

### Capítulo 7. Diseño de una computadora digital

- Resumen gráfico del capítulo
- Animación
  - Demostración de las distintas fases de la CPU
- Autoevaluación
- Video explicativo (01:53 minutos aprox.)
- Audio explicativo (01:53 minutos aprox.)
- Evaluaciones Propuestas\*
- Presentaciones\*

**Capítulo 8. Microprocesadores**

- Resumen gráfico del capítulo
- Autoevaluación
- Video explicativo (02:04 minutos aprox.)
- Audio explicativo (02:04 minutos aprox.)
- Evaluaciones Propuestas\*
- Presentaciones\*

**Capítulo 9. Memorias**

- Resumen gráfico del capítulo
- Simulación
  - Ejercicios con memorias.
- Animación
  - Conceptos generales sobre memorias.
- Autoevaluación
- Lecturas adicionales
  - *Memoria* de Martín Silva, es parte del libro “Sistemas Operativos” de Alfaomega Grupor Editor (48 páginas). Agradecemos a su autor por permitir que su escrito sea parte de las lecturas complementarias de esta obra.
- Video explicativo (01:57 minutos aprox.)
- Audio explicativo (01:57 minutos aprox.)
- Evaluaciones Propuestas\*
- Presentaciones\*

**Capítulo 10. Instrucciones**

- Resumen gráfico del capítulo
- Autoevaluación
- Video explicativo (02:57 minutos aprox.). Capítulos 10 y 11
- Audio explicativo (02:57 minutos aprox.). Capítulos 10 y 11
- Evaluaciones Propuestas\*
- Presentaciones\*

**Capítulo 11. Software del sistema**

- Resumen gráfico del capítulo
- Autoevaluación
- Lecturas adicionales:
  - *El proceso de compilación* de Gustavo López, Ismael Jeder y Augusto Vega, es parte del libro “Análisis y Diseño de Algoritmos” de Alfaomega Grupo Editor (16 páginas). Agradecemos a sus autores por permitir que su escrito sea parte de las lecturas complementarias de esta obra.

- Evaluaciones Propuestas\*
- Presentaciones\*

**Capítulo 12. Dispositivos de entrada / salida**

- Resumen gráfico del capítulo
- Autoevaluación
- Video explicativo (01:39 minutos aprox.). Capítulos 12 y 13
- Audio explicativo (01:39 minutos aprox.). Capítulos 12 y 13
- Evaluaciones Propuestas\*
- Presentaciones\*

**Capítulo 13. Transferencia de información**

- Resumen gráfico del capítulo
- Autoevaluación
- Evaluaciones Propuestas\*
- Presentaciones\*

**Capítulo 14. Procesadores avanzados**

- Resumen gráfico del capítulo
- Animación
  - Demostración de las ventajas del *Pipelining*.
- Autoevaluación
- Video explicativo (01:12 minutos aprox.)
- Audio explicativo (01:12 minutos aprox.)
- Evaluaciones Propuestas\*
- Presentaciones\*

**Vínculos a páginas especialmente seleccionadas sobre Arquitectura de Computadoras.****Glosario**