一手资源 持续更新 认准淘宝旺旺ID: 蔚然科技学堂 或者: 君学赢精品课堂 如在其他店购买请差评或退款, 他们断更新且残缺。可找我店免费领完整新资料

1.1 计算机硬件基础知识

本节主要考点

- 1、计算机硬件系统的组成
- 2、CPU的组成
- 3、进制转换
- 4、存储器与总线
- 5、输入输出控制

计算机硬件系统的组成

イトフトイル H丈 | 下 オペンル 日ソンロル人

CPU

运算器: ALU、AC、DR、PSW

控制器: IR、PC、AR、ID

寄存器组:专用寄存器、通用寄存器

内部总线

计算机的硬件系统

内部存储器(主存):速度快,容量小。

外部存储器(外存):速度慢,容量大。如硬盘

输入/输出设备(外设):键盘、鼠标、扫描仪、打印机等

CPU的组成

- •运算器:
- 功能:
 - (1) 执行所有的算术运算。如加、减、乘、除等基本运算及附加运算。
 - (2) 执行所有的逻辑运算并进行逻辑测试。如与、非、或、零值测试或两个值的比较等。
- 组成:
 - (1) 算术逻辑单元(ALU): 负责处理数据,实现对数据的算术运算和逻辑运算。
 - (2) 累加寄存器(AC):也称累加器,当算术逻辑单元ALU执行运算时,为其提供一个工作区。
 - (3)数据缓冲寄存器(DR):对内存进行读写操作时,用DR暂时存放由内存读写的一条指令或一个数据字。作为CPU和内存、外设之间在操作速度上的缓冲,以及数据传送的中转站。
 - (4) <mark>状态条件寄存器(PSW):</mark> 保存根据算术指令和逻辑指令运行或测试的结果建立的各种条件码的内容,主要分为状态标志和控制标志。如运算结果进位标志(C)、运算结果溢出标志(V)、运算结果为0标志(Z)、运算结果为负标志(N)、中断标志(I)、方向标志(D)等。

CPU的组成

•控制器:

功能:决定了计算机运行过程的自动化。它不仅要保证程序的正确执行,而且要能够处理异常事件。

包括: 指令控制逻辑、时序控制逻辑、总线控制逻辑和中断控制逻辑等几个部分。

控制器在工作过程中主要使用以下部件:

- (1) 指令寄存器(IR):用来暂时存放一条指令,由指令译码器根据指令寄存器中的内容产生各种微操作指令,控制其它部分协调工作。
- (2)程序计数器(PC):存放的是将要执行的下一条指令的地址。
- (3) <mark>地址寄存器(AR)</mark>:保存当前CPU所访问的内存单元的地址。由于内存和CPU存在操作速度上的差异,所以需要使用AR保存地址信息,直到内存读/写操作完成为止。
- (4) 指令译码器(ID):对指令中的操作码字段进行分析解释,识别该指令规定的操作,然后向操作 控制器发出具体的控制信号。

教材P2-3认真看

CPU的组成

指令: 是对机器进行程序控制的最小单位。

一条指令通常包括两个部份:操作码和操作数

操作码

操作数本身或者操作数的地址

操作码指出是什么操作,由指令译码器(ID)来识别。 操作数直接指出操作数本身或者指出操作数所在的地址。

寄存器组:

- (1) 专用寄存器:运算器和控制器中的寄存器是专用寄存器,其作用是固定的。
- (2)通用寄存器:用途广泛并可由程序员规定其用途,其数目因处理器不同而不同。

进制转换

1、进制的缩写:

二进制是Binary,简写为B。八进制是Octal,简写为O。十进制为Decimal,简写为 D。十六进制为Hexadecimal,简写为H。

2、二/八/十六进制转为十进制(按权展开):

二进制10100.01(B)=1×24+0×23+1×22+0×21+0×20+0×2-1+1×2-2

八进制256.3(0)=2×8²+5×8¹+6×8⁰+3×8⁻¹

十六进制6F8A(H)=6×16³+15×16²+8×16¹+10×16⁰

3、十进制转为二/八/十六进制(整除取余法):

十进制100转为二进制: 1100100(B)

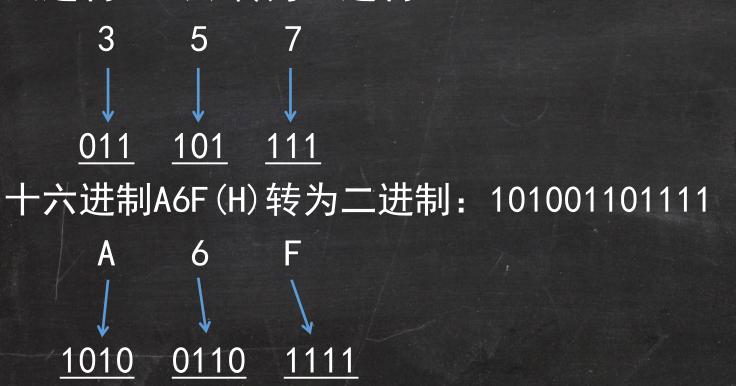
十进制100转为八进制: 144(0)

十进制100转为十六进制: 64(H)

进制转换

4、八/十六进制转为二进制:

例:八进制357(0)转为二进制:011101111



存储器与总线

总线的分类:

- •数据总线(DB):用来传送数据信息,是双向的。DB的宽度决定了CPU和计算机其他设备之间每次交换数据的位数。
- 地址总线(AB): 用于传送CPU发出的地址信息, 是单向的。地址总线的 宽度决定了CPU的最大寻址能力。
- 控制总线(CB): 用来传送控制信号、时序信号和状态信息等。CB中的每一条线的信息传送方向是单方向且确定的,但CB作为一个整体则是双向的。

存储器与总线

- 采用总线结构的优点:
- ① 简化了系统结构, 便于系统设计制造;
- •② 大大减少了连线数目,便于布线,减小体积,提高系统的可靠性;
- •③ 便于接口设计,所有与总线连接的设备均采用类似的接口;
- ④ 便于系统的扩充、更新与灵活配置,易于实现系统的模块化;
- •⑤ 便于设备的软件设计,所有接口的软件就是对不同的接口地址进行操作;
- ⑥ 便于故障诊断和维修,同时也降低了成本。

输入输出技术

- •程序控制方式:
- 1、无条件传送:外设总是准备好的,无条件,随时接收和提供数据。
- 2、程序查询方式: CPU利用程序来查询外设的状态,准备好了再传数据。
- 3、中断方式: CPU不等待,也不执行程序去查询外设的状态,而是由外设在准备好以后,向CPU发出中断请求。
- ·以上三种方式都需要CPU的参与。
- 4、DMA方式:数据的传输是在主存和外设之间直接进行,不需要CPU的干预,实际操作是由DMA硬件直接执行完成的。
- 5、通道方式和外围处理机方式:更进一步减轻了CPU对I/0操作的控制,更进一步提高了CPU的工作效率,但是是以增加更多硬件为代价的。

几个"周期"的概念与区别

- 指令周期: 是指执行一条指令所需要的时间。
- 时钟周期: 也称为振荡周期,是计算机中最基本的、最小的时间单位。 在一个时钟周期内,CPU仅仅完成一个最基本的动作。
- 总线周期:通常把CPU通过总线对存储器或1/0接口进行一次访问所需要的时间称为一个总线周期。
- CPU周期:又称为机器周期。CPU的操作速度快,但访问内存的速度却慢得多,我们把从内存读取一条指令的最短时间,称之为机器周期。

1.1 月异似吹什 圣仙 和 次	
1、13年第2题	
中断向量可提供()。	
A. I/O设备的端口地址	B. 所传送数据的起始地址
C. 中断服务程序的入口地址	D. 主程序的断点地址
2、13年第4题	
DMA工作方式下,在()之间建	立了直接的数据通路。
A. CPU与外设 B. CPU与主存	C. 主存与外设 D. 外设与外设
3、14年第1题	
在CPU中,常用来为ALU执行算术逻	逻辑运算提供数据并暂存运算结果的寄存器是()。
A. 程序计数器 B. 状态寄存器	C. 通用寄存器 D. 累加寄存器
4、15年第4题	
计算机中CPU的中断响应时间指的是	是()的时间。
A.从发出中断请求到中断处理结束	B. 从中断处理开始到中断处理结束
C. CPU分析判断中断请求	D. 从发出中断请求到开始进入中断处理程序
5、17年第1题	
CPU执行算术运算或者逻辑运算时,	,常将源操作数和结果暂存在()中。
v	C) C

6、17年第3题

计算机系统中常用的输入/输出控制方式有无条件传送、中断、程序查询和DMA方式等。当采用()方式时,不需要 CPU执行程序指令来传送数据。

- A. 中断 B. 程序查询
- C. 无条件传送 D. DMA

7、18年第1~2题

计算机运行过程中,遇到突发事件,要求CPU暂时停止正在运行的程序,转去为突发事件服务,服务完毕,再自动返回原程 序继续执行,这个过程称为(),其处理过程中保存现场的目的是()。

- (1) A. 阻塞 B. 中断 C. 动态绑定 D. 静态绑定
- (2) A. 防止丢失数据 B. 防止对其他部件造成影响

 - C. 返回去继续执行原程序 D. 为中断处理程序提供数据

8、18年第4颗

计算机中机械硬盘的性能指标不包括()。

- A. 磁盘转速及容量
- B. 盘片数及磁道数
- C. 容量及平均寻道时间
- D. 磁盘转速及平均寻道时间

9、19年第1题

计算机执行程序时,CPU中()的内容是一条指令的地址。

- A. 运算器 B. 控制器 C. 程序计数器
- D. 通用寄存器

10、19年第2题

DMA控制方式是在()之间建立数据通路进行数据的交换处理。

- A.CPU与主存
- B. CPU与外设
- C. 主存与外设 D. 外设与外设

11、20年第1题

下列属于CPU中算术逻辑单元的部件是()。

- A. 程序计数器
- B. 加法器
- C. 指令寄存器
- D. 指令译码器

12、20年第3题

在计算机外部设备和主存之间直接传送而不是由CPU执行程序指令进行数据传送的控制方式称为()。

- A.程序查询方式
- B. 中断方式
- C. 并行控制方式
- D. DMA方式

13、21年第1题

在CPU中,用()给出将要执行的下一条指令在内存中的地址。

A. 程序计数器

B. 指令寄存器

C. 主存地址寄存器

D. 状态条件寄存器

14、21年第3题

采用DMA方式传送数据时,每传送一个数据都需要占用一个(()。

- A.指令周期
- B.总线周期
- C.存储周期
- D.机器周期

15、22年第1题

计算机操作的最小时间单位是()。

A.指令周期

B.时钟周期

C.总线周期

D.CPU周期

16、22年第3题

计算机系统中,I/O接口的功能有()。

①数据传输及缓存 ②设备状态检测和反馈 ③I/O操作的控制与定时

A.(1)(2)

B.(1)(3)

C.(2)(3)

D.(1)(2)(3)

17、22年第4题

计算机中使用系统总线结构的目的是便于增减外设,同时()。

A. 减少信息传输线的数量

B. 提高信息的传输速度

C. 减少总的信息传输量 D. 提高信息传输的并行性

18、22年第18题

在数据块的传输过程中,()不需要CPU的参与。

A.中断驱动I/O

B. 程序驱动I/O

C.DMA

D.TLB