

2024 Digital IC Design Homework 1

NAME	陳育政		
Student ID	E24094198		
Functional Simulation Result			
Stage 1 Pass		Stage 2 Pass	Stage 3 Pass
Stage 1			
<pre># -----Stage 1----- # ----- ALU Simulation Begin ----- # ----- # ----- ALU Simulation Success ----- # ----- # ----- ALU Simulation End ----- # -----</pre>			
Stage 2			
<pre># -----Stage 2----- # ----- Comparater Simulation Begin ----- # ----- # ----- Comparater Simulation Success ----- # ----- # ----- Comparater Simulation End ----- # -----</pre>			
Stage 3			
<pre># -----Stage 3----- # ----- 2-input MAS Simulation Begin ----- # ----- # ----- 2-input MAS Simulation Success ----- # ----- # ----- 2-input MAS Simulation End ----- # ----- # ##### / _ / ### / 0,0 ##### Pass! ##### / ^ ^ ^ \ ##### ^ ^ ^ w # \m__m_ _ #</pre>			
Description of your design			
<p>我的作法是把 ALU 和 Q_Comparator 寫成 2 個獨立的檔案(分別為 ALU.v 及 QComp.v)，又因為 HW1 是 combinational circuit，所以 2 個 module 都根據助教提供的接線圖以 assign 方式更新 output，最後在 MAS_2input.v 檔中，呼叫 2 個 ALU module(alu_1/alu_2)以及 1 個 QComp module(q_comparator)，即可達成 2-input MAS 的功能。另外，為了確保最後的 Dout 是 MSB discarded，因此 alu_2 的 Out 是暫時接到另一個 5-bit 的 tmpResult，並明確指定只有[3:0]共 4-bit 的 tmpResult 資料傳給 Dout。</p>			