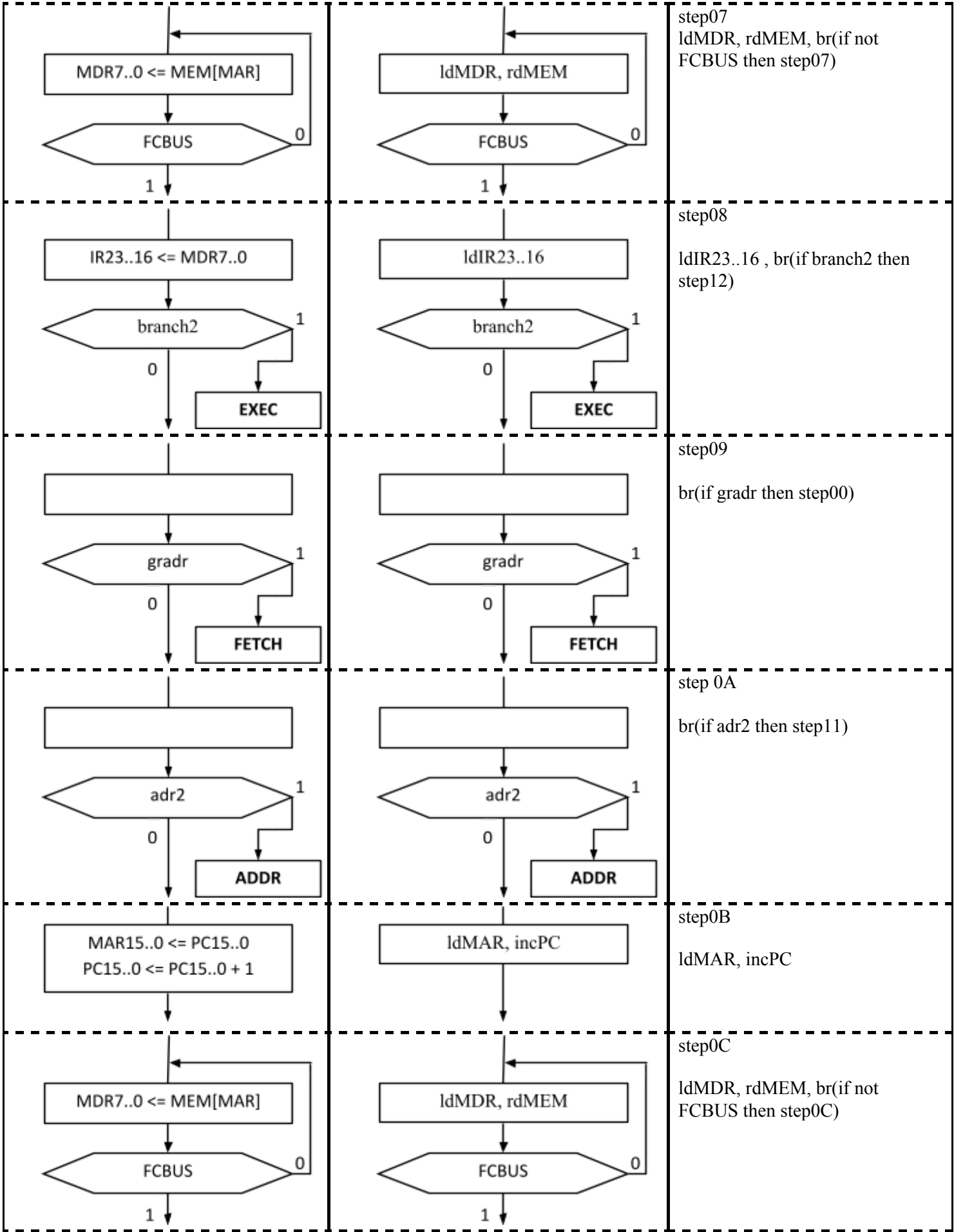
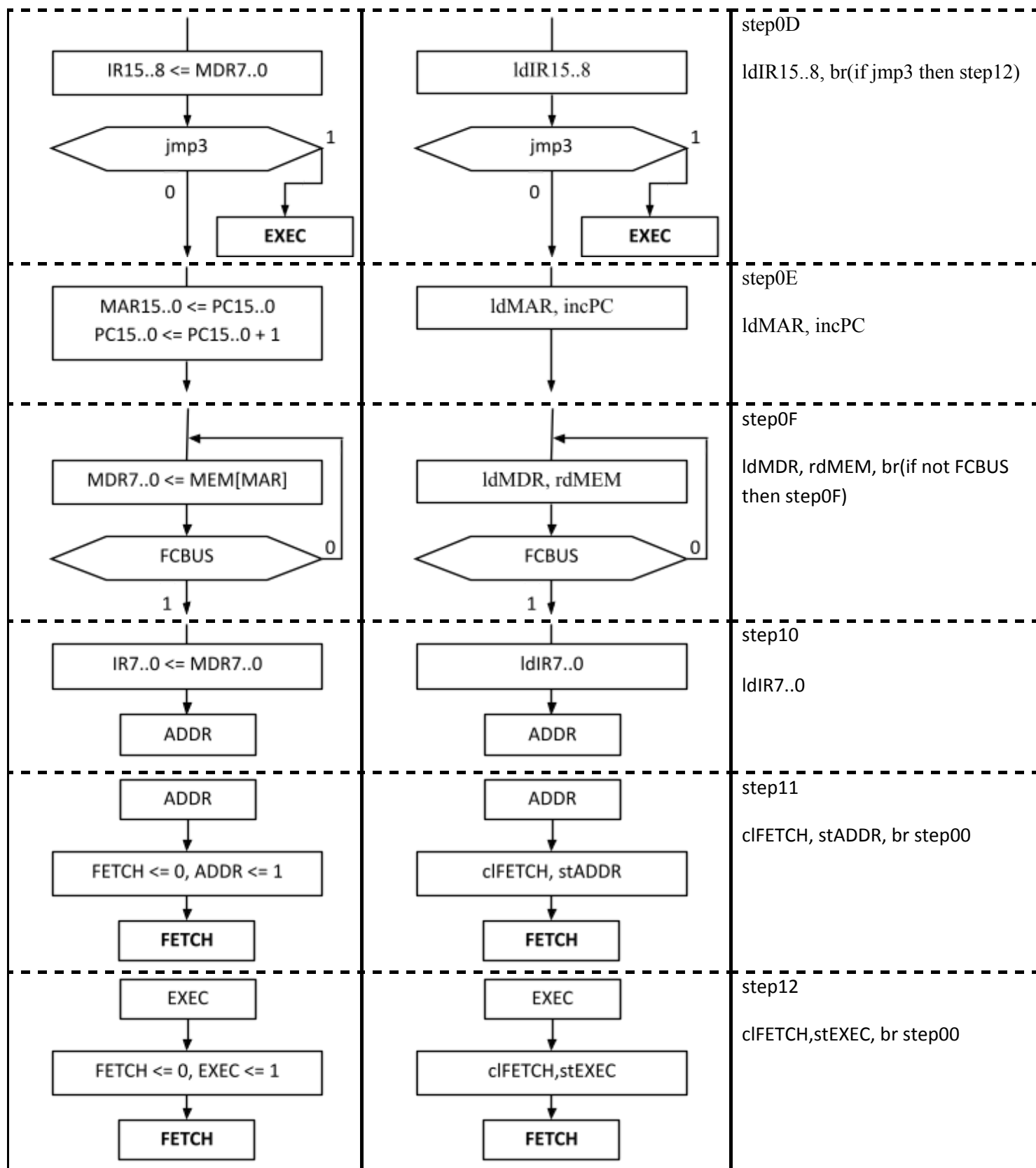


Дијаграм тока микрооперација	Дијаграм тока микрооперација	Секвенца управљачких сигнала
<pre> graph TD FETCH[FETCH] --> EmptyBox[] EmptyBox --> PSWandFETCH{PSWandFETCH} PSWandFETCH -- 0 --> FETCH PSWandFETCH -- 1 --> NextStep[] </pre>	<pre> graph TD FETCH[FETCH] --> EmptyBox[] EmptyBox --> PSWandFETCH{PSWandFETCH} PSWandFETCH -- 0 --> FETCH PSWandFETCH -- 1 --> NextStep[] </pre>	<p>step00</p> <p>br(if notPSWSTandFETCH then step00)</p>
<pre> graph TD Step01[MAR15..0 <= PC15..0 PC15..0 <= PC15..0 + 1] </pre>	<pre> graph TD Step01[ldMAR, incPC] </pre>	<p>step01</p> <p>ldMAR, incPC</p>
<pre> graph TD Step02[MDR7..0 <= MEM[MAR]] --> FCBUS{FCBUS} FCBUS -- 0 --> Step02 FCBUS -- 1 --> NextStep[] </pre>	<pre> graph TD Step02[ldMDR, rdMEM] --> FCBUS{FCBUS} FCBUS -- 0 --> Step02 FCBUS -- 1 --> NextStep[] </pre>	<p>step02</p> <p>ldMDR, rdMEM, br(if not FCBUS then step02)</p>
<pre> graph TD Step03[IR31..24 <= MDR7..0] </pre>	<pre> graph TD Step03[ldIR31..24] </pre>	<p>step03</p> <p>ldIR31..24</p>
<pre> graph TD Step04[] --> gropr{gropr} gropr -- 1 --> Step04 gropr -- 0 --> FETCH[FETCH] </pre>	<pre> graph TD Step04[] --> gropr{gropr} gropr -- 1 --> Step04 gropr -- 0 --> FETCH[FETCH] </pre>	<p>step04</p> <p>br(if gropr then step00)</p>
<pre> graph TD Step05[] --> bezadr1{bezadr1} bezadr1 -- 1 --> Step05 bezadr1 -- 0 --> EXEC[EXEC] </pre>	<pre> graph TD Step05[] --> bezadr1{bezadr1} bezadr1 -- 1 --> Step05 bezadr1 -- 0 --> EXEC[EXEC] </pre>	<p>step05</p> <p>br(if bezadr1 then step12)</p>
<pre> graph TD Step06[MAR15..0 <= PC15..0 PC15..0 <= PC15..0 + 1] </pre>	<pre> graph TD Step06[ldMAR, incPC] </pre>	<p>step06</p> <p>ldMAR, incPC</p>





Универзитет у Београду
Електротехнички факултет

Име и презиме

Индекс

Потпис

Пројекат

Назив

Основи рачунарске технике 2

Датум

Страна