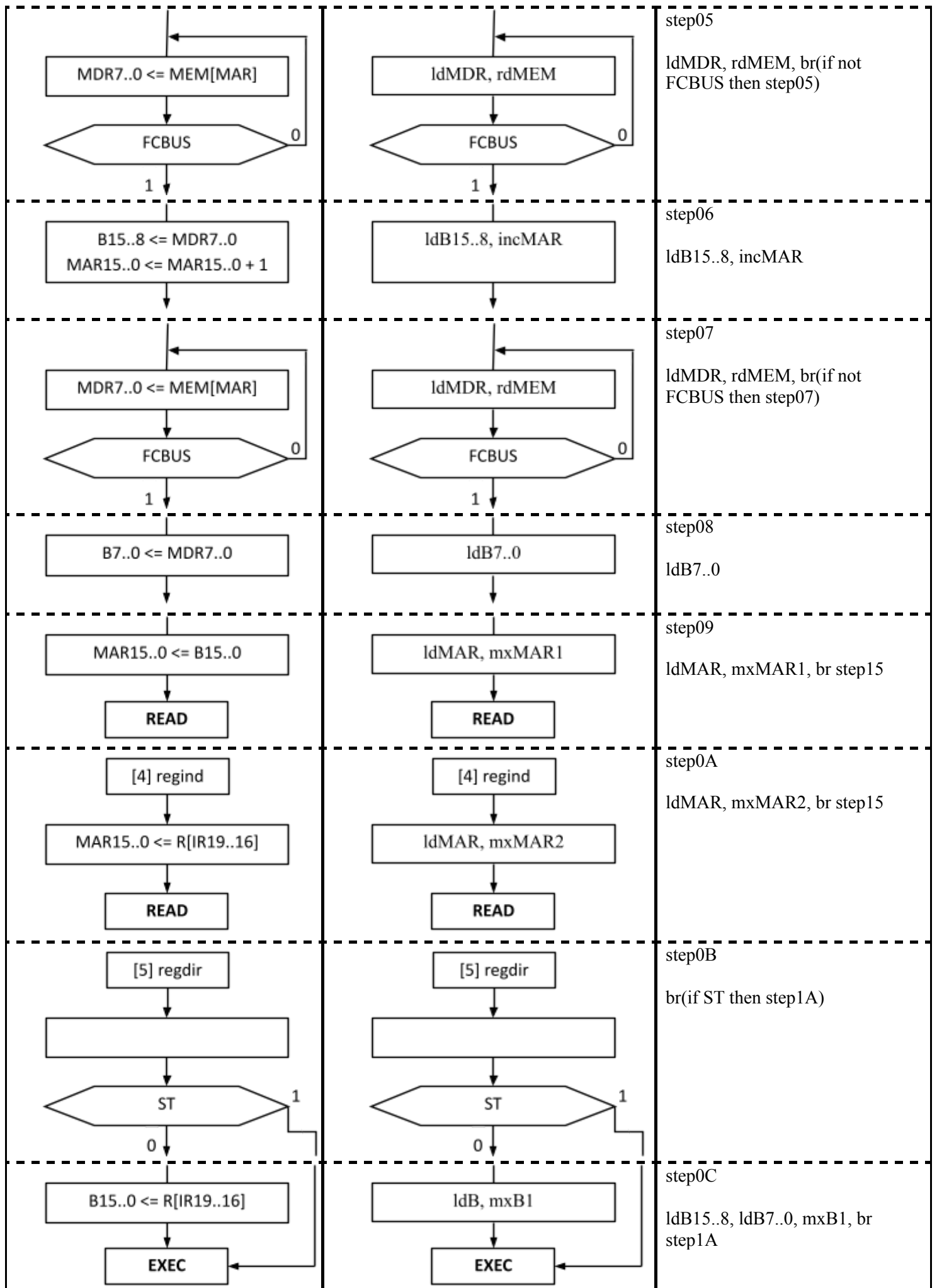
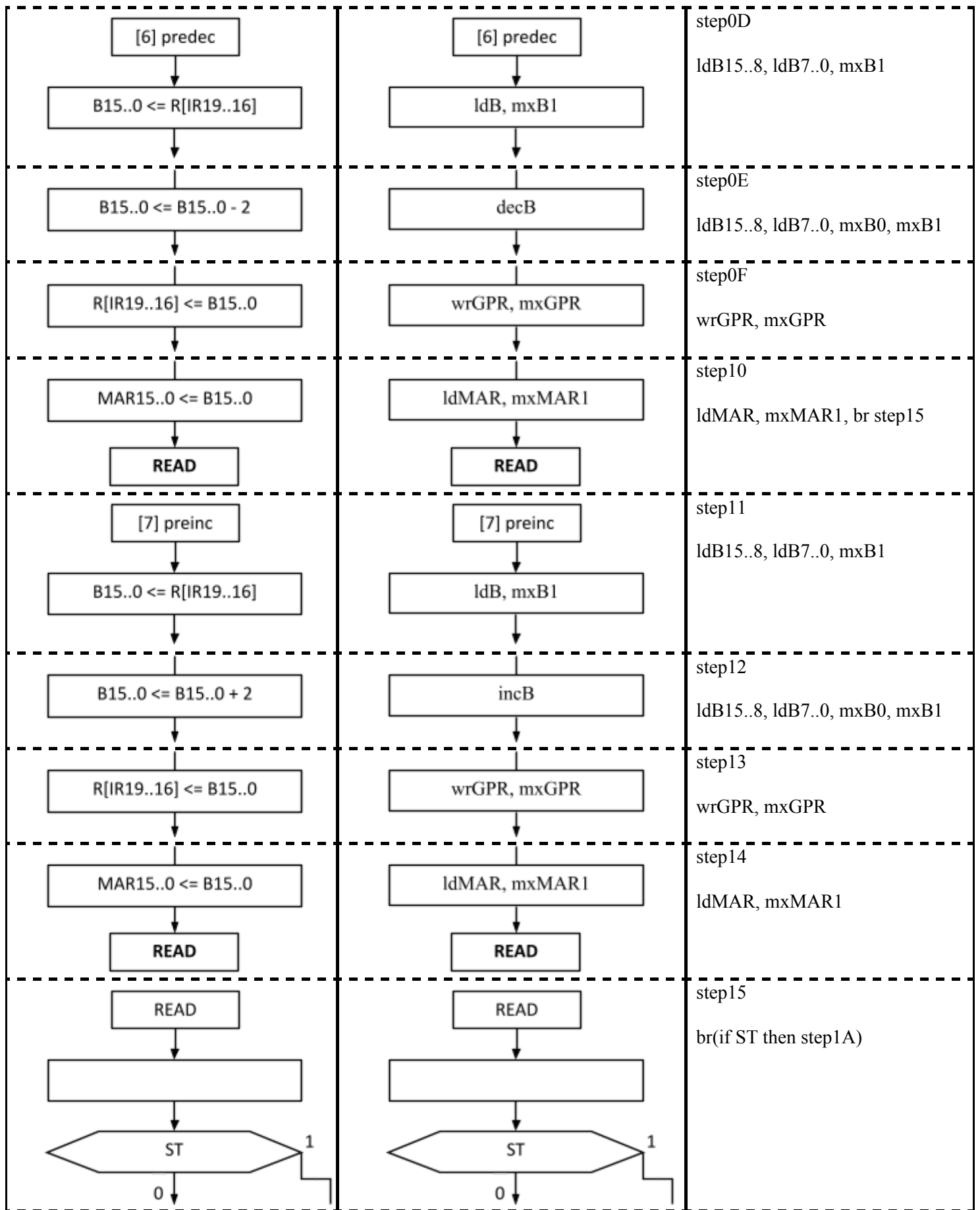
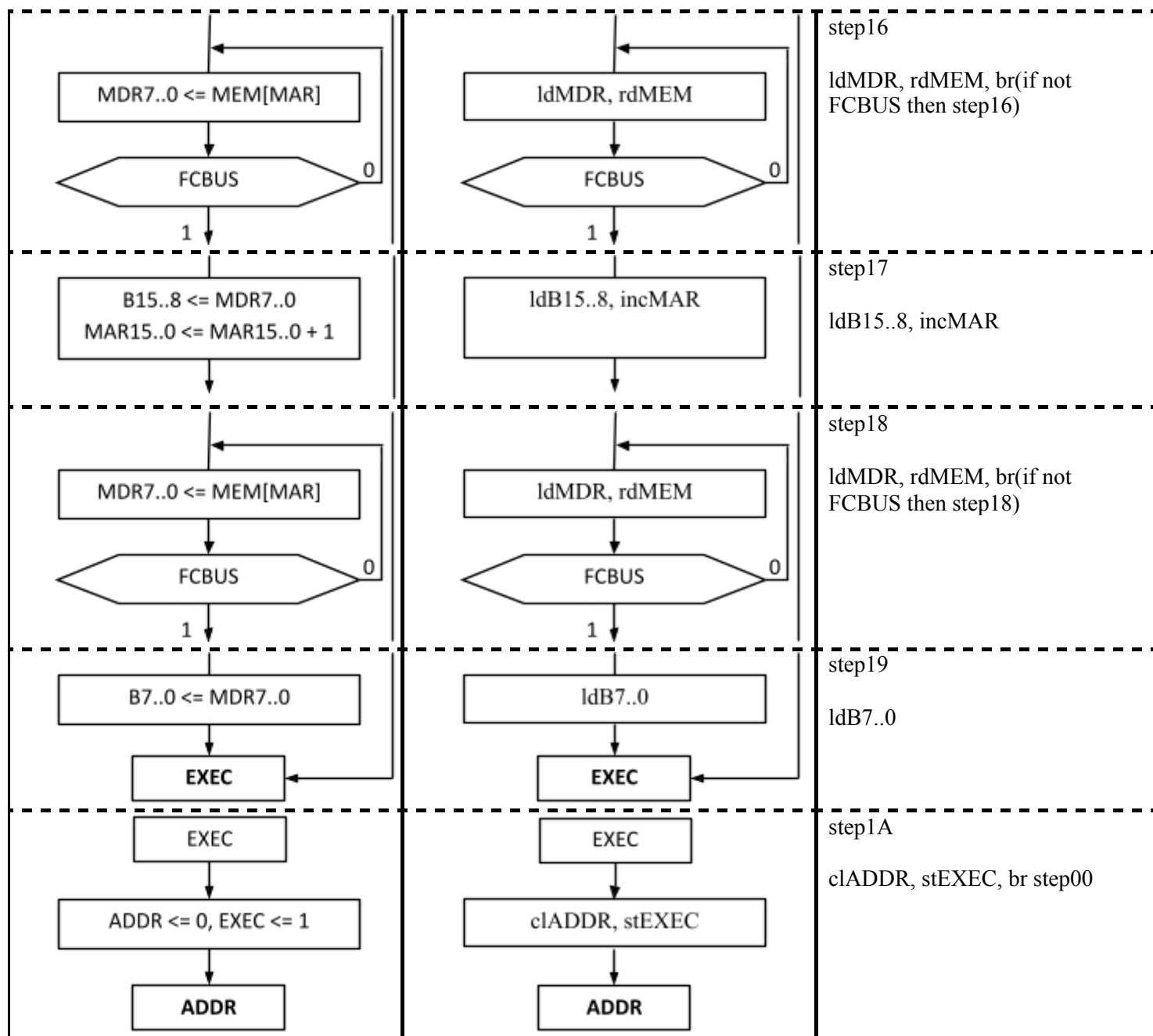


Дијаграм тока микрооперација	Дијаграм тока микрооперација	Секвенца управљачких сигнала
<pre> graph TD ADDR1[ADDR] --> Loop[] Loop --> ADDR2{ADDR} ADDR2 -- 0 --> ADDR1 ADDR2 -- 1 --> Step01[] </pre>	<pre> graph TD ADDR1[ADDR] --> Loop[] Loop --> ADDR2{ADDR} ADDR2 -- 0 --> ADDR1 ADDR2 -- 1 --> Step01[] </pre>	<p>step00</p> <p>br(if notADDR then step00)</p>
<pre> graph TD Case{{case(immed, memdir, memind, regind, regdir, predec, preinc)}} Case -- 1 --> Step02[] Case -- 2 --> Step03[] Case -- ... --> Step04[] Case -- 7 --> Step07[] </pre>	<pre> graph TD Case{{case(immed, memdir, memind, regind, regdir, predec, preinc)}} Case -- 1 --> Step02[] Case -- 2 --> Step03[] Case -- ... --> Step04[] Case -- 7 --> Step07[] </pre>	<p>step01</p> <p>br(case(immed, memdir, memind, regind, regdir, predec, preinc) then (immed, step02), (memdir, step03), (memind, step04), (regind, step0A), (regdir, step0B), (predec, step0D), (preinc, step11))</p>
<pre> graph TD I1[1] --> B15[B15..0 <= IR15..0] B15 --> EXEC1[EXEC] </pre>	<pre> graph TD I1[1] --> LD1[ldB, mxB0] LD1 --> EXEC1[EXEC] </pre>	<p>step02</p> <p>ldB15..8,ldB7..0, mxB0, br step1A</p>
<pre> graph TD I2[2] --> MAR15[MAR15..0 <= IR15..0] MAR15 --> READ1[READ] </pre>	<pre> graph TD I2[2] --> LD2[ldMAR, mxMAR0] LD2 --> READ2[READ] </pre>	<p>step03</p> <p>ldMAR, mxMAR0, br step15</p>
<pre> graph TD I3[3] --> MAR15[MAR15..0 <= IR15..0] </pre>	<pre> graph TD I3[3] --> LD3[ldMAR, mxMAR0] </pre>	<p>step04</p> <p>ldMAR, mxMAR0</p>







Универзитет у Београду
Електротехнички факултет

Име и презиме	Индекс	Потпис	Пројекат	
Назив Основи рачунарске технике 2			Датум	Страна