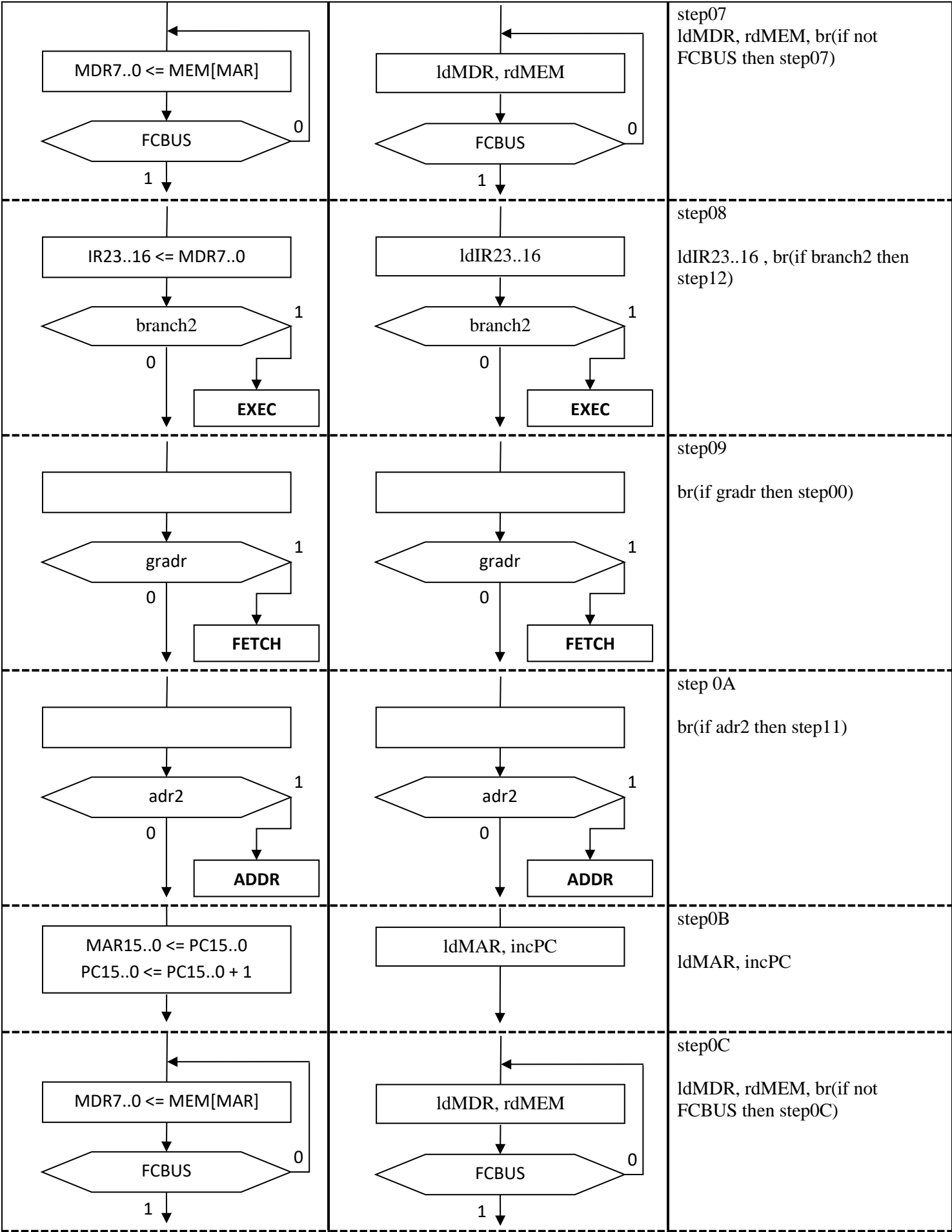
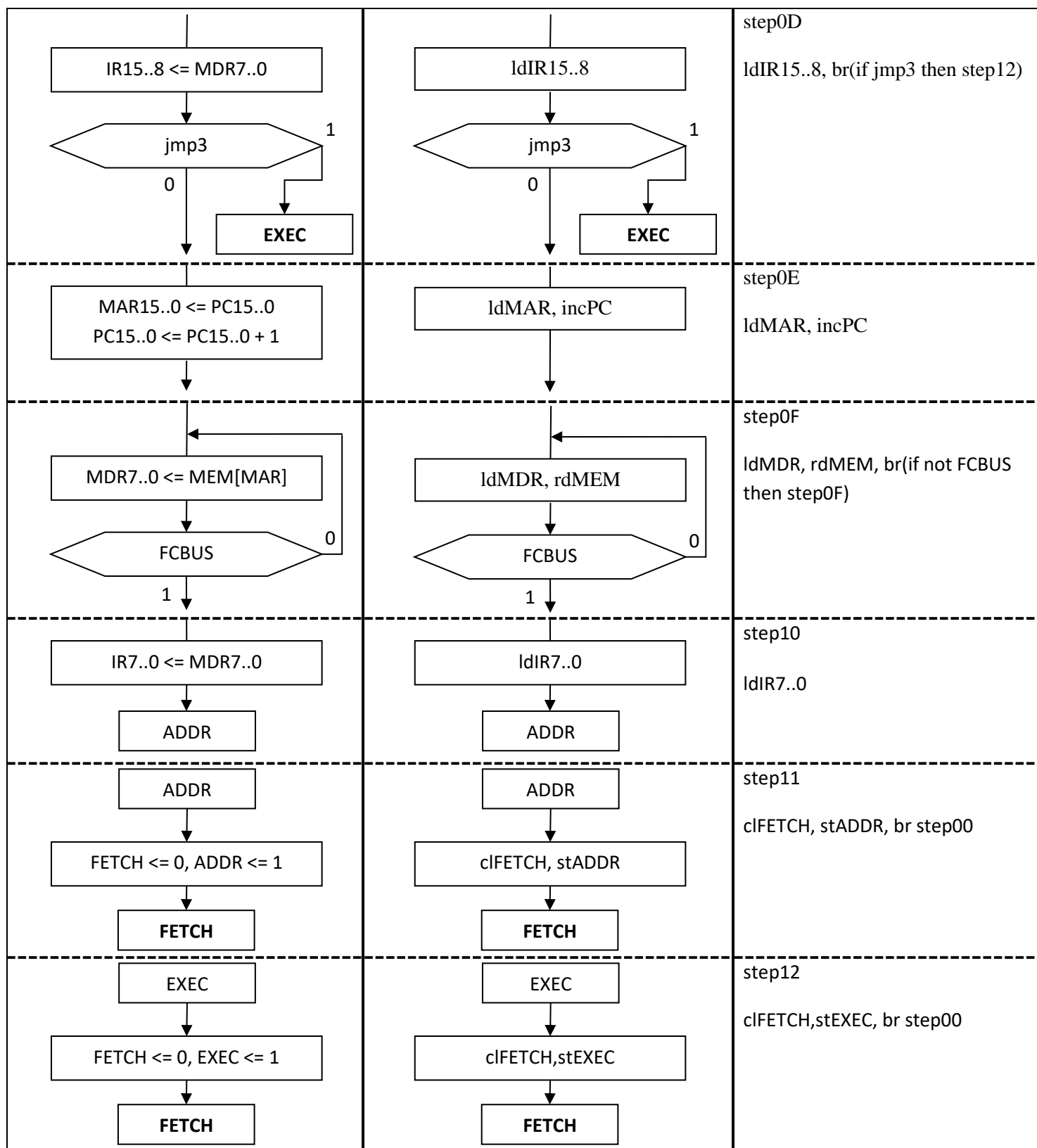


Дијаграм тока микрооперација	Дијаграм тока микрооперација	Секвенца управљачких сигнала
<pre> graph TD FETCH[FETCH] --> LoopBox[] LoopBox --> PSWandFETCH{PSWandFETCH} PSWandFETCH -- 0 --> LoopBox PSWandFETCH -- 1 --> NextStep[] </pre>	<pre> graph TD FETCH[FETCH] --> LoopBox[] LoopBox --> PSWandFETCH{PSWandFETCH} PSWandFETCH -- 0 --> LoopBox PSWandFETCH -- 1 --> NextStep[] </pre>	step00 br(if notPSWSTandFETCH then step00)
<pre> graph TD Step01[MAR15..0 <= PC15..0 PC15..0 <= PC15..0 + 1] --> NextStep[] </pre>	<pre> graph TD Step01[ldMAR, incPC] --> NextStep[] </pre>	step01 ldMAR, incPC
<pre> graph TD Step02[MDR7..0 <= MEM[MAR]] --> FCBUS{FCBUS} FCBUS -- 0 --> Step02 FCBUS -- 1 --> NextStep[] </pre>	<pre> graph TD Step02[ldMDR, rdMEM] --> FCBUS{FCBUS} FCBUS -- 0 --> Step02 FCBUS -- 1 --> NextStep[] </pre>	step02 ldMDR, rdMEM, br(if not FCBUS then step02)
<pre> graph TD Step03[IR31..24 <= MDR7..0] --> NextStep[] </pre>	<pre> graph TD Step03[ldIR31..24] --> NextStep[] </pre>	step03 ldIR31..24
<pre> graph TD Step04[] --> gropr{gropr} gropr -- 1 --> Step04 gropr -- 0 --> FETCH[FETCH] FETCH --> Step04 </pre>	<pre> graph TD Step04[] --> gropr{gropr} gropr -- 1 --> Step04 gropr -- 0 --> FETCH[FETCH] FETCH --> Step04 </pre>	step04 br(if gropr then step00)
<pre> graph TD Step05[] --> bezadr1{bezadr1} bezadr1 -- 1 --> Step05 bezadr1 -- 0 --> EXEC[EXEC] EXEC --> Step05 </pre>	<pre> graph TD Step05[] --> bezadr1{bezadr1} bezadr1 -- 1 --> Step05 bezadr1 -- 0 --> EXEC[EXEC] EXEC --> Step05 </pre>	step05 br(if bezadr1 then step12)
<pre> graph TD Step06[MAR15..0 <= PC15..0 PC15..0 <= PC15..0 + 1] --> NextStep[] </pre>	<pre> graph TD Step06[ldMAR, incPC] --> NextStep[] </pre>	step06 ldMAR, incPC





Универзитет у Београду
Електротехнички факултет

Име и презиме

Индекс

Потпис

Пројекат

Назив

Основи рачунарске технике 2

Датум

Страна