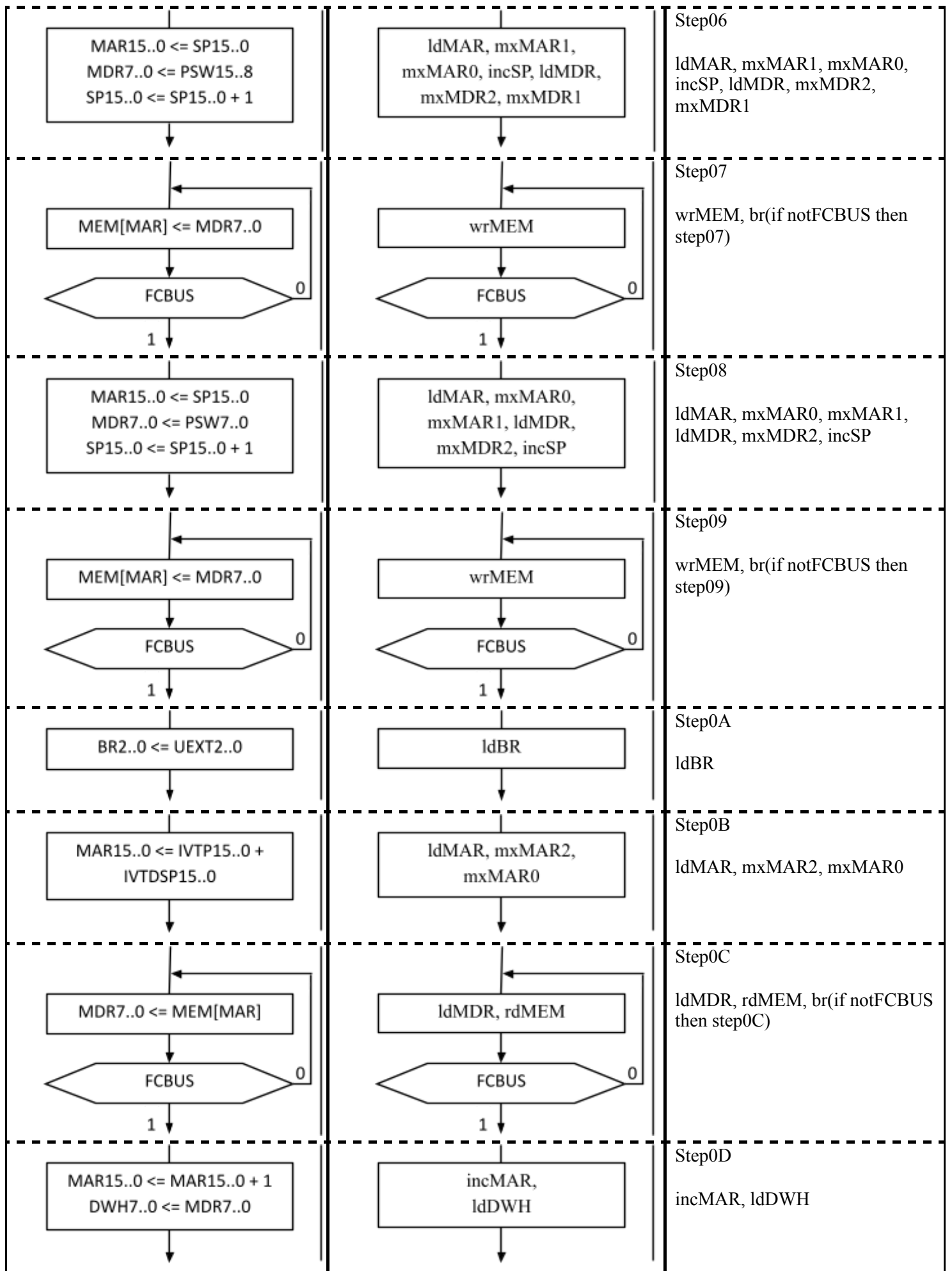
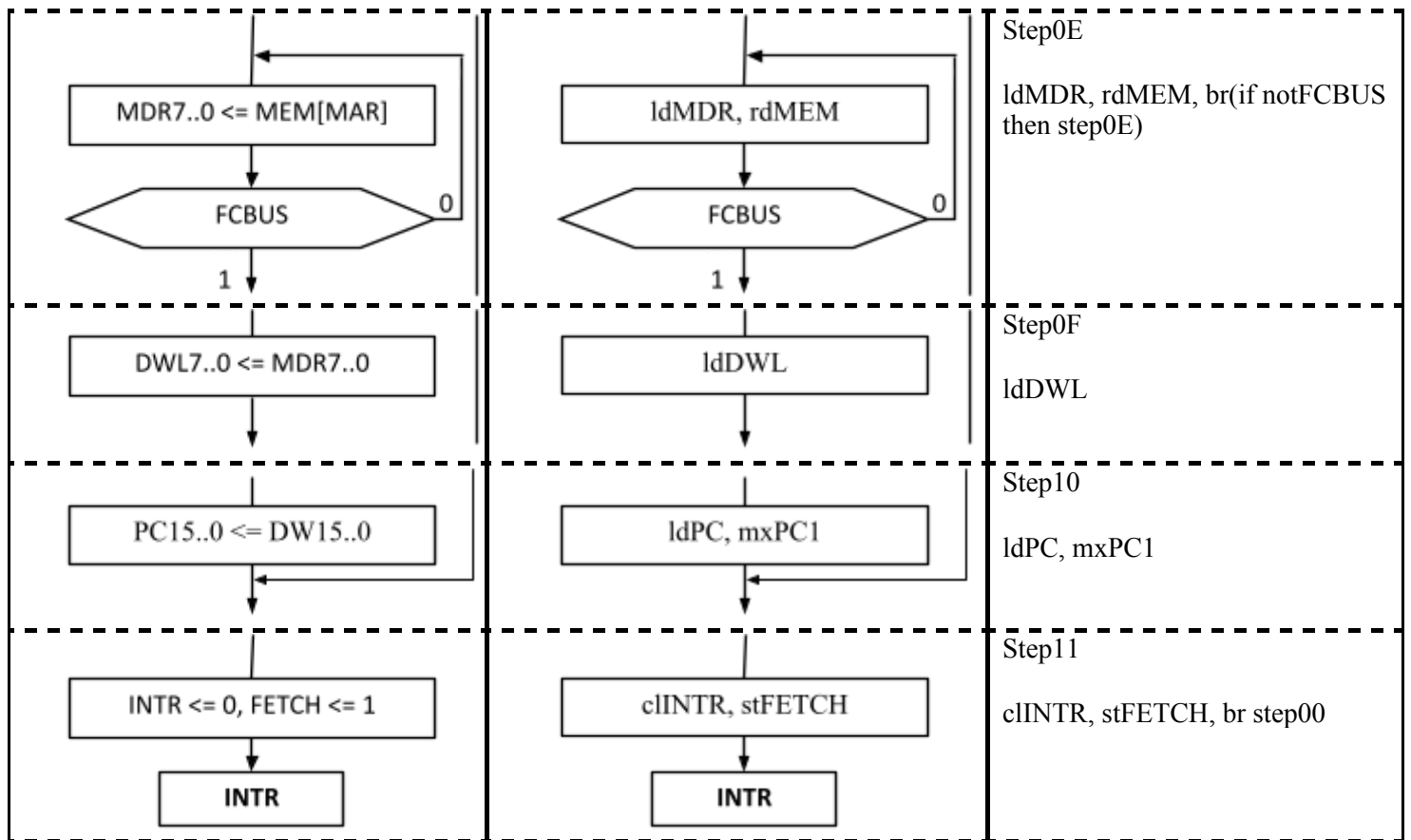


Дијаграм тока микрооперација	Дијаграм тока управљачких сигнала	Секвенца управљачких сигнала
<pre> graph TD     INTR[INTR] --&gt; Loop00[ ]     Loop00 --&gt; INTR0{INTR}     INTR0 -- 0 --&gt; Loop00     INTR0 -- 1 --&gt; Step01           </pre>	<pre> graph TD     INTR[INTR] --&gt; Loop00[ ]     Loop00 --&gt; INTR0{INTR}     INTR0 -- 0 --&gt; Loop00     INTR0 -- 1 --&gt; Step01           </pre>	<p>Step00</p> <p>br(if notINTR then step00)</p>
<pre> graph TD     Loop01[ ] --&gt; prekid0{prekid}     prekid0 -- 0 --&gt; Loop01     prekid0 -- 1 --&gt; Step02           </pre>	<pre> graph TD     Loop01[ ] --&gt; prekid0{prekid}     prekid0 -- 0 --&gt; Loop01     prekid0 -- 1 --&gt; Step02           </pre>	<p>Step01</p> <p>br(if notprekid then step11)</p>
<pre> graph TD     Step02[       MAR15..0 &lt;= SP15..0       MDR7..0 &lt;= PC15..8       SP15..0 &lt;= SP15..0 + 1     ]           </pre>	<pre> graph TD     Step02[       ldMAR, mxMAR1,       mxMAR0, incSP, ldMDR,       mxMDR1     ]           </pre>	<p>Step02</p> <p>ldMAR, mxMAR1, mxMAR0, incSP, ldMDR, mxMDR1</p>
<pre> graph TD     Step03[MEM[MAR] &lt;= MDR7..0] --&gt; FCBUS0{FCBUS}     FCBUS0 -- 0 --&gt; Step03     FCBUS0 -- 1 --&gt; Step04           </pre>	<pre> graph TD     Step03[wrMEM] --&gt; FCBUS0{FCBUS}     FCBUS0 -- 0 --&gt; Step03     FCBUS0 -- 1 --&gt; Step04           </pre>	<p>Step03</p> <p>wrMEM, br(if notFCBUS then step03)</p>
<pre> graph TD     Step04[       MAR15..0 &lt;= SP15..0       MDR7..0 &lt;= PC7..0       SP15..0 &lt;= SP15..0 + 1     ]           </pre>	<pre> graph TD     Step04[       ldMAR, mxMAR1,       mxMAR0, incSP, ldMDR,       mxMDR1, mxMDR0     ]           </pre>	<p>Step04</p> <p>ldMAR, mxMAR1, mxMAR0, incSP, ldMDR, mxMDR1, mxMDR0</p>
<pre> graph TD     Step05[MEM[MAR] &lt;= MDR7..0] --&gt; FCBUS1{FCBUS}     FCBUS1 -- 0 --&gt; Step05     FCBUS1 -- 1 --&gt; End[ ]           </pre>	<pre> graph TD     Step05[wrMEM] --&gt; FCBUS1{FCBUS}     FCBUS1 -- 0 --&gt; Step05     FCBUS1 -- 1 --&gt; End[ ]           </pre>	<p>Step05</p> <p>wrMEM, br(if notFCBUS then step05)</p>





Универзитет у Београду  
Електротехнички факултет

Име и презиме	Индекс	Потпис	Пројекат	
Назив Основи рачунарске технике 2			Датум	Страна