

UNIVERZITET U BEOGRADU  
ELEKTROTEHNIČKI FAKULTET



Uroš Minoski, 2023/3133

Potpuno digitalni RF predajnik  
implementiran u FPGA

Master Rad

Mentor:  
doc. dr Dušan Grujić

Beograd, septembar 2025.

# Sadržaj

<b>1</b>	<b>Uvod</b>	<b>5</b>
1.1	Predmet rada . . . . .	5
1.2	Motivacija za rad . . . . .	5
<b>2</b>	<b>Arhitektura sistema</b>	<b>7</b>
2.1	Nadodabiranje, frakciono kašnjenje i $\Delta/\Sigma$ modulator . . . . .	8
2.1.1	Nadodabiranje interpolatorom . . . . .	8
2.1.2	Necelobrojno kašnjenje . . . . .	10
2.1.3	Delta-Sigma modulacija . . . . .	13
2.2	Paralelno-serijski konvertor . . . . .	16
2.3	Rekonstrukcija kompleksnog signala RFIQ . . . . .	17
<b>3</b>	<b>Rezultati</b>	<b>21</b>
3.1	Metodologija merenja . . . . .	21
3.2	Rezultati simulacija . . . . .	22
<b>4</b>	<b>Zaključak</b>	<b>25</b>

# Spisak slika

2.1	<i>Celokupni tok signala od osnovnog opsega učestanosti <math>f_{s1}</math> pa do RF opsega učestanosti <math>f_{s4}</math>.</i>	7
2.2	<i>Blok dijagram višestepenog interpolatora, <math>OSR = 8</math>.</i>	8
2.3	<i>Polifazna struktura HB filtra. Slika je preuzeta iz [2].</i>	10
2.4	<i>Transponovana realizacija FIR filtra.</i>	10
2.5	<i>Karakteristike filtera za necelobrojno kašnjenje pri različitim vrednostima parametra <math>\delta</math>. (a) Amplitudski odziv, (b) fazni odziv, (c) fazni pomak (faza nakon uklanjanja linearnog kašnjenja).</i>	11
2.6	<i>Primer RAG/MCM realizacije za koeficijente <math>[0.001953125, 1, -0.001953125]</math> (16-bitna kvantizacija), što odgovara parametru <math>\delta = 1/(8 \cdot 32)</math>. Dijagram je generisan pomoću alata SPIRAL MCM Generator [7].</i>	12
2.7	<i>Primer hardverske realizacije delta-sigma petlje. Slika preuzeta iz [3].</i>	13
2.8	<i>Prenosne funkcije <math>NTF(z)</math> i <math>STF(z)</math> u razmatranoj petlji. Slika preuzeta iz [3].</i>	14
2.9	<i>a) LUT dužine 32 bita za mid-tread kvantizaciju (opseg <math>[-8, 8]</math>). b) LUT dužine 19 bita za mid-rise kvantizaciju (opseg <math>[-7.5, 7.5]</math>). Tabele preuzete iz [10].</i>	16
2.10	<i>Kolo za rekonstrukciju kompleksnih signala i realizacija paralelno-serijskim konvertorom kolom zadržke nultog reda. Slika preuzeta iz [2].</i>	18
2.11	<i>Impulsni odziv kola za rekonstrukciju kompleksnih signala. Slika preuzeta iz [2].</i>	18
2.12	<i>Frekvencijska karakteristika kola za rekonstrukciju kompleksnog signala. Slika preuzeta iz [2].</i>	19
2.13	<i>Vrednost IR u dB za IQ korekciju i bez korekcije faze. Na učestanosti <math>f = f_s</math>, IR teži beskonačnosti u oba slučaja.</i>	20
3.1	<i>Spektri kompleksnog signala (LUT širine 32 bita, predstave na 16 bita, <math>F = 0.267</math>): (a) posle podsistema I, (b) posle podsistema II, (c) posle podsistema III (nakon rekonstrukcije).</i>	22

3.2	<i>Spektri kompleksnog signala (LUT širine 19 bita, predstave na 16 bita, <math>F = 0.267</math>): (a) posle podsistema I, (b) posle podsistema II, (c) posle podsistema III (nakon rekonstrukcije).</i>	23
3.3	<i>SFDR rekonstruisanog kompleksnog signala (izlaz podsistema III). Frekvencije na <math>x</math> osi su u osnovnom opsegu učestoaosti. Varijante u legendi: (i) 16-bit predstava + LUT 32 (mid-tread), (ii) 12-bit predstava + LUT 32-bit (mid-tread), (iii) 16-bit predstava + LUT 19-bit (mid-rise).</i>	23

# Lista skraćenica

<b>FPGA</b>	<b>F</b> ield <b>P</b> rogrammable <b>G</b> ate <b>A</b> rray
<b>RTL</b>	<b>R</b> egister <b>T</b> ransfer <b>L</b> evel
<b>ASIC</b>	<b>A</b> pplication- <b>S</b> pecific <b>I</b> ntegrated <b>C</b> ircuit
<b>DAC</b>	<b>D</b> igital-to- <b>A</b> nalog <b>C</b> onverter
<b>SNR</b>	<b>S</b> ignal-to- <b>N</b> oise <b>R</b> atio
<b>OSR</b>	<b>O</b> ver <b>S</b> ampling <b>R</b> atio
$\Delta/\Sigma$	<b>D</b> elta- <b>S</b> igma modulator
<b>FIR</b>	<b>F</b> inite <b>I</b> mpulse <b>R</b> esponse <b>F</b> ilter
<b>IIR</b>	<b>I</b> nfinite <b>I</b> mpulse <b>R</b> esponse <b>F</b> ilter
<b>HB</b>	<b>H</b> alf <b>B</b> and <b>F</b> IR filter
<b>RAG</b>	<b>R</b> educed <b>A</b> dder <b>G</b> raph
<b>MCM</b>	<b>M</b> ultiple <b>C</b> onstant <b>M</b> ultiplication
<b>STF</b>	<b>S</b> ignal <b>T</b> ransfer <b>F</b> unction
<b>NTF</b>	<b>N</b> oise <b>T</b> ransfer <b>F</b> unction
<b>IBN</b>	<b>I</b> n- <b>B</b> and <b>N</b> oise
<b>LUT</b>	<b>L</b> ook- <b>U</b> p <b>T</b> able
<b>IR</b>	<b>I</b> mage <b>R</b> ejection

# Glava 1

## Uvod

### 1.1 Predmet rada

U radu će biti izloženi koncepti potpuno digitalnog predajnika koji je pogodan za implementaciju u FPGA. Razmatraće se arhitektura digitalnog predajnika zasnovana na interpolaciji i delta-sigma ( $\Delta/\Sigma$ ) modulaciji koja uobličava kvatizacioni šum i smanjuje potrebnu širinu digitalne reči uz očuvanje dinamičkog opsega. Prikazaće se tehnika smanjivanja širine digitalne reči na jedan bit u otvorenoj sprezi upotrebom posebno konstruisanih nizova, koja ujedno i serializuje izlazne podatke. Na kraju će se razmatrati direktna rekonstrukcija i modulacija kompleksnog signala u osnovnom opsegu učestanosti upotrebom jednobitnog izlaza, i digitalna korekcija potiskivanja simetričnog opsega.

### 1.2 Motivacija za rad

Klasični RF predajnici oslanjaju se na analogne I/Q lance i miksera koji zahtevaju precizno uparivanje faze i pojačanja. Najmanja odstupanja dovode do degradacije potiskivanja simetričnog opsega i pogoršanja spektralnog kvaliteta. Ovi problemi, prisutni u svakoj implementaciji zasnovanoj na analognim komponentama, motivisali su istraživanje digitalnih rešenja.

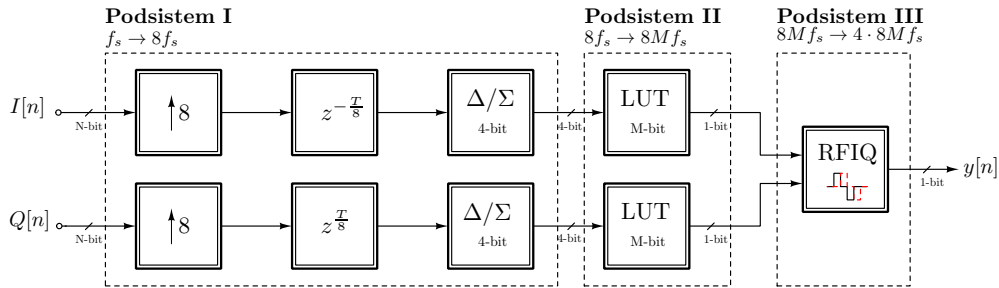
Potpuno digitalna arhitektura uklanja ograničenja uzrokovana tolerancijama i driftom komponenti, zato što se faza i pojačanje zadaju digitalno i time se eliminišu problemi neuparenosti I/Q grana karakteristični za analogne lance. Dodatna prednost je to što se izlazni signal formira kao 1-bitni signal, pa nema potrebe za višebitnim DAC — dovoljan je brzi komparator i jednostavan rekonstrukcioni filter. Time se značajno pojednostavljuje hardverska realizacija.

Ovakav pristup otvara mogućnost prenosivosti RTL jezgra između FPGA i ASIC implementacija, kao i bržeg razvoja kroz simulacije i verifikaciju u digitalnom okruženju. Motivaciju za ovaj rad dodatno je učvrstilo postojanje ranijih istraživanja koja potvrđuju izvodljivost digitalnih predajnika, poput rada [4], gde su i predajnik i prijemnik realizovani u potpunosti u digitalnom domenu. U ovom radu ta ideja se dalje razvija kroz arhitekturu zasnovanu na serializatoru u otvorenoj sprezi iza višebitne  $\Delta/\Sigma$  modulacije, čime se razdvajaju zahtevi stabilnosti modulatora i izbor serijskih kodova.

## Glava 2

### Arhitektura sistema

Tok obrade deli se na četiri radna domena odabiranja,  $f_{s1} < f_{s2} < f_{s3} < f_{s4}$ . U nastavku se razmatraju tri podsistema u kojima se odvijaju ključne transformacije, dok se domen  $f_{s1}$  odnosi na ulazni signal u osnovnom opsegu učestanosti, spolja zadat i arhitekturno nezavisan od predajnika.



Slika 2.1: Celokupni tok signala od osnovnog opsega učestanosti  $f_{s1}$  pa do RF opsega učestanosti  $f_{s4}$ .

Podela arhitekture na podsisteme (slika 2.1):

- **Podsystem I** - nadodabiranje (interpolacija), necelobrojno kašnjenje i  $\Delta/\Sigma$  modulacija (videti poglavlje §2.1). U ovoj etapi se vrši interpolacija signala [2], necelobrojno kašnjenje radi preciznog faznog poravnanja I i Q grane [9] i delta-sigma modulacija radi smanjenja širine digitalne reči na 4 bita i očuvanja dinamičkog opsega signala [3].
- **Podsystem II** - serializacija u otvorenoj sprezi (videti poglavlje §2.2). U ovoj etapi se vrši smanjenje širine digitalne reči na 1 bit korišćenjem sistema u otvorenoj sprezi (LUT tabele [10]), čime se signal translira iz  $f_{s2}$  domena u  $f_{s3} = Mf_{s2}$  domen, gde je  $M$  dužina LUT sekvence u bitima.



- **Podsistem III** - rekonstrukcija kompleksnog signala (videti poglavlje §2.3). Ovo je poslednja etapa predajnog lanca. U ovoj etapi se vrši rekonstrukcija signala čime se kompleksni signal translira u  $f_{s3}$  opseg [2]. Da bi se ovo postiglo, ova etapa mora raditi na 4 puta većoj učestanosti  $f_{s4} = 4 \times f_{s3}$ .

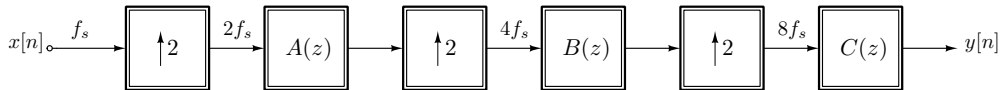
## 2.1 Nadodabiranje, frakciono kašnjenje i $\Delta/\Sigma$ modulator

Cilj prvog podsistema (slika 2.1) jeste redukcija digitalne širine reči uz istovremeno oblikovanje kvantizacionog šuma i očuvanje dinamičkog opsega. Glavni element podsistema je delta-sigma modulator u povratnoj sprezi koji na izlazu daje signal širine 4 bita. Radi povećanja SNR-a, pre modulacije se vrši interpolacija koja podiže učestanost signala OSR puta. U ovoj etapi se vrši i necelobrojno kašnjenje I i Q grane radi poravnanja faze u etapi kompleksne rekonstrukcije (više o tome u poglavlju §2.3).

### 2.1.1 Nadodabiranje interpolatorom

Cilj interpolatora je da poveća učestanost odabiranja signala, kako bi dao dovoljno prostora delta-sigma modulatoru da sačuva spektar signala i uobliči kvantizacioni šum. Što je OSR veći, to je modulatoru lakše da uobliči šum i sačuva spektar signala, ali je mana potreba za bržim hardverom.

$$f_{s2} = \text{OSR} \cdot f_{s1}. \quad (2.1)$$



Slika 2.2: Blok dijagram višestepenog interpolatora,  $\text{OSR} = 8$ .

Na slici 2.2 je prikazana implementacija interpolatora kao višesepena interpolacija gde svaki stepen povećava učestanost odabiranja dva puta. Ova tehnika ima dve prednosti:

1. Širina ekvivalentnog FIR filtra za  $\text{OSR} = 8$  je manja [2], što zapravo znači manje računskih operacija.
2. Ovakva arhitektura omogućuje korišćenje poluopsežnih filtara [2], što dodatno smanjuje broj računskih operacija.

Prednost poluopsežnih filtara (HB) jeste u tome što je svaki parni odbirak impulsnog odziva filtra nula, sem centralnog odbirka, jednačina (2.2). Time je polifazna struktura svedena na jedan FIR filter i jedan pomerački registar, slika 2.3. Ovo praktično znači da je broj operacija prepolovljen za svaku sekciju.

$$h[2n] = \begin{cases} 0 & , \quad n \neq 0 \\ h[0] = \frac{1}{2} & , \quad n = 0 \end{cases} \quad (2.2)$$

U Tabeli 2.1 dati su parametri half-band filtara po etapama uz specifikacije slabljenja u nepropusnom opsegu  $A_s = 100$  dB i talasanja u propusnom opsegu  $\delta_p = \delta_s$ . Iz tabele se vidi da su  $F_{pass}$  i  $F_{stop}$  centrirani oko  $F = 0.25$  što je potreban uslov HB filtra, pored neparnog broja koeficijenata. Filtri su realizovani Remezovim algoritmom [5]. Treba napomenuti da poslednja kolona u tabeli 2.1 daje ukupan broj koeficijenata filtara zajedno sa nultim koeficijentima.

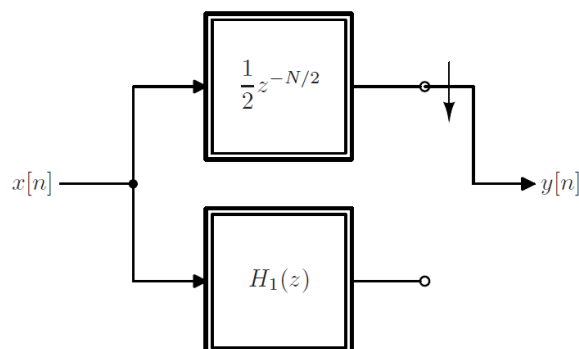
Tabela 2.1: Parametri FIR filtara u svakoj sekciji za  $A_s = 100$  dB

	$F_{pass}$	$F_{stop}$	$\Delta F$	$N$
$A(z)$	0.2125	0.2875	0.075	83
$B(z)$	0.10625	0.39375	0.2875	19
$C(z)$	0.053125	0.446875	0.3938	11

Jednačina 2.3 daje opšti oblik polifazne dekompozicije FIR filtra  $H(z)$ . Kako je svaki parni odbirak impulsnog odziva HB filtra nula, sem centralnog, polifazna dekompozicija HB filtra se svodi na pomerački registar  $H_0 = \frac{1}{2} z^{-N/2}$  i FIR filter  $H_1(z) = \sum_{i=0}^{N/2} h[2i+1] z^{-i}$  (slika 2.3). Implementacija pomeračkog registra i množenja sa  $1/2$  je trivijalna i jeftina u smislu hardverskih resursa.

$$\begin{aligned} H_0(z) &= \sum_{i=0}^{N/2} h[2i] z^{-i} \\ H_1(z) &= \sum_{i=0}^{N/2} h[2i+1] z^{-i} \end{aligned} \quad (2.3)$$

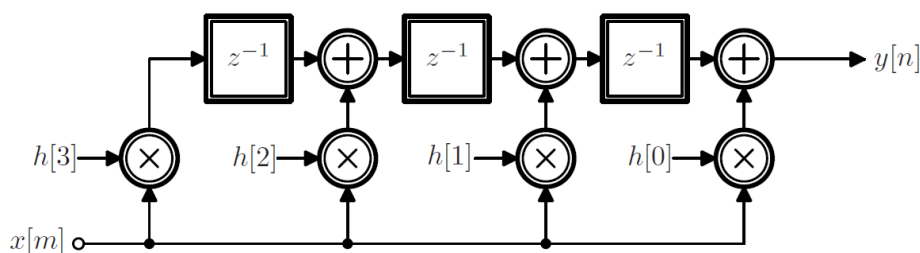
Najjeftiniju i potencijalno najbržu implementaciju FIR filtra ( $H_1(z)$  sa slike 2.3) bi dala transponovana realizacija sa slike 2.4. Razlog tome je korišćenje RAG algoritma [6], s obzirom da su koeficijenti filtra konstantni, tj. ne menjaju se u vremenu. To znači da se svako množenje konstantom može realizovati preko operacija pomeranja, sabiranja i invertovanja bita kao na primer jednačina (2.4).



Slika 2.3: Polifazna struktura HB filtra. Slika je preuzeta iz [2]

Ovakva implementacija FIR filtra daje mogućnost za dva unapređenja performansi. Prvo unapređenje se ogleda u značajno manjem broju operacija množenja. Množenje je zamenjeno operacijama pomeranja i sabiranja/oduzimanja i međurezultati jedne operacije se mogu koristiti za dobijanje drugih. Drugo unapređenje se ogleda u razbijanju lanca pomerača, tj. sabiranja/oduzimanja, registrima, radi povećanja radne učestanosti (pipeline). Mana transponovane realizacije FIR filtra je povećanje kvantizacionog šuma [1].

$$x \times 17 = x \times 16 + x = (x \ll 4) + x \quad (2.4)$$

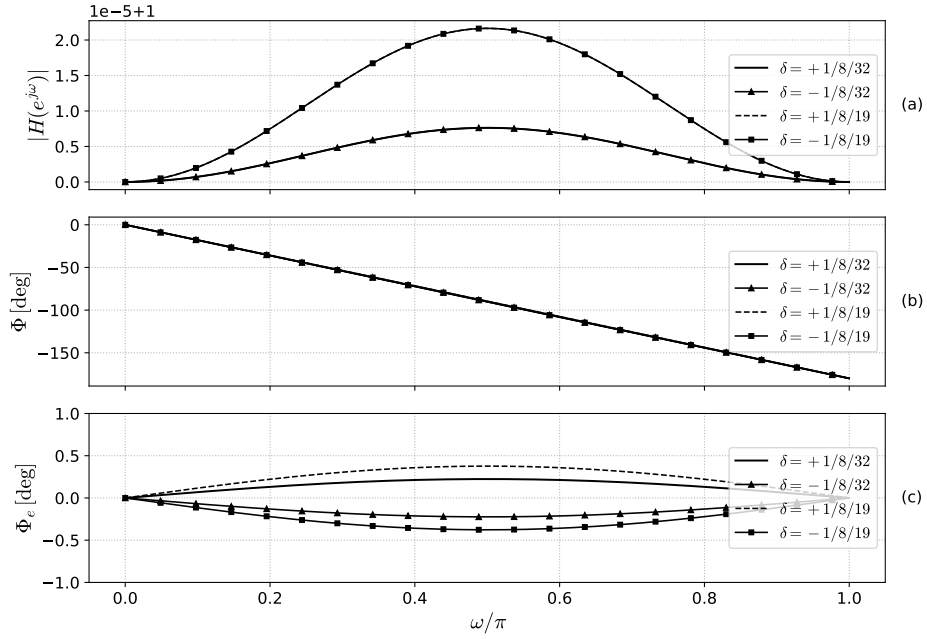


Slika 2.4: Transponovana realizacija FIR filtra.

### 2.1.2 Necelobrojno kašnjenje

U ovom odeljku razmatra se isključivo *realizacija* necelobrojnog kašnjenja na I i Q granama. Funkcionalni razlog uvođenja kašnjenja (kompenzacija fazne razlike uslovljene kompleksnom rekonstrukcijom) biće obrazložen u odeljku §2.3.

Necelobrojno kašnjenje se može implementirati na više načina. Jedan pristup je kašnjenjem za deo periode odabiranja [2]. Ovaj metod koristi jednu polifaznu strukturu FIR filtra. Iako ovaj postupak daje malo odstupanje faze od frekvencije signala, problem je što za male vrednosti kašnjenja (npr.  $\delta = \frac{1}{8.32}$  ili  $\delta = \frac{1}{8.19}$ ), zahtevi za red FIR filtra naglo rastu, što ih čini hardverski neisplativim u posmatranoj arhitekturi. Postoje i tehnike kao što su Farrow struktura [12], Thiranovi all-pass filteri [13] i obrada u frekvencijskom domenu putem FFT-a [14], ali one nisu razmatrane u ovom radu.



Slika 2.5: Karakteristike filtera za necelobrojno kašnjenje pri različitim vrednostima parametra  $\delta$ . (a) Amplitudski odziv, (b) fazni odziv, (c) fazni pomak (faza nakon uklanjanja linearnog kašnjenja).

Implementirana tehnika za necelobrojno kašnjenje je Tejlorova aproksimacija prvog reda.

$$Y(nT + \delta T) \approx Y(nT) + \frac{dY}{dt} \delta T. \quad (2.5)$$

Izvod  $dy/dt$  se može aproksimirati centralnom razlikom

$$\left. \frac{dy}{dt} \right|_{t=nT} = \frac{y((n+1)T) - y((n-1)T))}{2T} \quad (2.6)$$

Odakle sledi prenosna funkcija

$$H(z) = 1 + \frac{\delta}{2} (z^1 - z^{-1}) \quad (2.7)$$

gde je  $\delta$  necelobrojno kašnjenje  $0 < \delta < 1$ . Frekvencijski odziv se može dobiti zamenom  $z \rightarrow e^{j2\pi F}$ ,  $F = f/f_s$ :

$$H(e^{j2\pi F}) = 1 + j\delta (\sin(2\pi f/f_s)), \quad (2.8)$$

iz kog se dobijaju amplitudska i fazna karakteristika kola za necelobrojno kašnjenje:

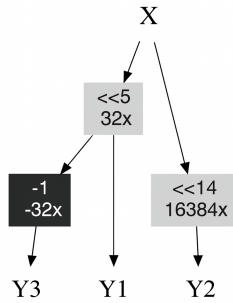
$$\begin{aligned} |H(e^{j2\pi F})| &= \sqrt{1 + \delta^2 \sin^2(2\pi f/f_s)}, \\ \angle H(e^{j2\pi F}) &= \arctan(\delta \sin(2\pi f/f_s)). \end{aligned} \quad (2.9)$$

Na slici 2.5 prikazani su amplitudski i fazni odzivi dobijeni iz (2.9), za dve simetrične vrednosti parametra,  $\delta = \pm \frac{1}{8.15}$  i  $\delta = \pm \frac{1}{8.32}$ . Izbor ovih vrednosti biće obrazložen u odeljku §2.3.

$$\begin{aligned} H_I(e^{j2\pi F}) &= 1 - j\delta \sin(2\pi f/f_s), \\ H_Q(e^{j2\pi F}) &= 1 + j\delta \sin(2\pi f/f_s) \end{aligned} \quad (2.10)$$

$$|H_I(e^{j2\pi F})| = |H_Q(e^{j2\pi F})| = \sqrt{1 + \delta^2 \sin^2(2\pi f/f_s)} \quad (2.11)$$

U realizaciji vremenskog pomeranja znak parametra  $\delta$  bira se suprotno za I i Q granu: za Q granu se primenjuje  $+\delta$  (pomeranje unapred), a za I granu  $-\delta$  (pomeranje unazad). Time se postiže da je ekvivalentni pomeraj Q grane za  $2\delta$  odbiraka unapred u odnosu na I granu. Znak parametra  $\delta$  ne utiče na amplitudsku karakteristiku (pogledati sliku 2.5), time se postiže jednako pojačanja I i Q grane (2.10) i (2.11).



Slika 2.6: *Primer RAG/MCM realizacije za koeficijente  $[0.001953125, 1, -0.001953125]$  (16-bitna kvantizacija), što odgovara parametru  $\delta = 1/(8 \cdot 32)$ . Dijagram je generisan pomoću alata SPIRAL MCM Generator [7].*

Prenosna funkcija (2.7) nije kauzalna zbog prisustva člana  $z^1$ . Kauzalnost se obezbeđuje uvođenjem jediničnog kašnjenja, tj. množenjem sa  $z^{-1}$ . Odatle sledi da je sistem zapravo FIR filter sa koeficijentima:

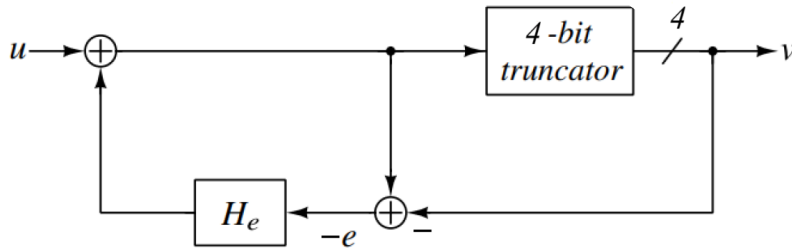
$$h = \left[ \frac{\delta}{2}, 1, -\frac{\delta}{2} \right]. \quad (2.12)$$

Zbog ove činjenice, kolo za necelobrojno kašnjenje se može implementirati kao sistem sa slike 2.4. S obzirom da su koeficijenti (2.12) konstantni u vremenu, množenje signala koeficijentima, u strukturi sa slike 2.4, se može izvršiti korišćenjem RAG algoritma. Slika 2.6 daje primer algoritma za vrednost parametra  $\delta = 1/(8 \cdot 32)$  i predstavom na 16 bita.

Iako se preciznija aproksimacija prvog izvoda (2.6) može postići korišćenjem većeg broja odbiraka (npr. 5, 7 ili 9), analiza u odeljku §2.3 i rezultati u odeljku 3 pokazuju da je centralna razlika (2.6) u datoj arhitekturi potpuno adekvatna.

### 2.1.3 Delta-Sigma modulacija

Cilj delta-sigma modulatora je redukcija digitalne širine reči uz kontrolisano oblikovanje kvantizacionog šuma. Oblikovanje kvantizacionog šuma je direktna posledica dodavanja redukcije povećanjem učestanosti odabiranja, interpolatorom iz odeljka §2.1.1.



Slika 2.7: *Primer hardverske realizacije delta-sigma petlje. Slika preuzeta iz [3].*

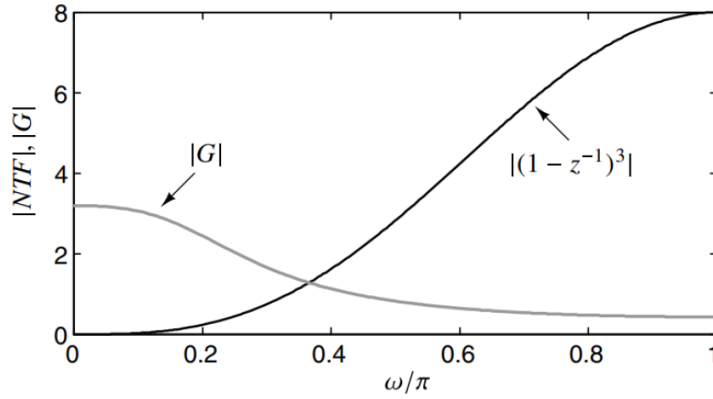
U linearnom modelu kvantizator se predstavlja kao aditivni šum  $e[n]$ , pa za  $X(z)$  i  $Y(z)$  važi

$$Y(z) = \text{STF}(z) X(z) + \text{NTF}(z) E(z), \quad (2.13)$$

pri čemu je  $\text{STF}(z)$  prenosna funkcija signala, a  $\text{NTF}(z)$  prenosna funkcija šuma. Za razmatranu petlju sa slike 2.7, usvaja se

$$\begin{aligned} \text{STF}(z) = G(z) &= \frac{K}{D(z)}, \\ \text{NTF}(z) &= \frac{(1 - z^{-1})^5}{D(z)}, \end{aligned} \quad D(z) = \prod_k (1 - p_k z^{-1}), \quad (2.14)$$

gde se polovi  $p_k$  biraju tako da obezbede stabilnost i ciljnu selektivnost u propusnom opsegu [3]. Kako prikazuje slika 2.8,  $\text{NTF}(z)$  potiskuje kvantizacioni šum u području niskih učestanosti (pojas interesa), dok ga pojačava van pojasa, istovremeno,  $\text{STF}(z)$  se projektuje da u propusniku bude približno ravna (bliska jedinici), uz ograničavanje pojačanja na višim učestanostima radi dinamičke stabilnosti petlje [3].



Slika 2.8: *Prenosne funkcije  $\text{NTF}(z)$  i  $\text{STF}(z)$  u razmatranoj petlji. Slika preuzeta iz [3].*

Hardverska realizacija povratne grane implementirana je kao zbir tri bloka: jedan prvog reda i dva bikvadratna (drugog reda), čime se dobija ukupni red pet, uz smanjeno efektivno kašnjenje u povratnoj putanji. Odgovarajuće prenosne funkcije su:

$$\begin{aligned} H_1(z) &= \frac{7.3765809}{1 - 0.3466036 z^{-1}}, \\ H_2(z) &= \frac{0.424071040 - 2.782608716 z^{-1}}{1 - 0.66591402 z^{-1} + 0.16260264 z^{-2}}, \\ H_3(z) &= \frac{-4.606822182 + 0.023331537 z^{-1}}{1 - 0.62380242 z^{-1} + 0.4509869 z^{-2}}. \end{aligned} \quad (2.15)$$

Detaljnije izvođenje i izbor koeficijenata ovih blokova, kao i razlozi za usvojenu topologiju, dati su u [8].

Neka je ulazni signal sinus amplitude  $A$  (snaga signala  $P_s = A^2/2$ ), a uniformni kvantizator ima korak  $\Delta$ . Za  $\text{NTF}(z) = (1 - z^{-1})^L$  i faktor nadodabiranja OSR, in-band snaga kvantizacionog šuma se aproksimira:

$$P_{n,\text{in}} \approx \frac{\Delta^2}{12\pi(2L+1)} \left( \frac{\pi}{\text{OSR}} \right)^{2L+1}. \quad (2.16)$$

Odatle IBN (*in-band noise*) glasi

$$\text{IBN} = \frac{P_s}{P_{n,\text{in}}} = 6(2L+1) \left( \frac{A}{\Delta} \right)^2 \left( \frac{\text{OSR}}{\pi} \right)^{2L+1}, \quad (2.17)$$

$$\text{IBN}_{\text{dB}} = 10 \log_{10} \text{SNR}$$

Iz (2.17) sledi kako IBN zavisi od tri ključna parametra: OSR, reda IIR filtra  $L$  i koraka kvantizacije  $\Delta$  (tj. broja bita kvantizatora), kao i od amplitude pobude  $A$ .

- **Udvostručenje nadodabiranja ( $\text{OSR} \rightarrow 2 \text{OSR}$ ).**

$$\Delta \text{IBN}_{\text{dB}} = (2L+1) 10 \log_{10} 2 \approx (6L+3) \text{ dB}.$$

Primer: za  $L = 5$  dobijamo  $\approx 33 \text{ dB}$  povećanja.

- **Dodavanje jednog bita kvantizatora ( $\Delta \rightarrow \Delta/2$ ).**

$$\Delta \text{IBN}_{\text{dB}} = 20 \log_{10} \left( \frac{1}{1/2} \right) = 20 \log_{10} 2 \approx 6.02 \text{ dB}.$$

(Ovo važi uz isto  $A$ , isti  $L$  i isti OSR.)

- **Povećanje amplitude pobude ( $A \rightarrow kA$ ).**

$$\Delta \text{IBN}_{\text{dB}} = 20 \log_{10} k.$$

Međutim,  $A$  je ograničeno *dinamičkim opsegom* petlje (marginom do zasićenja kvantizatora i internih čvorova). Preveliko  $A$  povećava rizik preopterećenja i gubitka stabilnosti.

- **Povećanje reda IIR filtra  $L$ .** Povećava “nagib” u korist IBN-a pri rastu OSR (vidi  $(2L+1)$  u (2.17)), ali podiže kompleksnost i može pojačati vršne vrednosti NTF van pojasa (*out-of-band gain*), što smanjuje stabilnost—zahteva pažljiv raspored polova/nula i ograničenje pojačanja petlje [3].

U nastavku (odjeljak §3) numerički će biti prikazan (2.17) za razmatrani modulator ( $L = 5$ ,  $\text{OSR} = 8$ ) i izabranu normalizaciju  $\Delta$ , te uporediti sa rezultatima simulacije.



## 2.2 Paralelno-serijski konvertor

Ova etapa služi da serializuje ulazni signal u sistemu sa otvorenom spre-gom. Višebitni podaci se pretvaraju u jednobitnu sekvencu korišćenjem pre-definisanih LUT tabela u memoriji. Tabela ima  $2^b$  vrsta (po jednu za svaku vrednost ulaznog koda), dok svaka vrsta sadrži niz dužine  $M$  bitova. Postoje dve velike prednosti ovakve realizacije:

1. Relaksacija zahteva delta-sigma modulatora.
2. Sistem u otvorenoj sprezi nema problem stabilnosti.

Pri radu,  $b$ –bitni uzorak adresira odgovarajuću vrstu LUT tabele, a iz-lazni jednobitni kod se iznosi serijski učestanošću

$$f_{s3} = M f_{s2}. \quad (2.18)$$

Hardver je jednostavan: višebitni ulaz predstavlja adresu, dok niz na izlazu generiše brži takt. Ključni izazov nije u logici već u odabiru serijskih kodova tako da serializovan signal verno reprezentuje ulazni uzorak uz minimalnu spektralnu distorziju.

a)		b)	
Level	Output of look-up table	Level	Output of look-up table
8	11111111111111111111111111111111	7.5	111101111111111111111111
7	11111101111111111111111111111111	6.5	1101111111101111111011
6	11101111111110111111111011111111	5.5	1110011111111111100111
5	11101111001111111111111001111011	4.5	110101111101111101011
4	101111100111111011011111001111101	3.5	101101111010111101101
3	111100001110111111111011100001111	2.5	10110011101110011101
2	10101101101101101100110110110101	1.5	1010101011101010101
1	111000010100111111111001010000111	0.5	01011110000011111010
0	01101001100101100110100110010110	0.5	1010000111110000101
-1	00011110101100000000110101111000	-1.5	0101010100010101010
-2	01010010010010011001001001001010	-2.5	0100110001000110010
-3	00001111000100000000100011110000	-3.5	0100100010100010010
-4	01000001100000100100000110000010	-4.5	0010100001000010100
-5	00010000110000000000001100001000	-5.5	0001100000000011000
-6	00010000000010000001000000001000	-6.5	0010000001000000100
-7	0000001000000000000000001000000	-7.5	0000100000000010000
-8	0000000000000000000000000000000		

Slika 2.9: a) LUT dužine 32 bita za mid-tread kvantizaciju (opseg  $[-8, 8]$ ). b) LUT dužine 19 bita za mid-rise kvantizaciju (opseg  $[-7.5, 7.5]$ ). Tabele preuzete iz [10].

Uslovi koji garantuju minimalnu distorziju serializovanog signala su sle-deći [10]:

1. Srednja vrednost svake sekvence mora biti jednaka ulaznom kodu.
2. Amplitudska karakteristika u pojasu od interesa (in-band) svake sekvence treba biti jednaka.
3. Fazna karakteristika u pojasu od interesa (in-band) svake sekvence treba biti jednaka.

Uslovi 1. i 2. su lako ispunjivi. Kodovi trebaju biti parni i simetrični oko centralnog odbirka i srednja vrednost sekvence treba biti jednaka ulaznom kodu, gde se 0 koduje kao -1. Uslov 3. je teško zadovoljiti zbog konačnog stepena slobode kodova.

Za potrebe ovog rada, razmatrana su dva različita LUT-a, oba preuzeta iz [10]. Kao što je prikazano na slici 2.9a, prvi LUT je dobijen računarskom pretragom (optimizacijom) koja bira 16-bitne sekvence sa *minimalnim odstupanjem u audio opsegu*. Prema [10], ovako konstruisani kodovi postižu SNR *unutar približno 3 dB* u odnosu na referentni 16-bitni sistem, što ukazuje na vrlo mala dodatna izobličenja u opsegu od interesa.

Slika 2.9b prikazuje LUT sa manjom širinom kodova, 19 bita. Prednost ovog LUT-a je u manjoj izlaznoj učestanosti  $19\times$  umesto  $32\times$ , ali je zato SNR lošiji za oko 7dB u odnosu na LUT iz 2.9a.

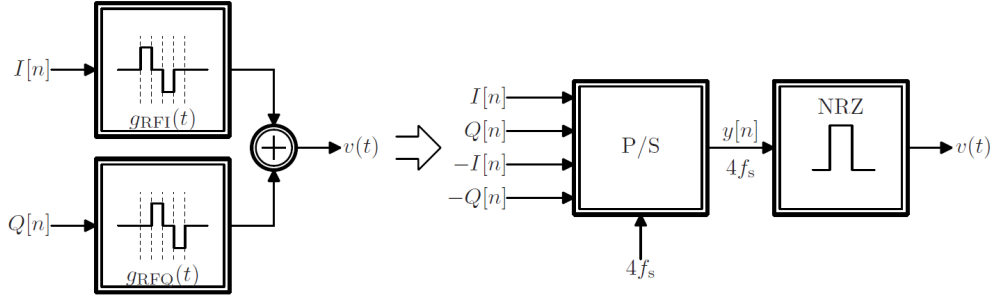
## 2.3 Rekonstrukcija kompleksnog signala RFIQ

Ovo je poslednja etapa u signalnom lancu predajnika i služi da centriraju spektar kompleksnog signala  $x[n] = I[n] + jQ[n]$  oko učestanosti  $f_s = f_{s3}$ . Direktna rekonstrukcija kompleksnog signala se principski može izvršiti RFIQ kolom sa slike 2.10. Odziv kola za rekonstrukciju realnog i imaginarnog dela signala je:

$$\begin{aligned} g_{\text{RFI}} &= h(t) - h(t - T/4) - h(t - T/2) + h(t + 3T/4), \\ g_{\text{RFQ}} &= g_{\text{RFI}}(t - T/4). \end{aligned} \quad (2.19)$$

Ekvivalentno kolo za rekonstrukciju se može realizovati paralelno-serijskim konvertorom (slika 2.10) koji radi na  $4\times$  većoj učestanosti ( $f_{s4} = 4f_{s3}$ ) i kolom zadržke nultog reda [2]. Ovo omogućava da se čitavo kolo za rekonstrukciju kompleksnih signala implementira u digitalnom domenu.

Vremenski odziv kola za rekonstrukciju realnog i imaginarnog dela kompleksnog signala RFIQ je prikazan na slici 2.10. Frekvencijska karakteristika

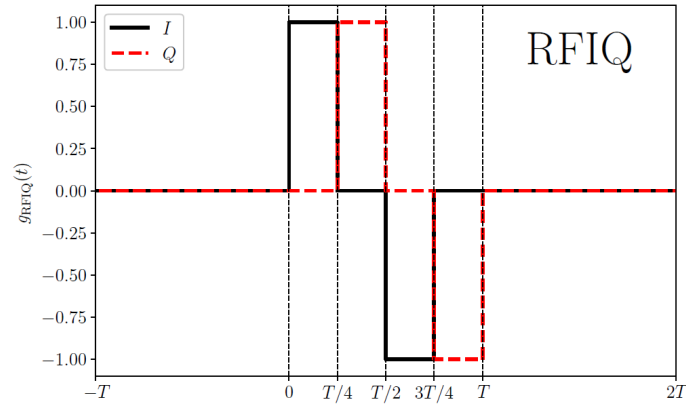


Slika 2.10: Kolo za rekonstrukciju kompleksnih signala i realizacija paralelno-serijskim konvertorom kolom zadržke nultog reda. Slika preuzeta iz [2].

I i Q grane RFIQ kola se može odrediti Laplasovom transformacijom izraza (2.19):

$$\begin{aligned} G_{\text{RFI}}(jf) &= \frac{j}{2} e^{-j3\pi fT/4} \sin\left(\frac{\pi fT}{2}\right) \text{sinc}\left(\frac{fT}{4}\right), \\ G_{\text{RFQ}}(jf) &= \frac{j}{2} e^{-j5\pi fT/4} \sin\left(\frac{\pi fT}{2}\right) \text{sinc}\left(\frac{fT}{4}\right). \end{aligned} \quad (2.20)$$

Slika 2.12 prikazuje spektar rekonstruisanog kompleksnog signala. Vidi se da je spektar centriran oko učestanosti  $f = f_s$  i da je invertovan.



Slika 2.11: Impulsni odziv kola za rekonstrukciju kompleksnih signala. Slika preuzeta iz [2].

Izraz (2.20) nam daje frekvencijski zavisani fazni pomeraj između I i Q

grane:

$$\phi = \angle G_{\text{RFI}}(jf) - \angle G_{\text{RFQ}}(jf) = \angle e^{j\pi fT/2} = \frac{\pi}{2} \frac{f}{f_s}, \quad (2.21)$$

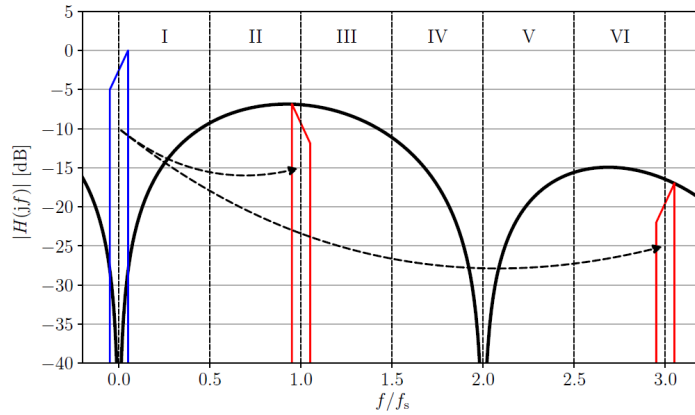
koji iznosi  $\pi/2$  samo za  $f = f_s$ . Odstupanje fazne razlike  $\phi$  od  $\pi/2$  rezultuje frekvencijski zavisnim potiskivanjem simetričnog opsega [2]:

$$IR = 10 \log_{10} \frac{1 + 2\Delta \cos \theta + \Delta^2}{1 - 2\Delta \cos \theta + \Delta^2} \quad (2.22)$$

gde je  $\Delta$  razlika u amplitudi I i Q grane, a  $\theta$  odstupanje od  $\pi/2$  fazne razlike. Za  $\Delta = 1$  i  $\theta = \pi/2 - \phi$  dobija se:

$$IR = 10 \log_{10} \tan^2 \left( \frac{\pi}{4} \frac{f + f_s}{f_s} \right). \quad (2.23)$$

Posledica odstupanja fazne razlike (2.21) od  $\pi/2$  je konačno potiskivanje simetričnog opsega  $IR$ , koje je manje od 40dB za učestanosti van opsega  $(1 \pm 0.013)f_s$ , i manje od 30dB za učestanosti van opsega  $(1 \pm 0.04)f_s$ . Preklapanje simetričnog opsega sa signalom ograničava SNR na simetričnom opsegu i potrebno je razmotriti tehnike za poboljšanje  $IR$ .



Slika 2.12: Frekvencijska karakteristika kola za rekonstrukciju kompleksnog signala. Slika preuzeta iz [2].

Poboljšanje  $IR$  se može postići pomeranjem odbiraka Q grane *unapred* za  $T/4$ . U tom slučaju fazna razlika između I i Q grane

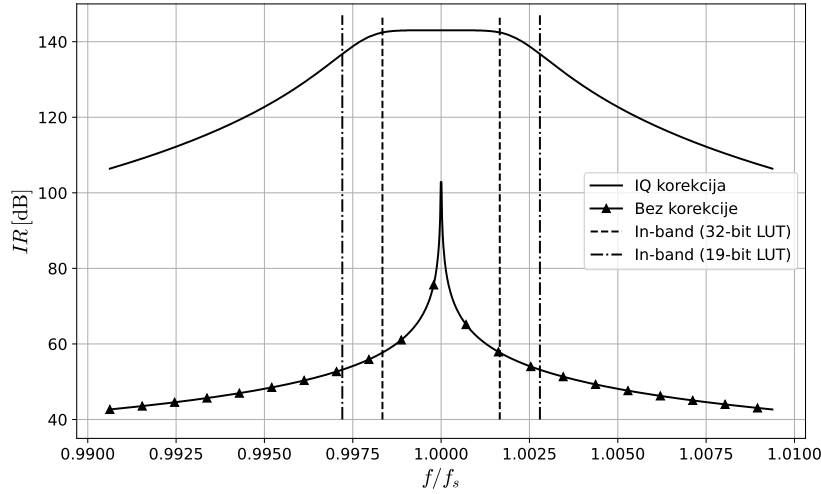
$$\phi = \angle G_{\text{RFI}}(jf) - \angle [e^{j2\pi(f-f_s)T/4} G_{\text{RFQ}}(jf)] = \angle e^{j\pi/2} = \frac{\pi}{2}. \quad (2.24)$$

je tačno  $\pi/2$  na svim učestanostima. Preciznost fazne razlike tačno zavisi od kola za necelobrojno kašnjenje iz poglavlja 2.1.2.

Kao što je spomenuto u poglavlju 2.1.2, fazna razlika od  $T/4$  se može postići pomeranjem I grane unazad za  $T/8$  i Q grane unapred za  $T/8$ . Time se postiže jednako pojačanje obe grane i manje odstupanje fazne razlike:

$$\Delta = 1, \quad \theta = \frac{\pi}{2} - \frac{\pi f}{2 f_s} \cdot \arctan \left( \frac{\sin(2\pi f/f_s)}{4} \right), \quad (2.25)$$

gde je  $f_s = f_{s3}$ . Necelobrojno kašnjenje iz odeljka 2.1.2 se primenjuje na učestanosti odabirnaia  $f_{s2} = f_{s3}/M$ , videti (2.18), gde je  $M = 32$  ili  $M = 19$  u zavisnosti od izabranog LUT-a. Iz toga sledi da je  $\delta$  iz poglavlja 2.1.2  $1/(8 \cdot 32)$  ili  $1/(8 \cdot 19)$ .



Slika 2.13: Vrednost  $IR$  u dB za IQ korekciju i bez korekcije faze. Na učestanosti  $f = f_s$ ,  $IR$  teži beskonačnosti u oba slučaja.

Slika 2.13 pokazuje vrednost  $IR$  (2.22) sa IQ korekcijom (2.25) i bez korekcije (2.21) faze. Zbog interpolacije i serializacije, učestanost odabiranja se povećava, tako da  $f/f_s$  opada i IQ korekcija kolom iz 2.1.2 daje  $IR$  veće od 140dB u pojasu od interesa oko  $f_s$  ukoliko je LUT dužine 32 bita, i veće od 130dB ukoliko je LUT dužine 19 bita.

Implementacija kola za rekonstrukciju kompleksnog signala RFIQ u hardveru je jednostavna. Potreban je hardver koji će raditi na učestanosti  $4f_s$  i redom izbacivati odbirke:

$$\begin{bmatrix} I & Q & \bar{I} & \bar{Q} \end{bmatrix}. \quad (2.26)$$

# Glava 3

## Rezultati

U ovom poglavlju prikazani su *simulacioni* rezultati dobijeni iz HDL modela (VHDL-2008) u alatu ModelSim. Implementacija koristi aritmetiku sa fiksnom tačkom (VHDL paket `ieee.fixed_pkg` [11]). Ovaj rad demonstrira *koncept* i validaciju kroz simulacije. Implementacija na fizičkom FPGA uređaju ostavljena je za budući rad, uz potrebnu optimizaciju koda za ciljnu radnu učestanost (npr. dublji pipeline i prilagođavanje kašnjenja linija).

### 3.1 Metodologija merenja

Svi rezultati su dobijeni simulacijom (VHDL-2008, ModelSim). Analiza je rađena iz FFT spektra uz primenu Hann prozora [1]. Računate su dve metrike: *image rejection* (IR) i *spur-free dynamic range* (SFDR).

Neka je  $A_{\text{main}}$  amplituda glavnog signala u binu  $k_0$ , a  $A_{\text{image}}$  amplituda njegove slike (na simetričnoj strani). Za SFDR, iz pretrage najveće sporedne komponente isključujemo binove u neposrednoj okolini tona, ovde uzimamo  $\mathcal{B} = \{k_0 - 7, \dots, k_0 + 7\}$ .

$$\begin{aligned} \text{IR} &= 20 \log_{10} \left( \frac{A_{\text{main}}}{A_{\text{image}}} \right) \text{ dB}, \\ \text{SFDR} &= 20 \log_{10} \left( \frac{A_{\text{main}}}{\max_{k \notin \mathcal{B}} A[k]} \right) \text{ dBc}. \end{aligned} \tag{3.1}$$

Ulazni signal je kompleksna sinusoida, sa realnim (I) i imaginarnim (Q)

ulazom, na jednoj frekvenciji  $f_0$  iz opsega  $[0, f_{\max}/f_s]$ , gde je  $f_{\max} = 0.425 f_s$ :

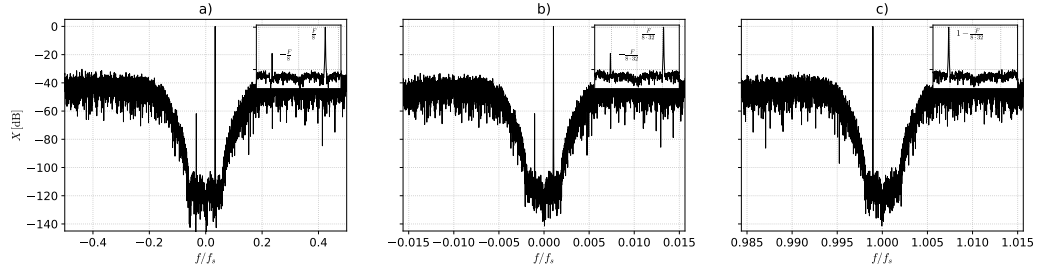
$$\begin{aligned} x_{\text{in}}[n] &= I[n] + j Q[n] \\ &= A e^{j2\pi \frac{f_0}{f_s} n} \\ &= A \cos\left(2\pi \frac{f_0}{f_s} n\right) + j A \sin\left(2\pi \frac{f_0}{f_s} n\right). \end{aligned} \quad (3.2)$$

pri čemu je  $A = 1.0$  i  $f_0 \in [0, 0.425 f_s]$ .

U ovom radu se ne razmatra nijedna konkretna modulacija. Koristi se generički kompleksni signal u osnovnom opsegu učestanosti, a arhitektura je primenljiva na bilo koji format modulacije (npr. BPSK, QPSK, QAM, OFDM).

## 3.2 Rezultati simulacija

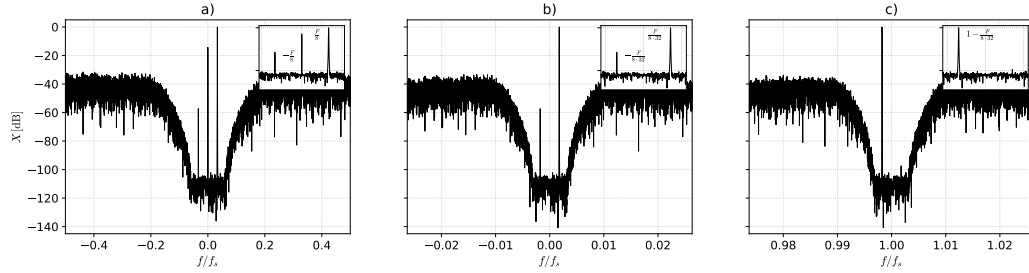
Slike 3.1 i 3.2 prikazuju spektre kompleksnog signala na izlazima podsistema I, II i III. Prva konfiguracija koristi **LUT širine koda 32 bita** uz *mid-tread* kvantizator (slika 3.1), dok druga koristi **LUT širine koda 19 bita** uz *mid-rise* kvantizator (slika 3.2).



Slika 3.1: *Spektre kompleksnog signala (LUT širine 32 bita, predstave na 16 bita,  $F = 0.267$ ): (a) posle podsistema I, (b) posle podsistema II, (c) posle podsistema III (nakon rekonstrukcije).*

(a) Nakon interpolacije  $\times 8$  (OSR= 8) i frakcionog kašnjenja ( $\Delta t = +T/8$  za Q-granu i  $\Delta t = -T/8$  za I-granu), sledi  $\Delta\Sigma$  kvantizacija na 16 bita. Kvantizacioni šum je oblikovan kao što je diskutovano u 2.1, a usled interpolacije spektralne komponente su preslikane ka nižim normalizovanim učestanostima ( $F_{\max} \mapsto F_{\max}/\text{OSR}$ ). Uočljiv je i simetrični pik (image) nastao usled necelobrojnog kašnjenja.

(b) Nakon paralelno-serijskog konvertora izlaz je 1-bitni. Efektivna učestanost odabiranja je:  $\times 32$  za sliku 3.1 (LUT dužine sekvence 32 bita) i  $\times 19$  za sliku 3.2 (LUT dužine sekvence 19 bita). Shodno tome, maksimum osnovnog

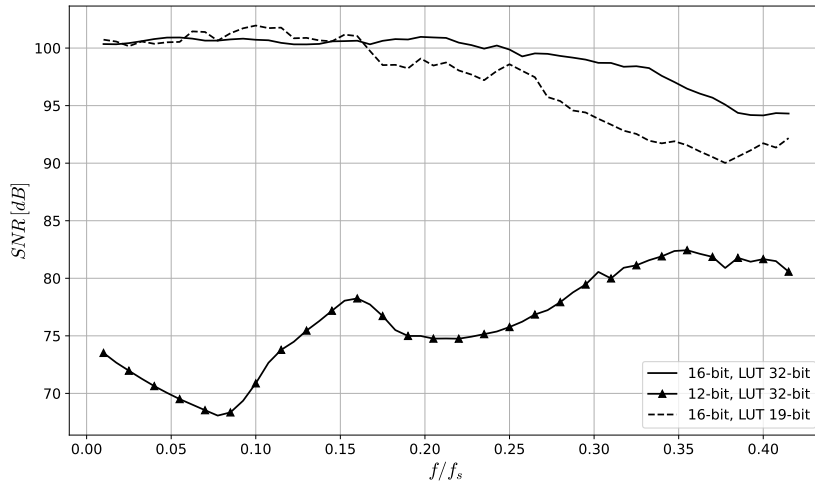


Slika 3.2: *Spektri kompleksnog signala (LUT širine 19 bita, predstave na 16 bita,  $F = 0.267$ ): (a) posle podsistema I, (b) posle podsistema II, (c) posle podsistema III (nakon rekonstrukcije).*

opsega se dodatno preslikava

$$F_{\max}/\text{OSR} \mapsto \begin{cases} F_{\max}/(\text{OSR} \cdot 32), & \text{za sliku 3.1,} \\ F_{\max}/(\text{OSR} \cdot 19), & \text{za sliku 3.2.} \end{cases}$$

Spektralni oblik je uglavnom sačuvan uprkos 1-bitnoj kvantizaciji. Odstupa za maksimalno 3dB kao što je pomenuto u poglavlju §2.2.



Slika 3.3: *SFDR rekonstruisanog kompleksnog signala (izlaz podsistema III). Frekvencije na x osi su u osnovnom opsegu učestotnosti. Varijante u legendi: (i) 16-bit predstava + LUT 32 (mid-tread), (ii) 12-bit predstava + LUT 32-bit (mid-tread), (iii) 16-bit predstava + LUT 19-bit (mid-rise).*

(c) Rekonstruisan kompleksni izlaz (1-bitni): simetrični opseg je praktično kompenzovan, u skladu sa analizom u poglavlju §2.3, što potvrđuje dobro potiskivanje simetričnog opsega celog lanca.



Na slici 3.2(a) uočava se povišena DC komponenta. To je posledica činjenice da je LUT u paralelno–serijskom konvertoru projektovan za *mid-rise* kvantizator, pa je u tom slučaju i  $\Delta\Sigma$  kvantizator efektivno *mid-rise*, što uvodi DC pomeraaj.

Slika 3.3 prikazuje SFDR (3.1) za tri varijante sistema:

- (i) **Predstava na 16 bita + LUT širine koda 32 bita (mid-tread).**  
 Podsystem I radi na 16 bita (interpolacija i frakciono kašnjenje takođe na 16 bita), a  $\Delta\Sigma$  kvantizator daje 4-bitni izlaz. Paralelno–serijska konverzija:  $\times 32$ .
- (ii) **Predstava na 12 bita + LUT širine koda 32 bita (mid-tread).**  
 Isto kao (i), ali svi među–rezultati pre  $\Delta\Sigma$  su na 12 bita. Očekivana razlika u idealnom SNR-u zbog kvantizacije je  $\Delta\text{SNR} \approx 6.02(16 - 12) = 24.1$  dB, što objašnjava zašto je varijanta sa 16 bita primetno bolja.<sup>1</sup> U [8] je prikazan  $\Delta\Sigma$  prelaz  $12 \rightarrow 4$  bita; ista metodologija je primenljiva i na  $16 \rightarrow 4$  bita.
- (iii) **Predstava na 16 bita + LUT širine koda 19 bita (mid-rise).** Paralelno/serijski faktor je  $\times 19$  (umesto  $\times 32$ ), zbog *mid-rise* kvantizacije u ranoj fazi javlja se povišena DC komponenta, ali nakon rekonstrukcije SFDR ostaje vrlo sličan varijanti (i). Prednost su manji broj bita u LUT-u i niži faktor serijalizacije, uz uslov da  $f_s$  ostane u RF opsegu.

U poređenju sa teorijom po (2.17) (za  $L = 5$ ,  $\text{OSR} = 8$ , 4-bitni kvantizator i amplitudu ulaznog kompleksnog signala  $A = 4$ ), očekivani *SFDR* je oko **92 dB**, dok se iz simulacije na slici 3.3 dobija oko **100 dB**.

---

<sup>1</sup>Za idealno uniformno kvantovanje sinusoide:  $\text{SNR} \approx 6.02 N + 1.76$  dB.

## Glava 4

# Zaključak

U ovom radu prikazana je potpuno digitalna arhitektura RF predajnika pogodna za FPGA/ASIC, zasnovana na interpolaciji, necelobrojn timer kašnjenju, višebitnoj  $\Delta\Sigma$  modulaciji i serijalizaciji u otvorenoj sprezi do jednobitnog izlaza, uz digitalnu rekonstrukciju kompleksnog signala. Simulacije (VHDL-2008, ModelSim) potvrdile su koncept: nakon IQ korekcije simetrični opseg se praktično potiskuje, a na izlazu podsistema III ostvaruje se SFDR reda  $\approx 100$  dB za 16-bitnu predstavu, uz očekivano niži rezultat pri 12-bitnoj predstavi. Arhitektura je nezavisna od formata modulacije i u potpunosti izbegava analognu I/Q neuparenost, čime se postižu dobre spektralne karakteristike uz jednostavnu jednobitnu izlaznu etapu.

Dalji rad obuhvata optimizaciju RTL-a za ciljnu radnu učestanost (dublji pipeline, balansiranje kašnjenja, revizija širina reči i skaliranja), sintezu i implementaciju na realnom FPGA-u, kao i eksperimentalno merenje performansi predajnika (SFDR/IR u funkciji učestanosti i nivoa pobude, potrošnja, zauzeće resursa). Time će se upotpuniti simulaciona validacija i potvrditi ostvarivost rešenja u praksi.

# Literatura

- [1] Miodrag Popović, "*Signali i sistemi*", Akademska misao, Beograd, 2006.
- [2] Dušan Grujić, "*Hardversko softverska obrada signala*", 2023.
- [3] Shanthi Pavan, Richard Schreier, Gabor C. Temes, "*Understanding Delta-Sigma Data Convertors*", IEEE Press, 2017.
- [4] IEEE Trans. Microwave Theory and Techniques, "*Fully digital RF transmitter/receiver using delta-sigma modulation*", 2017, doi:10.1109/TMTT.2017.2689739.
- [5] T. W. Parks and J. H. McClellan, "Chebyshev Approximation for Nonrecursive Digital Filters with Linear Phase," *IEEE Transactions on Circuit Theory*, vol. CT-19, no. 2, pp. 189–194, 1972.
- [6] A. G. Dempster and M. D. Macleod, "General algorithms for reduced-adder integer multiplier design," *Electronics Letters*, vol. 31, no. 21, pp. 1800–1802, 1995.
- [7] SPIRAL Project, "MCM (Multiple Constant Multiplication) Generator," <https://spiral.ece.cmu.edu/mcm/gen.html>, pristupljeno: 23.09.2025.
- [8] U. Minoski, *Delta-sigma modulator*, diplomski rad, Elektrotehnički fakultet, Univerzitet u Beogradu, Beograd, mentor: D. Grujić, 2023.
- [9] T. I. Laakso, V. Välimäki, M. Karjalainen, U. K. Laine, "Splitting the Unit Delay—Tools for Fractional Delay Filter Design," *IEEE Signal Processing Magazine*, 13(1), pp. 30–60, 1996.
- [10] M. O. Hawksford, "Multi-Level to 1-Bit Transformations for Applications in Digital-to-Analogue Converters Using Oversampling and Noise Shaping," *Proceedings of the Institute of Acoustics*, vol. 10, part 7, 1988.

- [11] IEEE, “VHDL Fixed and Floating Point Packages (`ieee.fixed_pkg`, `ieee.fixed_generic_pkg`),” *IEEE Open Source Packages*, dostupno na: <https://opensource.ieee.org/jgay/Packages/>, pristupljeno: septembar 2025.
- [12] C. W. Farrow, “A Continuously Variable Digital Delay Element,” u zborniku *Proc. IEEE Int. Symp. Circuits and Systems (ISCAS)*, Espoo, Finska, 1988, str. 2641–2645. doi: 10.1109/ISCAS.1988.15483.
- [13] J. P. Thiran, “Recursive Digital Filters with Maximally Flat Group Delay,” *IEEE Transactions on Circuit Theory*, vol. 18, br. 6, str. 659–664, novembar 1971. doi: 10.1109/TCT.1971.1083363.
- [14] J. O. Smith III, *Spectral Audio Signal Processing*. W3K Publishing, 2011. Dostupno na: <https://www.dsprelated.com/freebooks/sasp/>, pristupljeno: septembar 2025.