| 1、MIPS 的五级流水线结构中,计算访存的地址是_执行/EXE阶段完成的,该 | | | | | | |
|---|--|--|--|--|--|--|
| 寄存器堆是译码/DECODE | | | | | | |
| beq 指令的分支条件判定会在访问存储器/MEM阶段完成的 | | | | | | |
| 2、一个五级流水线的处理器,时钟频率为 1GHz。指定运行一段 5 条指令的代 | | | | | | |
| 码,在流水线不停顿的情况下,不考虑冒险情况,需要时间为(5+4)_ | | | | | | |
| 9ns , 如果 100 条指令,需要时间为(5+99) 104ns | | | | | | |
| 3、以下哪些是处理器采用流水线技术带来的影响?A,B | | | | | | |
| A、提高指令的吞吐率 B、提高时钟频率 | | | | | | |
| C、简化硬件电路 D、降低功耗 | | | | | | |
| 4、在流水线处理器设计时,如果划分出五个相对独立的阶段,延迟分别为: | | | | | | |
| 450ps, 350ps, 300ps, 400ps, 350ps。而还需要加入的流水线寄存器延迟为 | | | | | | |
| 50ps。那时钟周期应该为ps , 时钟频率应该为2GHZ | | | | | | |
| 5、 流水线的"冒险"有哪几种?A,B,C | | | | | | |
| A、结构冒险 B、数据冒险 | | | | | | |
| C、控制冒险 | | | | | | |
| 6、对于典型的 MIPS 五级流水线处理器(不进行转发,指令存储器和数据存储器 | | | | | | |
| 分开),下面这段代码中,存在_数据冒险、控制冒险冒险 | | | | | | |
| lw \$1, 40(\$6) beq \$2, \$1, Label; add \$6, \$6, \$2 add \$6, \$6, \$1 Label: add \$2, \$6, \$6 | | | | | | |

7、对于典型的 MIPS 五级流水线处理器(不进行转发),下面这段代码中,哪条

指令会遇到数据冒险? instruction 2 instruction 4

instruction 1: add \$1, \$2, \$3 instruction 2: sw \$2, 0(\$1) instruction 3: lw \$1, 4(\$2) instruction 4: add \$2, \$2, \$1

8、对于典型的 MIPS 五级流水线处理器,即使已经对数据冒险进行了处理,下面

这段代码中,哪条指令还是会导致流水线停顿? A、lw

add \$s0, \$t0, \$t1 sub \$t2, \$s0, \$t3 lw \$t3, 40(\$t2) or \$t4, \$t3, \$t2 and \$t3, \$t4, \$t2

9、教材中的五级流水线 CPU , ID/EX, EX/MEM 段寄存器保存有哪些信息?执行下面指令时,在第 5 周期后 ID/EX 寄存器和第 6 周期后 EX/MEM 内各信息的具体值为多少?执行下面程序前,\$0=0,\$1=0x10,\$2=0x20,\$6=0x1

Iw \$3, \$1, 5 add \$4, \$2, \$0 sub \$5, \$2, \$1 ori \$6 \$2, 0x3 beq \$3, \$2, 0x30 sw \$10, \$2, 0x30

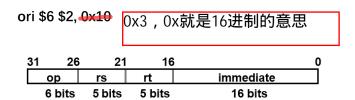
ID/EX 寄存器的信息有

PC+4(32 位), imm(16 位), BUSA(32 位), BUSB(32 位), Rt(5 位), Rd(5 位), ExtOp, ALUSrc, ALUOp, RegDst, MemWr, Branch, MemtoReg, RegWr

EX/MEM 寄存器的信息有

PC+4+imm16*4, ALUout, Zero, BUSB, 目标寄存器号(Rd 或者 Rt) MemWr, Branch, MemtoReg, RegWr

| IF | ID | Ex | Mem | | Wb |
|----|-------|-------|--------|--------|----|
| | IF/ID | ID/EX | EX/MEM | MEM/WB | |
| 1 | lw | | | | |
| 2 | add | lw | | | |
| 3 | sub | add | lw | | |
| 4 | ori | sub | add | lw | |
| 5 | beq | ori | sub | add | |
| 6 | SW | beq | ori | sub | |



Imm=0x3, rs=2, rt=6, rd=0

PC+4=16

BUSA=0x20

BUSB=0x1

Rt=6

Rd=0

ExtOp=0

ALUsrc=1

RegDst=0

MemWr=0

Branch=0

MemtoReg=0

RegWr=1

EX/MEM 寄存器的信息有

PC+4+imm16*4, ALUout, Zero, BUSB, 目标寄存器号(Rd 或者 Rt) MemWr, Branch, MemtoReg, RegWr

PC+4+imm16*4=16+12=28

ALUout=0x23

Zero=0

BUSB=0x1

目标寄存器号=6

MemWr=0

Branch=0

MemtoReg=0

RegWr=1