考试科目名称 计算机组织结构 (期中)

考试方式	: 闭卷	È	考	考试日期年_月_日					教师 任桐炜			
系(专业	<u>(</u>)		年	级		班级						
学号			姓	:名				成绩				
		T				T			1			
题号	1	<u> </u>	\equiv	四	五	六	七	八				
分数												

一、(本题满分10分)

基准程序 A 在 1GHz 处理器的计算机上运行。A 由下列各类指令混合组成:

指令类型	指令数(×10³条)	每条指令的时钟周期数
整数算术	500	32
数据传送	300	20
浮点数	150	50
控制传送	50	10

现对 A 进行优化,将整数算术中的乘以 2 的指令均改为左移一位的指令,得到新的基准程序 B。若在该计算机上执行每条乘法指令需要的时钟周期数为 104,执行每条左移指令所需要的时钟周期数为 4,且基准程序 A 的执行时间为基准程序 B 的 1.5 倍。问 A 中被替换的乘法指令占指令总数的比例?

因为计算机的处理器频率为 1GHz, 所以时钟周期为 10-9s

A 所用时间为: $t_A = (500 \times 32 + 300 \times 20 + 150 \times 50 + 50 \times 10) \times 10^3 \times 10^{-9} = 0.03s$

B 所用时间为: $t_B = 0.03/1.5 = 0.02s$

被替换的指令条数为: $n = (0.03 - 0.02) / ((104 - 4) \times 10^{-9}) = 10^5$

被替换的指令所占比例为: $p = 10^5 / ((500 + 300 + 150 + 50) \times 10^3) = 10\%$

二、(本题满分15分)

假设 $x = 0.75 / 2^{63}$, $y = -65.25 / 2^{69}$, 采用 IEEE 754 标准的单精度类型表示 x 和 y, 计算 $x \times y$, 将结果采用 IEEE 754 标准的单精度类型表示(舍入采用就近舍入的策略),并计算结果的真值。

```
x = 0.75 / 2^{63} = 1.10...0B \times 2^{-64}
所以 0.75 的 IEEE 754 单精度型表示为: 0 00111111 10…0 (22 个 0) y = -65.25 = -1.000001010...0B \times 2^{-63}
所以-65.25 的 IEEE 754 单精度型表示为: 1 01000000 000001010…0 (15 个 0)
```

符号运算: 0⊕1=1

尾数运算:

操作	部分积							乘数						
Initial	0000	0000	0000	0000	0000	0000	1000	0010	1000	0000	0000	0000		
0 ->	0000	0000	0000	0000	0000	0000	<mark>0</mark> 100	0001	0100	0000	0000	0000		
•••••														
0 ->	0000	0000	0000	0000	0000	0000	0000	0000	0000	0001	0000	0101		
1 +	1100	0000	0000	0000	0000	0000	0000	0000	0000	0001	0000	0101		
->	0110	0000	0000	0000	0000	0000	0000	0000	0000	0000	1000	0010		
0 ->	0011	0000	0000	0000	0000	0000	0000	0000	0000	0000	<mark>0</mark> 100	0001		
1 +	1111	0000	0000	0000	0000	0000	0000	0000	0000	0000	<mark>0</mark> 100	0001		
->	0111	1000	0000	0000	0000	0000	0000	0000	0000	0000	0010	0000		
0 ->	0011	1100	0000	0000	0000	0000	0000	0000	0000	0000	0001	0000		
•••••														
0 ->	0000	0011	1100	0000	0000	0000	0000	0000	0000	0000	0000	0001		
1 +	1100	0011	1100	0000	0000	0000	0000	0000	0000	0000	0000	0001		
->	0110	0001	1110	0000	0000	0000	0000	0000	0000	0000	0000	0000		

阶码运算: $E=E_x+E_y-127=00111111+01000000-01111111=000000000$ 。此时需要采用非规格化表示,尾数右移 1 位,阶码为 000000000。

三、(本题满分10分)

假设采用 NBCD 码表示十进制数,其中正负号采用 4 位表示。计算:

(-121) + 249 + 368°

-121、249 和 368 的 NBCD 码表示为:

-121 = 1101 0001 0010 0001

249 = 1100 0010 0100 1001

368 = 1100 0011 0110 1000

先计算(-121) + 249: 两个操作数符号相异,因此做减法。249的相反数为:

 $[249]_{\text{HQ}} = 0111 \ 0101 \ 0001$

0001 0010 0001

+ 0111 0101 0001

1000 0111 0010

结果没有进位,需要调整,符号与被减数相反

中间结果为: 1100 0001 0010 1000

再计算中间结果+368:两个操作数符号相同,因此做加法

0001 0010 1000

+ 0011 0110 1000

0100 1001 0000 // 末位有进位,需要+6

+ 0110

0100 1001 0110

最终结果为: 1100 0100 1001 0110, 真值为 496

四、(本题满分15分)

已知每个与门和或门均会产生 1 个单位的延迟,每个异或门会产生 3 个单位的延迟。分析采用串行进位加法器、先行进位加法器和部分先行进位加法器(由 8 位的先行进位加法器构成)完成一次 64 位的加法所产生的延迟,并说明计算的根据。

串行进位加法器需要在后一位产生进位后,才能计算当前位的进位及和。每一位产生进位需要2个单位延迟,最高位获得进位后需要3个单位的延迟计算出和。

因此,完成64位加法所需要的延迟为:2×(64-1)+3 = 129个单位。

先行进位加法器对参与加法的每一位产生辅助位 P 和 G (需要 1 个单位的延迟),并利用所有的 P 和 G 计算进位(2 个单位的延迟),进而计算每一位的和(3 个单位的延迟)。它的延迟时间与参与计算的位数无关。

因此,完成64位加法所需要的延迟为:1+2+3=6个单位。

部份先行进位加法器采用多个位数较短的先行进位加法器,并将这些加法器通过串行的方式连接起来。64 位加法共需要8个8位先行进位加法器。对于最低位的先行进位加法器,计算出进位需要3个单位延迟;对于中间的6个先行进位加法器,计算出进位需要2个单位的延迟(因为P和G已经计算出);对于最高位的先行进位加法器,在获得进位后,需要2+3=5个单位延迟计算出和。

因此,完成 64 位加法所需要的延迟为: $3 + 2 \times 6 + 5 = 20$ 个单位。

五、(本题满分10分)

某计算机的主存由 ROM 区和 RAM 区组成,按字节编址,两者的总容量为 16MB。假设 ROM 区的地址范围为 $000000H\sim1FFFFFH$,RAM 区由 $512K\times2$ 位的 RAM 芯片构成。请问需要多少个这样的 RAM 芯片?

由于主存容量为 16MB,按字节编址,所以地址空间的大小为 2^{24} 。ROM 区的地址范围为 000000H~1FFFFFH,即 ROM 区占用的地址空间大小为 2^{21} ,所以 RAM 区的地址空间大小为 2^{24} – 2^{21} = 7×2^{21} 。

因此,所需要芯片的数量为: $(7 \times 2^{21} / 512K) \times (8 / 2) = 112$ 个。

六、(本题满分15分)

假设某计算机中 Cache 的大小为 512B, 其中每行为 32B, 采用 LRU 替换策略。运行以下 Java 程序时,变量 k, i, c, d 存放在寄存器中,数组 a 和 b 的元素存放在内存中。假设数组 a 的起始元素 a[0]存储在内存中某个块的开始位置,且数组 b 紧接在数组 a 后面存储。已知每次 Cache 访问时间为 1ns,每次内存访问时间为 100ns,Cache 初始为空。问 Cache 采用 4-路组关联映射时,访问每个数组元素的平均访问时间为多少? (提示: Java中每个 int 型整数为 4 字节。)

```
int k, i, c, d;
int[] a = new int[80];
int[] b = new int[64];
for (k = 0; k < 100; k++) {
    for (i = 0; i < 35; i += 5) {
        c = a[i];
        d = b[i];
    }
}</pre>
```

由于每个块的大小为 32B,因此每个块中包含 32B / 4B = 8 个数组元素。Cache 中共有 512B / 32B = 16 行,共有 16 / 4 = 4 组。

由于 Cache 为空, 假设 s[0]放在第 0 组的第 0 行, 以此类推。

对于 k=0, Cache 的命中情况如下(黄色表示命中):

0	0	0	0	0	0	0	0	0	0/12	0/12	0/12	0/12	0/12
				1	1	1	1	1	1	1	1/13	1/13	1/13
	10	10	10	10	10	10	10	10/2	10/2	10/2	10/2	10/2	10/2
					11	11	11	11	11	11/3	11/3	11/3	11/3

k=1 至 99 时, Cache 全命中。

因此,Cache 的命中率为 $p=(6+14\times99)/(14\times100)=99.43$ %。所以,访问每个数组元素的平均访问时间为:

```
1 \text{ns} + 100 \text{ns} \times (1 - 99.43\%) = 1.57 \text{ns}
```

七、(本题满分10分)

某程序需要将磁盘上 10 个连续分布的数据块读出,进行相应处理后,写回到磁盘上随机分布的区域。假设每个数据块大小为 32KB,每个数据块需要完整读取后才能处理;磁盘转速为 3000rpm,平均寻道时间为 10ms,每个磁道有 16 个扇区;对每个数据块的处理需要 10⁵条指令,平均 CPI 为 50;处理器时钟频率为 50MHz;磁盘访问操作和数据处理时间允许重叠。计算该程序完成数据块"读出-处理-写回"操作所需要的总时间为多少?(说明:访问相邻磁道时需要考虑旋转延迟)

由于数据块是连续分布的,第 1 个数据块读取时间为: 10^{-2} + $60/3000 \times (0.5+1) \times (32KB/512B/16) = 0.13s$; 后面每个数据块的读取时间为: $60/3000 \times (0.5+1) \times (32KB/512B/16) = 0.12s$.

由于数据块写入位置是随机的,每个数据块写入的时间为: 10^{-2} + $60/3000 \times (0.5+1) \times (32KB/512B/16) = 0.13s$.

每个数据块的处理时间为: 1/50M×50×10⁵=0.1s < 0.12s < 0.13s。

由于磁盘访问时间和数据处理时间可以重叠,且处理数据块的时间小于读取/写入数据块的时间。因此,在读取第 2-10 个数据块的同时,已经完成了第 1-9 个数据块的处理;在处理第 10 个数据块时,可以开始写入第 1 个数据块。操作的总时间为:

 $0.13 + 0.12 \times (10-1) + 0.13 \times 10 = 2.51s$

八、(本题满分15分)

某计算机在数据传输中采用基于奇校验的海明码,对每个字节生成校验位。假设数据的十六进制表示为 968FABH,且将数据与校验码按照故障字的顺序排列后一起传输。问所传输信息(含数据和校验码)的十六进制表示。

根据海明码的计算规则:

对各个字节计算出校验码:

96H = 1001 0110B,校验码(C4C3C2C1)为 1001 8FH = 1000 1111B,校验码(C4C3C2C1)为 0100

ABH = 1010 1011B,校验码(C4C3C2C1)为 1000

所以将信息和校验码按照故障字的顺序排列后的二进制表示为:

1001 1011 0001 1000 0111 1100 1010 1101 0100

十六进制表示为: 9B187CAD4H