

“计算机组织结构” 作业 12

1. 如图 1 所示，假设沿总线 and 通过 ALU 的传播延迟分别为 20ns 和 100ns。由总线将数据拷贝到寄存器需要 10ns。

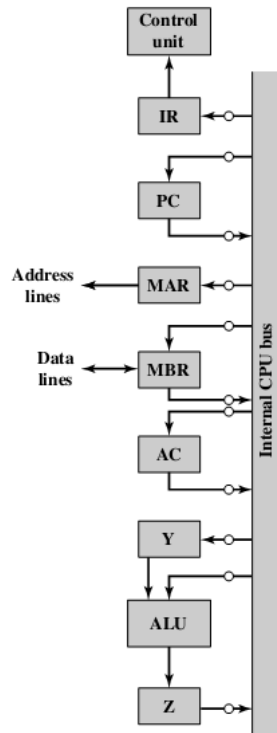


图 1

请问以下操作需要的最少时间为多少？

- 将数据从一个寄存器传送到另一个寄存器；
 - 使用 ALU 增量程序计数器。
2. 控制器如图 2 所示。假定它的控制存储器是 24 位宽。微指令格式的控制部分分成两个字段。一个 13 位的微操作字段用来指定将要完成的微操作。一个地址选择字段用来指明能引起微指令转移的条件，这些条件是基于 8 个标志来建立的。
- 地址选择字段有多少位？
 - 地址字段有多少位？
 - 控制存储器容量为多少（单位：字节）？

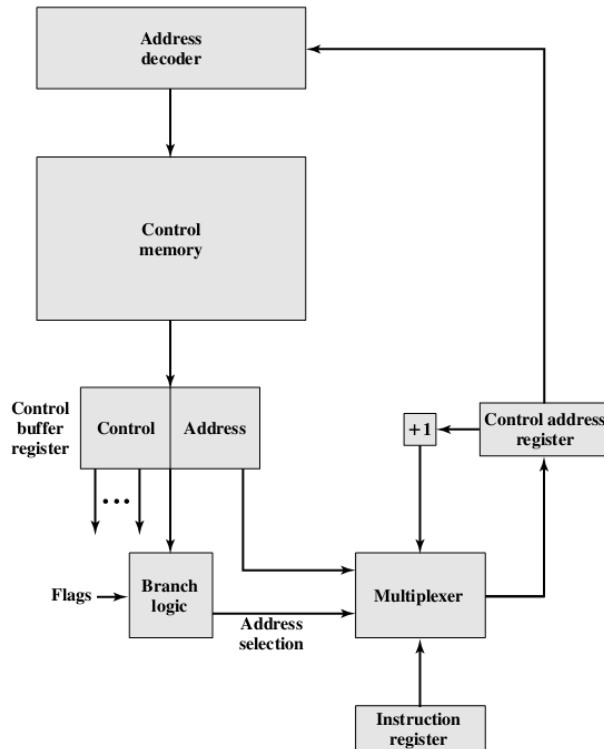


图 2

===== 分割线：以下内容不在小程序上提交 =====

3. 以图 1 为例，加一个数到 AC。请写出该数为以下情形分别所需要的微操作序列：
 - a) 立即数
 - b) 直接寻址的操作数
 - c) 间接寻址的操作数
4. 有一个 ALU 不能做减法，但它能加两个输入寄存器并能对两个寄存器的各位取逻辑反。其中，数据以二进制补码形式存储。请根据以下 4 种情形，列出用该 ALU 实现减法时控制器必须完成的操作。
 - a) 1 地址直接寻址
 - b) 1 地址间接寻址
 - c) 2 地址直接寻址
 - d) 2 地址间接寻址
5. 图 3 所示的栈保存在内存中，寄存器中存储了栈限（分配给该栈的最小地址）、栈指针（栈顶地址）和栈基（分配给该栈的最大地址）。请写出 push 和 pop 该栈所对应的微操作序列。

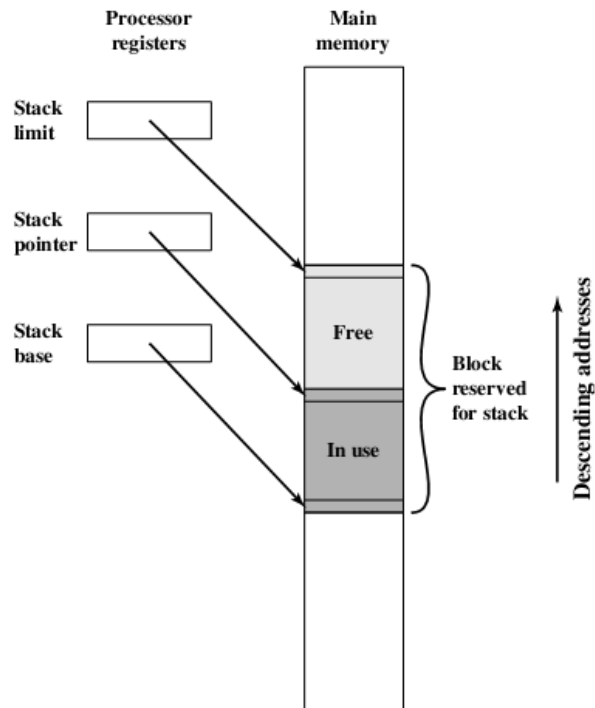


图 3

6. 一个指令周期有 4 个主要阶段：取指、间址、执行和中断。硬布线方式实现时，采用一个 2 位的寄存器来标志当前阶段，但微程序式控制器却不需要类似的标志。请问为什么硬布线式控制器需要这些标志，而微程序式控制器不需要这些标志？
7. CPU 有 16 个寄存器，一个 ALU 有 16 种逻辑功能和 16 种算术功能，一个移位器有 8 种操作，所有这些组件都与一个 CPU 内部总线相连。假设 ALU 的输入和输出都位于寄存器中，设计一种微指令格式能指定此 CPU 的各种微操作。