

# **nanoEASE ターゲット接続補足マニュアル ML610QXXX**

---

第 2 版

2012 年 1 月発行

## ご注意

本資料の一部または全部をラピスセミコンダクタの許可なく、転載・複写することを堅くお断りします。

本資料の記載内容は改良などのため予告なく変更することがあります。

本資料に記載されている内容は製品のご紹介資料です。ご使用にあたりましては、別途仕様書を必ずご請求のうえ、ご確認ください。

本資料に記載されております応用回路例やその定数などの情報につきましては、本製品の標準的な動作や使い方を説明するものです。したがって、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。

本資料に記載されております情報は、正確を期すため慎重に作成したものです。万が一、当該情報の誤り・誤植に起因する損害がお客様に生じた場合においても、ラピスセミコンダクタはその責任を負うものではありません。

本資料に記載されております技術情報は、製品の代表的動作および応用回路例などを示したものであり、ラピスセミコンダクタまたは他社の知的財産権その他のあらゆる権利について明示的にも黙示的にも、その実施または利用を許諾するものではありません。上記技術情報の使用に起因して紛争が発生した場合、ラピスセミコンダクタはその責任を負うものではありません。

本資料に掲載されております製品は、一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器など）への使用を意図しています。

本資料に掲載されております製品は、「耐放射線設計」はなされていません。

ラピスセミコンダクタは常に品質・信頼性の向上に取り組んでおりますが、種々の要因で故障することもあり得ます。

ラピスセミコンダクタ製品が故障した際、その影響により人身事故、火災損害等が起こらないようご使用機器でのディレーティング、冗長設計、延焼防止、フェイルセーフ等の安全確保をお願いします。定格を超えたご使用や使用上の注意書が守られていない場合、いかなる責任もラピスセミコンダクタは負うものではありません。

極めて高度な信頼性が要求され、その製品の故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのある機器・装置・システム（医療機器、輸送機器、航空宇宙機、原子力制御、燃料制御、各種安全装置など）へのご使用を意図して設計・製造されたものではありません。上記特定用途に使用された場合、いかなる責任もラピスセミコンダクタは負うものではありません。上記特定用途への使用を検討される際は、事前にローム営業窓口までご相談願います。

本資料に記載されております製品および技術のうち「外国為替及び外国貿易法」に該当する製品または技術を輸出する場合、または国外に提供する場合には、同法に基づく許可が必要です。

Copyright 2008 - 2012 LAPIS Semiconductor Co., Ltd.

---

**LAPIS** ラピスセミコンダクタ株式会社  
SEMICONDUCTOR

〒193-8550 東京都八王子市東浅川町 550-1  
<http://www.lapis-semi.com/jp/>

# 目次

概要.....	1
1.1 ユーザーターゲットシステム 回路構成例.....	2
1.1.1 nanoEASE から ML610QXXX の VDD を供給する場合 .....	3
1.1.2 ユーザーターゲットシステム上の電源を ML610QXXX の VDD に出力する場合 .....	4
1.1.3 RESET_N 端子、TEST 端子を nanoEASE のインタフェースに使用する場合 .....	5
1.1.4 TEST1_N 端子、TEST0 端子を nanoEASE のインタフェースに使用する場合 .....	6
1.1.5 VDDL 端子を nanoEASE のインタフェースに使用する場合 .....	7
1.1.6 VDDL 端子を nanoEASE のインタフェースに使用しない場合 .....	8
1.1.7 ユーザーターゲットシステム ボードレイアウト.....	9
1.2 提供可能な機能 .....	10
1.2.1 オンチップデバッグ機能 .....	10
1.3 注意事項 .....	11



## 概要

本マニュアルは、nanoEASE ユーザーズマニュアルを補足するためのものです。

## 1.1 ユーザーターゲットシステム 回路構成例

ここでは、ターゲットマイコンと nanoEASE とを接続するために必要なユーザーターゲットシステムの回路構成について説明します。

ターゲットマイコンと nanoEASE を接続する端子は、マイコンの仕様により異なりますので、マイコンのユーザーズマニュアルでご確認のうえ、接続を行ってください。

ターゲットマイコンの電源端子の接続

- nanoEASE からターゲットマイコンの電源を供給する場合は、1.1.1 項を参照してください
- ユーザーターゲットシステム上の電源からターゲットマイコンの電源を供給する場合は、1.1.2 項を参照してください

デバッグ端子の接続

- RESET\_N 端子、TEST 端子を nanoEASE のインタフェースに使用するターゲットマイコンの場合は、1.1.3 項を参照してください
- TEST1\_N、TEST0 端子を nanoEASE のインタフェースに使用するターゲットマイコンの場合は、1.1.4 項を参照してください。

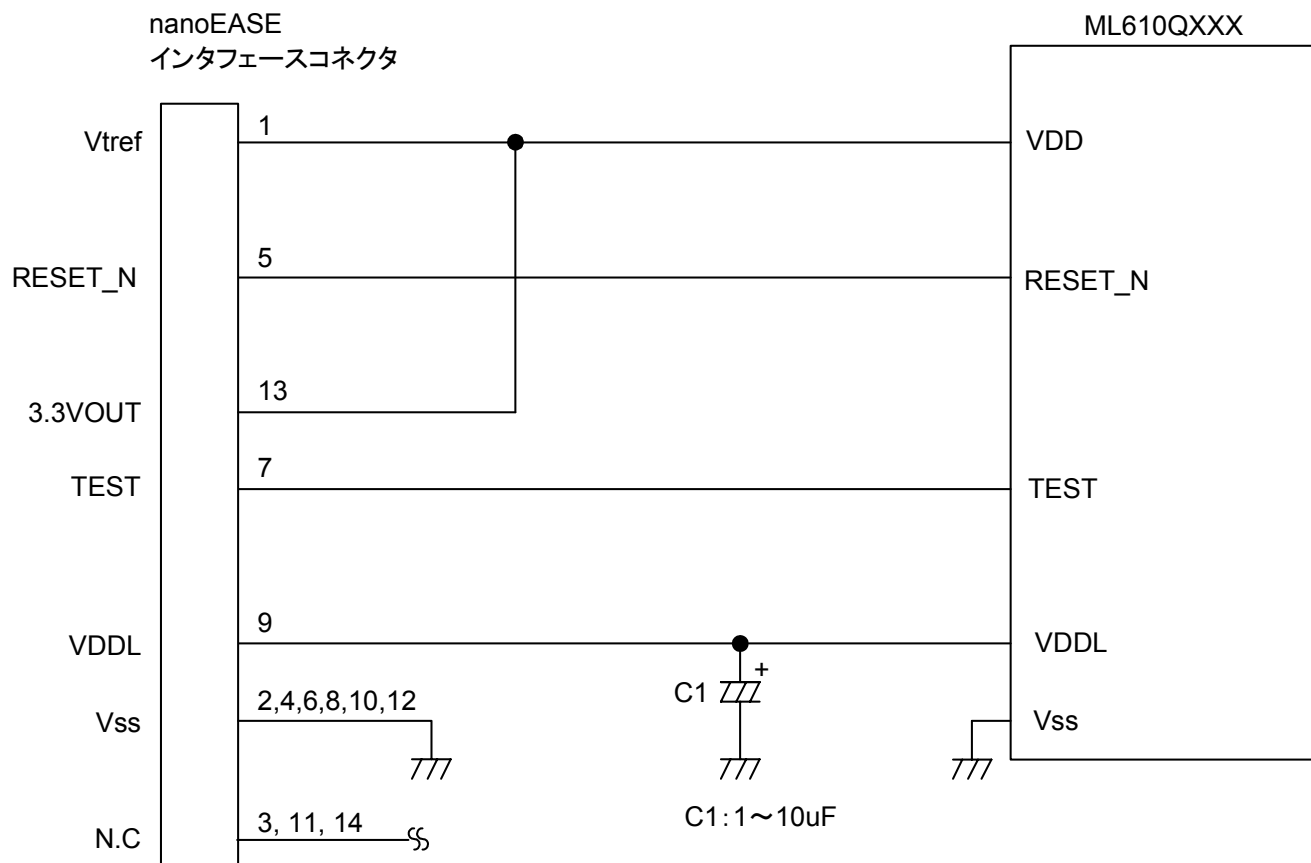
VDDL 端子の接続

- VDDL 端子を nanoEASE と接続する必要があるターゲットマイコンの場合は、1.1.5 項を参照してください。
- VDDL 端子を nanoEASE と接続する必要がないターゲットマイコンの場合は、1.1.6 項を参照してください。

### 1.1.1 nanoEASE から ML610QXXX の VDD を供給する場合

nanoEASE は ML610QXXX の動作電源として、+3.3V/100mA(max)の電源を出力する端子(3.3VOUT)を用意しています。

ML610QXXX のプラス側電源(VDD) 電圧、nanoEASE インタフェースコネクタの VTref 端子には 3.3VOUT 端子を接続します。



## 注意

nanoEASEの3.3VOUT電源を使用する場合は、ユーザーターゲットシステムの電源をML610QXXXのVDD端子に印加しないでください。双方の電源を接続すると、nanoEASEを破損したり、感電、火災の恐れがあります。

### 1.1.2 ユーザーターゲットシステム上の電源を ML610QXXX の VDD に出力する場合

以下に、nanoEASE の 3.3VOUT を利用せず、ユーザーターゲットシステム上の電源を ML610QXXX の VDD に出力する場合の回路構成の例を示します。

ML610QXXX のプラス側電源 (VDD) 電圧、nanoEASE インタフェースコネクタの VTref 端子にはユーザーターゲットシステム上の +3.3V を接続します。nanoEASE インタフェースコネクタの 3.3VOUT 端子には何も接続しないでください。

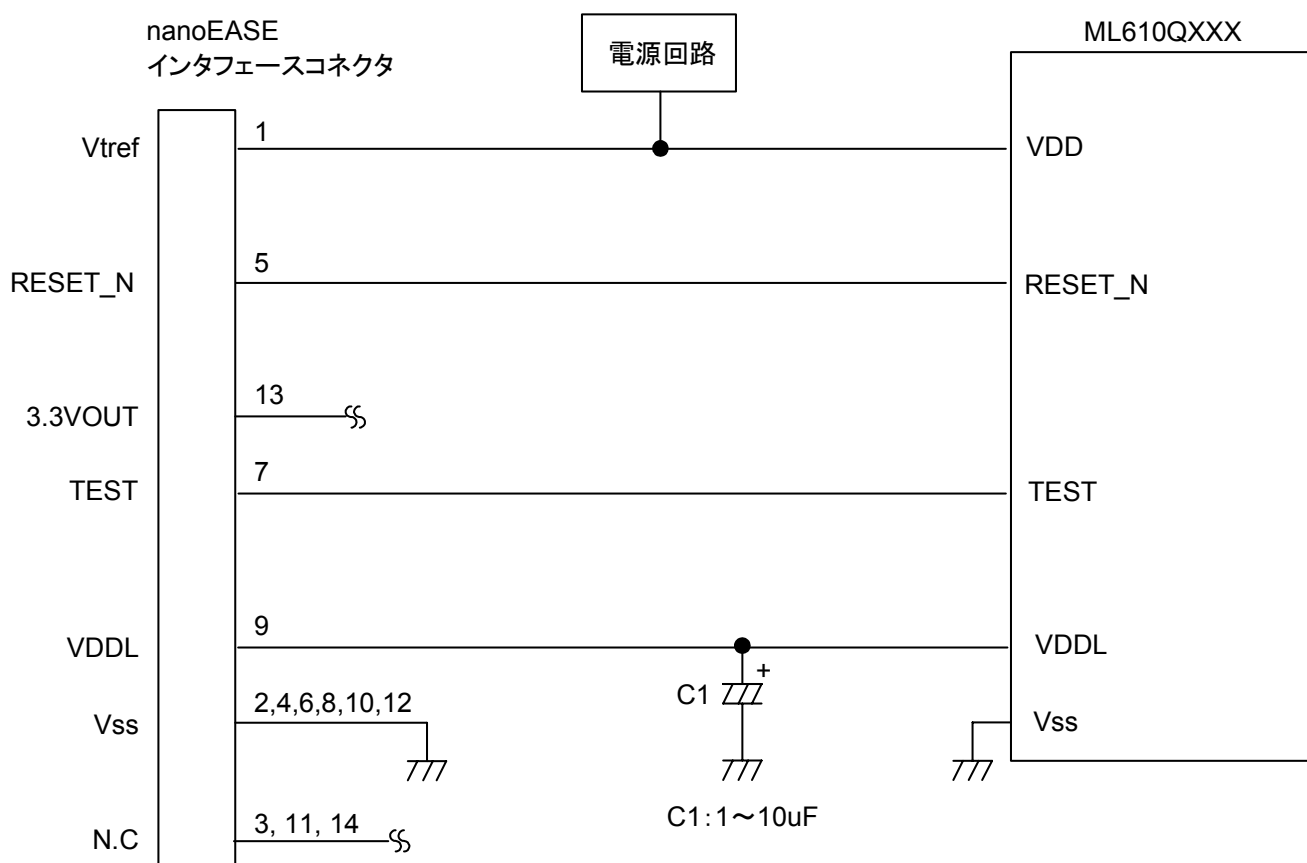


図 2 ユーザーターゲットシステム 接続例(3.3VOUT を利用しない場合)



### 1.1.3 RESET\_N 端子、TEST 端子を nanoEASE のインタフェースに使用する場合

RESET\_N 端子、TEST 端子を使用して nanoEASE とインタフェースを行うマイコンを使用する場合の回路構成例を示します。

ターゲットマイコンの RESET\_N 端子、TEST 端子は nanoEASE のデバッグ端子として使用しますので、これらの端子に部品を接続しないでください。

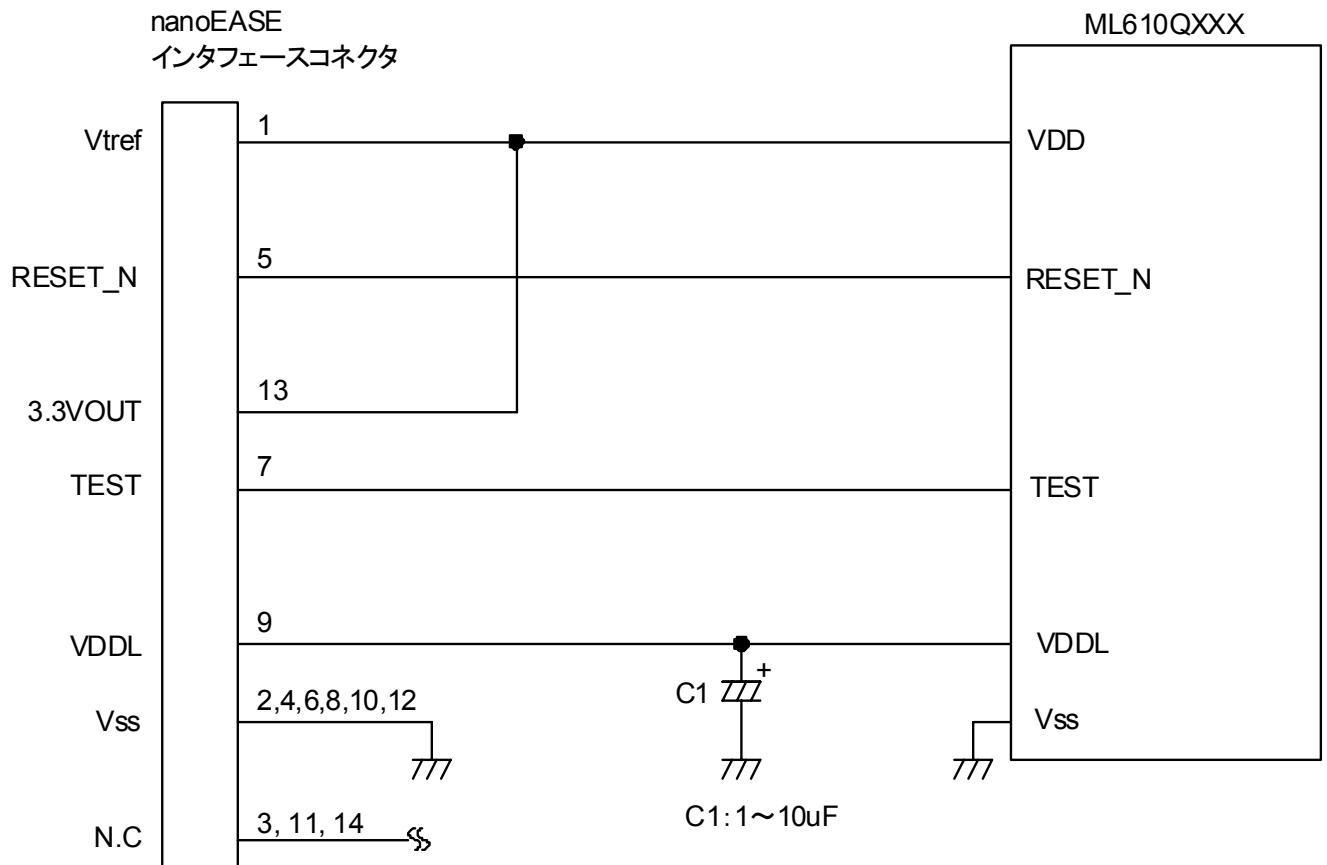


図 3 ML610QXXX の RESET\_N 端子、TEST 端子を使用する場合

### 1.1.4 TEST1\_N 端子、TEST0 端子を nanoEASE のインターフェースに使用する場合

TEST1\_N 端子、TEST0 端子を使用して nanoEASE とインターフェースを行うマイコンを使用する場合の回路構成例を示します。

ターゲットマイコンの TEST1\_N 端子、TEST0 端子は nanoEASE のデバッグ端子として使用しますので、これらの端子に部品を接続しないでください。

また、ターゲットマイコンのリセットは nanoEASE が制御しますので、デバッグ中はターゲットマイコンの RESET\_N 端子からリセットは行わないでください。

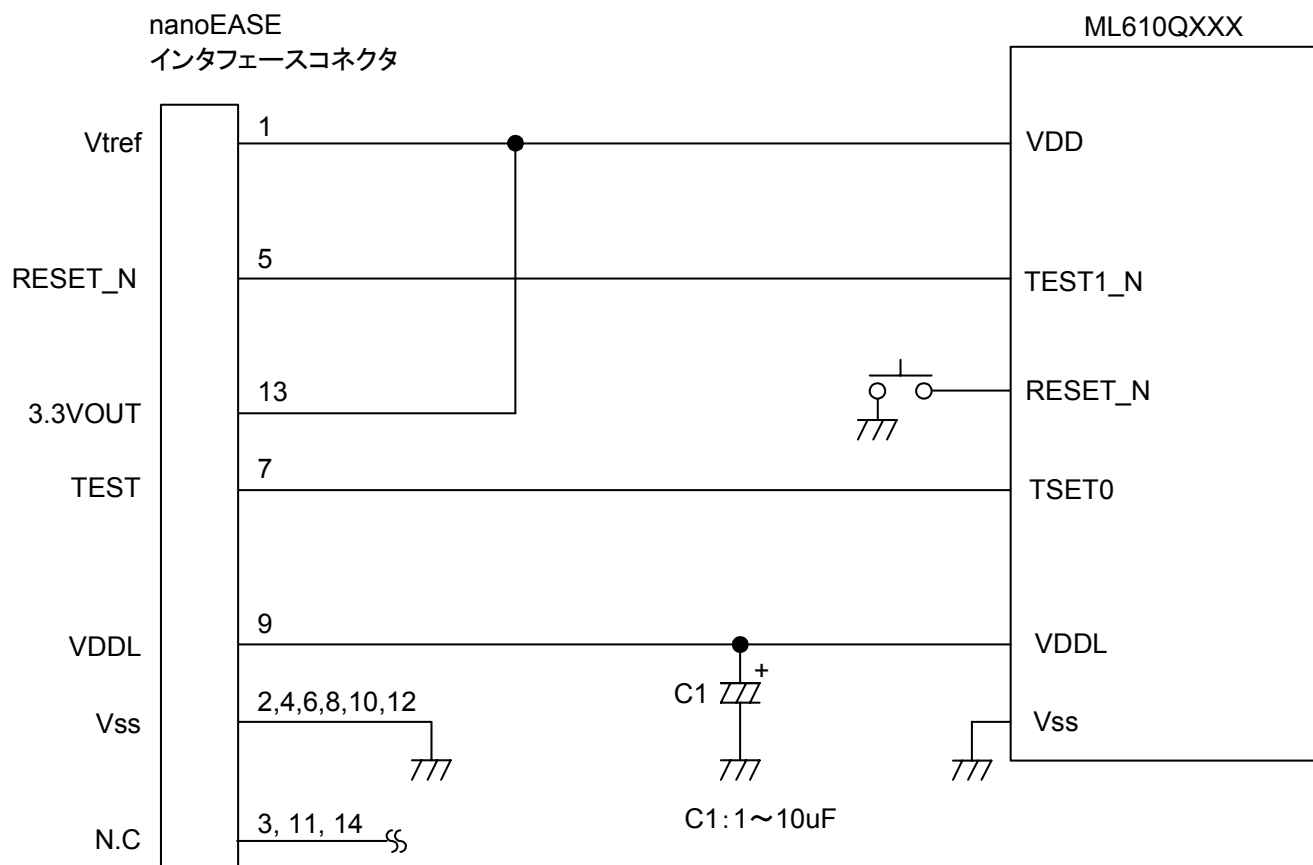


図 4 ML610QXXX の TEST\_1N 端子、TEST0 端子を使用する場合

### 1.1.5 VDDL 端子を nanoEASE のインタフェースに使用する場合

VDDL 端子を使用して nanoEASE とインタフェースを行うマイコンを使用する場合の回路構成例を示します。

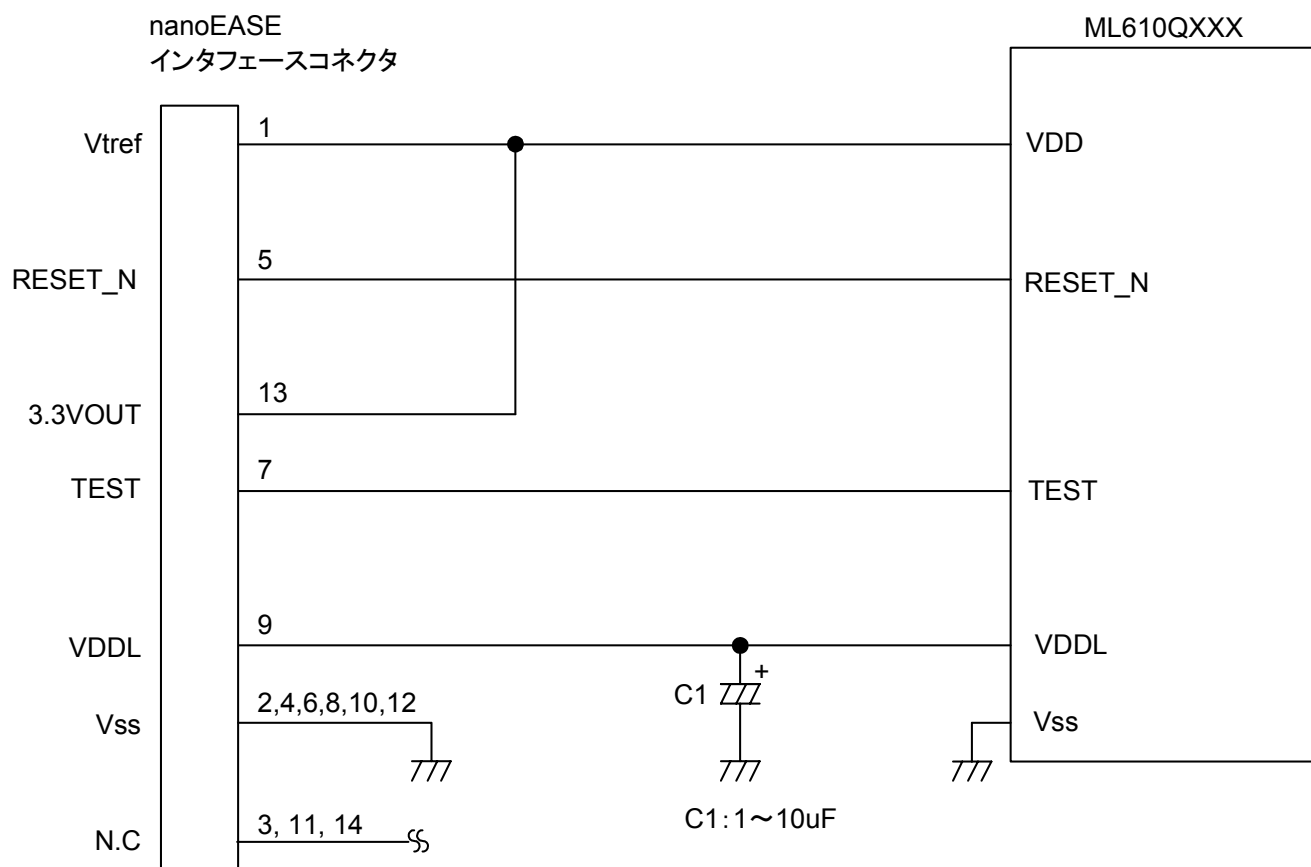


図 5 VDDL 端子を nanoEASE のインタフェースに使用する場合



## 注意

ユーザーターゲットシステム上でML610QXXXのVDDLを供給する場合、nanoEASE接続時には、nanoEASEからのVDDLをML610QXXXの該当する端子に供給してください。

その際、ユーザーターゲットシステムのVDDLはML610QXXXに印加しないでください。

双方の電源を接続すると、nanoEASEを破損したり、感電、火災の恐れがあります。

### 1.1.6 VDDL 端子を nanoEASE のインタフェースに使用しない場合

VDDL 端子を nanoEASE とのインタフェースに使用しないマイコンの回路構成例を示します。

nanoEASE の VDDL 端子には何も接続しないでください。

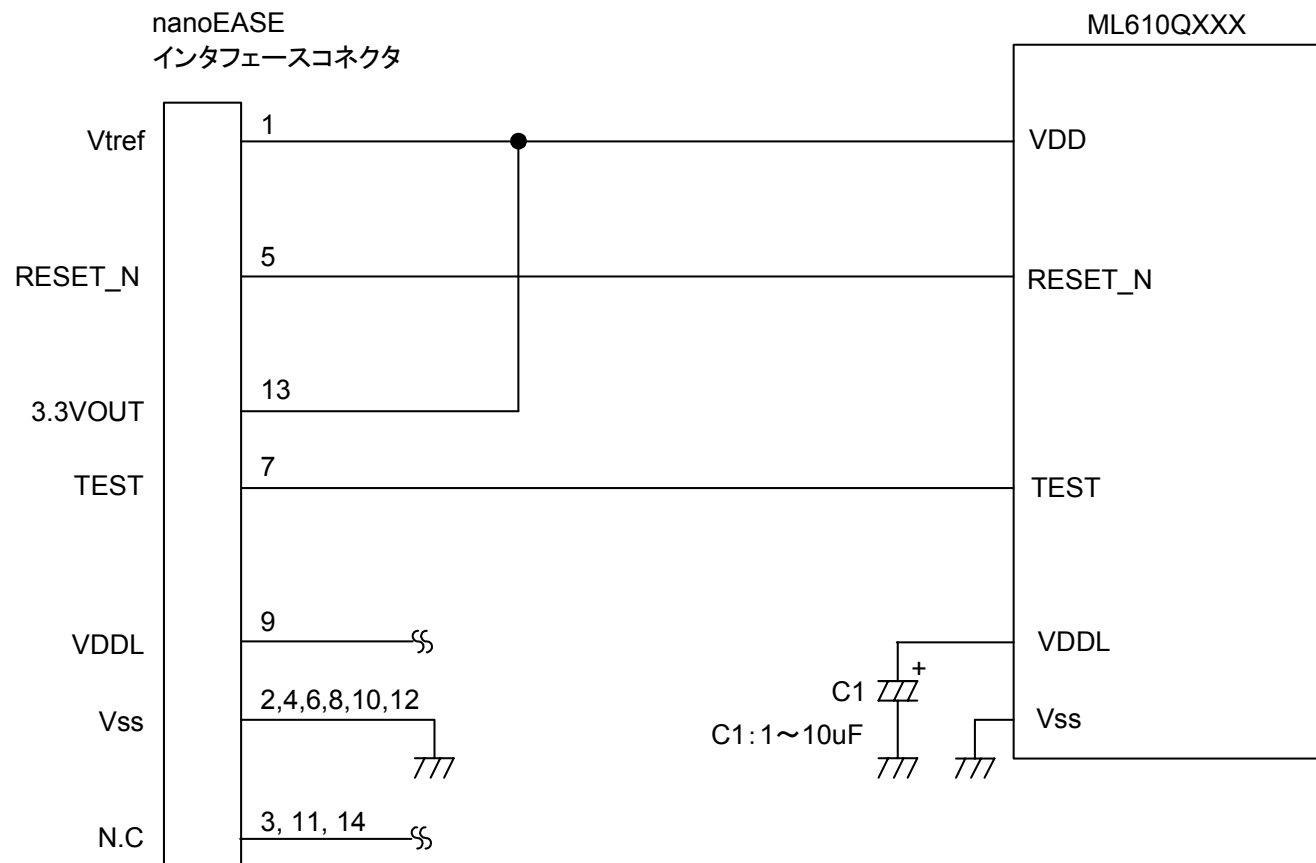


図 6 VDDL 端子を nanoEASE のインタフェースに使用しない場合

### 1.1.7 ユーザーターゲットシステム ボードレイアウト

以下に、ユーザーターゲットシステムにおける、nanoEASE インタフェースコネクタの推奨ボードレイアウトを示します。

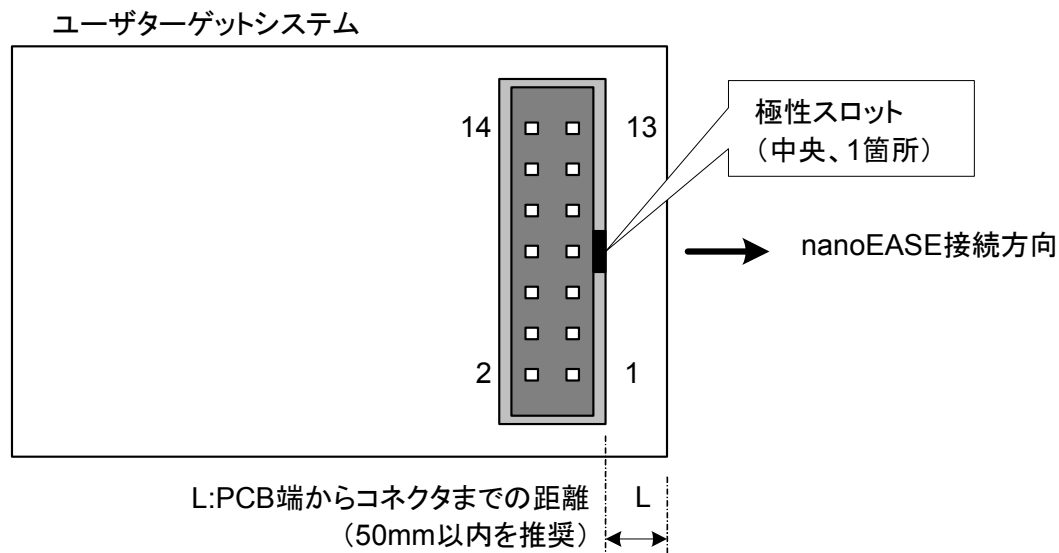


図 7 nanoEASE インタフェースコネクタ 推奨ボードレイアウト

nanoEASE とユーザーターゲットシステムを接続するケーブル (nanoEASE インタフェースケーブル) の長さは、約 15cm です。nanoEASE インタフェースコネクタは、できるだけ PCB の端に位置し、nanoEASE インタフェースコネクタと ML610QXXX との配線が最短となるように配置して下さい。(適合コネクタ: HIF3FC-14PA-2.54DSA)

また、nanoEASE インタフェースコネクタのピンアサインは、以下の表に従って設計してください。

表 1 nanoEASE インタフェースコネクタ 端子一覧

ピン No.	nanoEASE 端子名称	説明
1	VTref	ML610QXXX プラス側電源
2	Vss	ML610QXXX マイナス側電源
3	N.C	未使用端子 (何も接続しないでください)
4	Vss	ML610QXXX マイナス側電源
5	RESET_N	ML610QXXX システムリセット信号
6	Vss	ML610QXXX マイナス側電源
7	TEST	ML610QXXX テスト信号
8	Vss	ML610QXXX マイナス側電源
9	VDDL	ML610QXXX 内部ロジック用プラス側電源
10	Vss	ML610QXXX マイナス側電源
11	N.C.	未使用 (何も接続しないでください)
12	Vss	ML610QXXX マイナス側電源
13	3.3VOUT	3.3V 出力端子
14	N.C	未使用 (何も接続しないでください)

RESET\_N 端子、TEST 端子の配線は GND でシールドすることを推奨します。

## 1.2 提供可能な機能

以下に、ML610QXXX で提供可能な機能を紹介します。

### 1.2.1 オンチップデバッグ機能

#### ■プログラムダウンロード機能

nanoEASEを用いて、アプリケーションプログラム、またはデータをML610QXXXの内蔵フラッシュメモリにダウンロードすることが可能です。

#### ■プロセッサ状態の表示・変更機能

nanoEASEを用いて、ブレーク中のプロセッサ状態(内蔵レジスタの内容、プログラム・データメモリの内容、SFRの内容)を表示・変更することが可能です。

#### ■エミュレーション機能

nanoEASEを用いて、以下のエミュレーション機能を利用可能です。

- ・ リアルタイムエミュレーション
- ・ シングルステップエミュレーション

#### ■ブレーク機能

nanoEASEを用いて、以下のブレーク機能を利用可能です。

- ・ ハードウェアブレークポイント(3点)
- ・ ソフトウェアブレークポイント(無制限)
- ・ アドレスパスカウントブレーク(1点)
- ・ RAM データマッチブレーク(1点)
- ・ 強制ブレーク

## 1.3 注意事項

以下に、ML610QXXX における、nanoEASE 使用時の注意事項を示します。

### ■RAM データマッチブレイク機能

- RAM データマッチブレイクによってブレイクが発生するタイミングは、指定された条件での RAM アクセスを行った命令から、最大 3 命令を実行した後となります。

### ■ブレイク機能全般

以下のように、ブレイクの発生はペリフェラルの動作に影響を与えますので、アプリケーションプログラムの最終確認を行う場合は、全てのブレイク機能を無効にして実施してください。

- ブレイク中は、ML610QXXX の以下ペリフェラルの動作が停止します。

- タイムベースカウンタ
- リアルタイムクロック
- 1kHz タイマ
- タイマ 0/1/2/3
- ウォッチドッグタイマ
- メロディドライバ

各ペリフェラルの動作が許可されていれば、エミュレーション再開時にペリフェラルの動作も再開されます。

- ブレイク中に発生した割り込みは全て保留状態となります。割り込みが許可されていれば、エミュレーション再開時に割り込みが CPU に受け付けられます。

- STOP/HALT モード中に強制ブレイク機能を使用すると、STOP/HALT 状態は解除されます。また、STOP/HALT 状態に移行する命令 (SBYCON へのストア命令等) の直後にブレイクポイントを設定した場合も、ブレイクによって STOP/HALT が解除されます。

### ■nanoEASE 使用時の周波数コントロールレジスタ (FCON0,1) に関して

- FCON0 の OSCM0/OSCM1 ビットに対して、実装していないクロックモードに設定したプログラムを、ターゲット LSI のフラッシュメモリに書き込まないで下さい。このプログラムを書き込んでエミュレーションを実行した場合、CPU へクロックが出力されないため実行に関する操作が出来なくなります。また、このプログラムを書き込んだターゲット LSI では、DTU8+nanoEASE は起動出来ません。これらの場合、エラー番号:6300H が表示されます。
- FCON0 の OSCM0/OSCM1 ビットは、DTU8 上の SFR ウィンドウでは変更出来ません。
- FCON1 の ENOSC と SYSCLK とが 1 の状態で、DTU8 上の SFR ウィンドウで ENOSC を 0 に設定しても、SYSCLK の表示は 1 のままです。ただし、ターゲット LSI 内部の SYSCLK は 0 になっています。従って、エミュレーションは、SFR ウィンドウで操作した通り、SYSCLK が 0 の状態で実行されます。

改版履歴

Rev.	日付	内容
1.0	20011.12.21	初版
2.0	2012.1.17	誤記修正