

Profundizando en el uso de KiCad



Ejercicio 2 - Planificación de directorios

Nuestro diseño tendrá una estructura de directorios planificada previamente. No hay una regla estricta para esta organización, pero es muy conveniente tenerla y mantenerla en todos nuestros diseños. Sugerencia:

1) Crear la estructura de directorios.

Ejercicio2

libs: Biblioteca de símbolos de nuestro diseño.

ej2.pretty: Footprints.

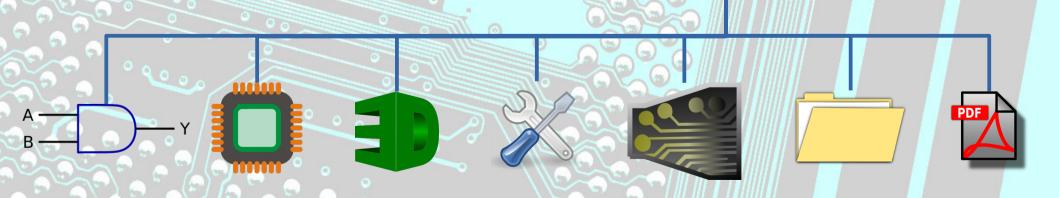
ej2.3dshapes: Modelos 3D.

tools: Herramientas complementarias.

gerber: Archivos gerber.

doc: Documentación y licencia.

datasheets: Hojas de datos relevantes.





Eeschema - Buses

Los símbolos de entrada a bus y de bus a bus son solo dibujos para prolijidad en la hoja. Son estéticos y no cumplen función ni interconectan elementos.

La línea de bus también es estética y no cumple función de interconexión, salvo que se utilice una etiqueta o un puerto con nomenclatura de bus (siguiente slide), Entrada a bus
Bus a bus

Línea de bus Entrada a bus Entrada de bus a bus

Etiqueta local

A

En el circuito de la izquierda (PC-DBx) la interconexión real se hace con etiquetas locales. Las entradas de bus y los tramos de bus podrían borrarse y las interconexiones seguirían correctas.

Tip: Para colocar las etiquetas de un BUS, colocar solo la primera y luego la tecla **[INS]** (Repeat las item). En las opciones de edición se configuran los parámetros de repetición.



Eeschema - Buses

Nomenclatura de BUS

 Se utiliza un nombre de base (prefijo) y entre corchetes el rango de señales del bus [n..N], siendo el primer número de señal y N el último.

- Esta nomenclatura se puede utilizar en labels de conexión jerárquicos o sobre líneas de buses.
- Para mezclar buses, kicad simplemente conecta números iguales entre sí.
- Para referenciar cada señal del bus se utiliza la herramienta de etiqueta local.

PCAL Ø ADR [Ø

BUS [:5

conn[0..15]

□con[0..15]

Línea de bus

CONEXIONES

PCA0-ADR0

PCA1-ADR1

PCA2-ADR2

PCA3-ADR3

PCA4-ADR4

PCA5-ADR5-BUS5

PCA6-ADR6-BUS6

PCA7-ADR7-BUS7

PCA8-BUS8

PCA9-BUS9

PCA10-BUS10

PCA11

PCA12

PCA13

PCA14

PCA15

Etiqueta local

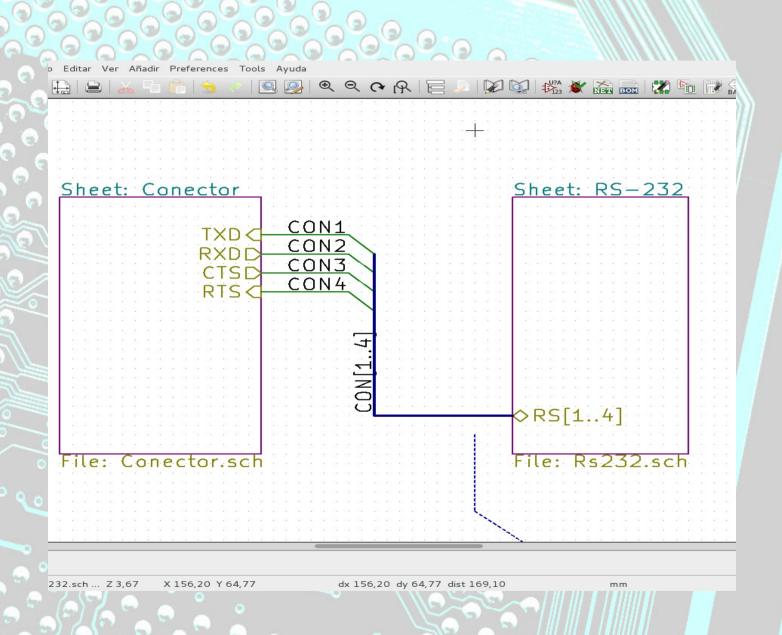
A

label en sub-hoja

Label en hoja



Eeschema - Jerarquía de hojas y buses





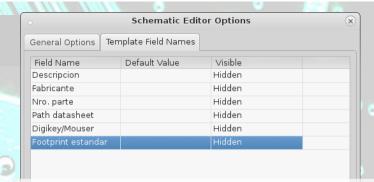
Eeschema - Campos de Información

Campos de información: Por qué se usan?

- Correcta identificación de cada componente desde el momento que el desarrollador lo agrega al esquemático.
- Uniformidad de la descripción de todos los componentes.
- Obtención de una lista de componentes completa y ordenada para realizar la compra de materiales.

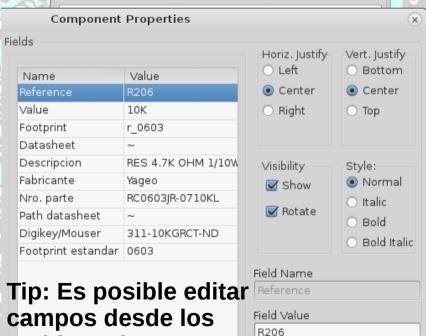
Campos de información: Cómo se usan?

- 1) Acordar con todos los desarrolladores los campos que se utilizarán y cómo se completarán.
- 2) Chequear que todos tengan los campos escritos exactamente igual, no es lo mismo NRO. DE PARTE que NÚMERO DE PARTE!
- 3) Completar los campos a medida que se van agregando los componentes al esquemático, no dejar para el final.
- 4) No cambiar ni agregar campos durante el transcurso del proyecto para no generar conflictos.



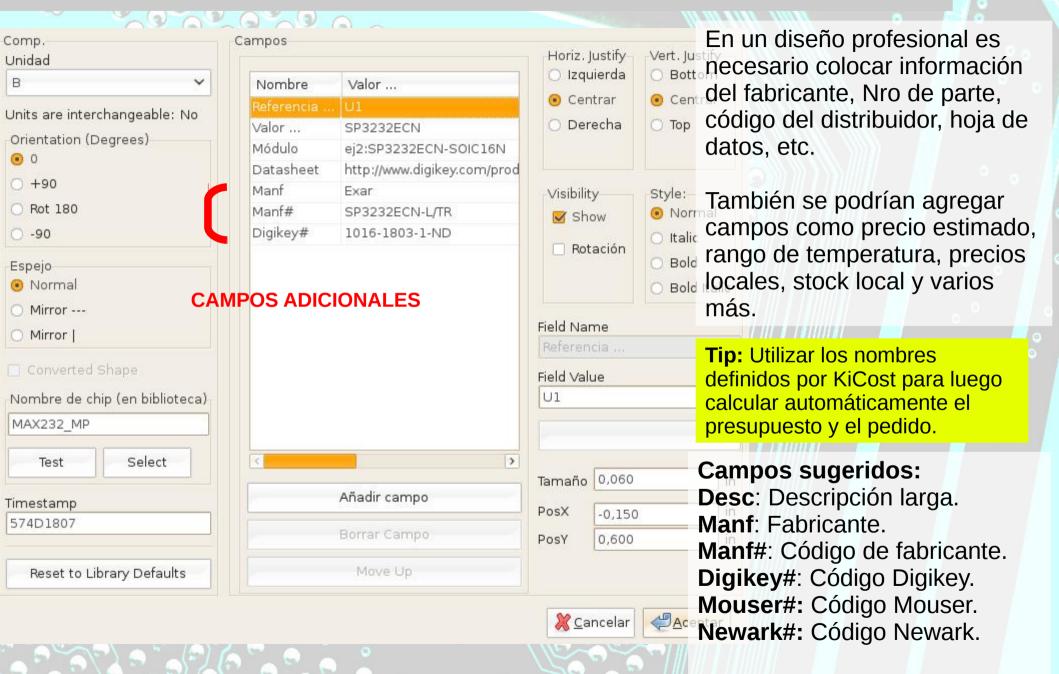
Preferences → **Schematic Editor Options** → **Template Field Names**

	Field Settings	
М	Name	
	Footprint estandar	
	Default Value	
9	□ Visible	
3	Add	



archivos de texto!

Eeschema - Campos de información



BOM - Listado de materiales

Actualmente kicad genera un xml. Luego utiliza scripts phyton para generar distintos tipos de lista de materiales.

En el directorio tools copiarse los siguientes archivos:

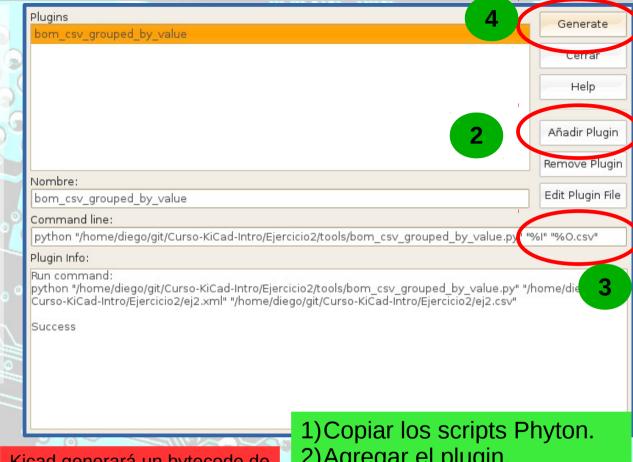
kicad netlist reader.py (1) bom csv grouped by value.py (2)

(1) Script base que parsea el xml. (2)Script que genera el BOM deseado (llama a 1).

Luego añadir el plugin deseado.

Se puede editar la línea de comandos que usará Kicad. Por ejemplo cambiar a "%O.csv"

Generar el BOM y abrirlo lo una planilla de cálculo.



Kicad generará un bytecode de Phyton: kicad netlist reader.pyc

Alerta: Por el momento KiCad quarda las rutas absolutas de estos scripts y fuera del proyecto.

- 2) Agregar el plugin.
- 3) Editar la línea de comandos.
- 4)Generar el BOM.
- 5) Abrirlo con un software de planilla de cálculo.

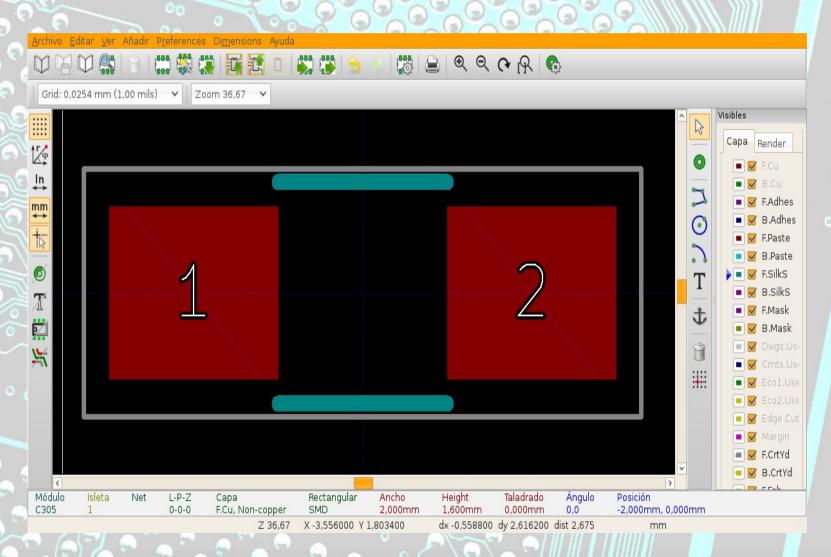
TIP: Hay más scripts en:

https://github.com/KiCad/kicad-source-mirror/tree/master/scripts/bom-in-python



Vamos a realizar un footprint SMD para soldar a mano un 1206. Los pads son un poco más grandes que el 1206 normal.

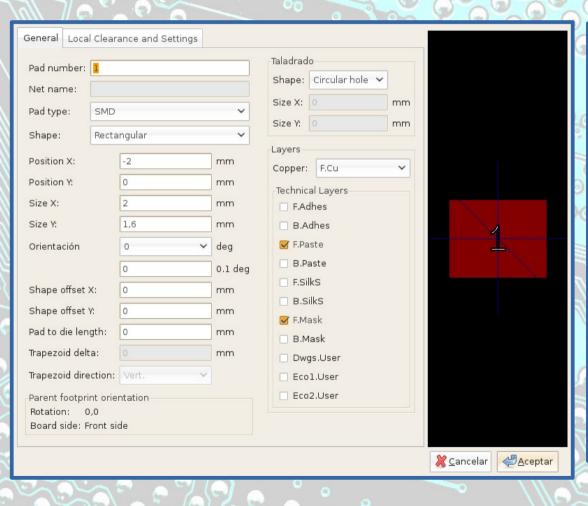
- 1) Abrir el editor de módulos.
- 2) Nuevo footprint.

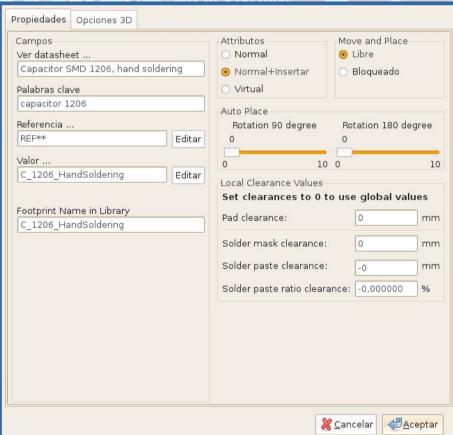




Crearemos un footprint para SMD 1206 con facilidades para soldar a mano.

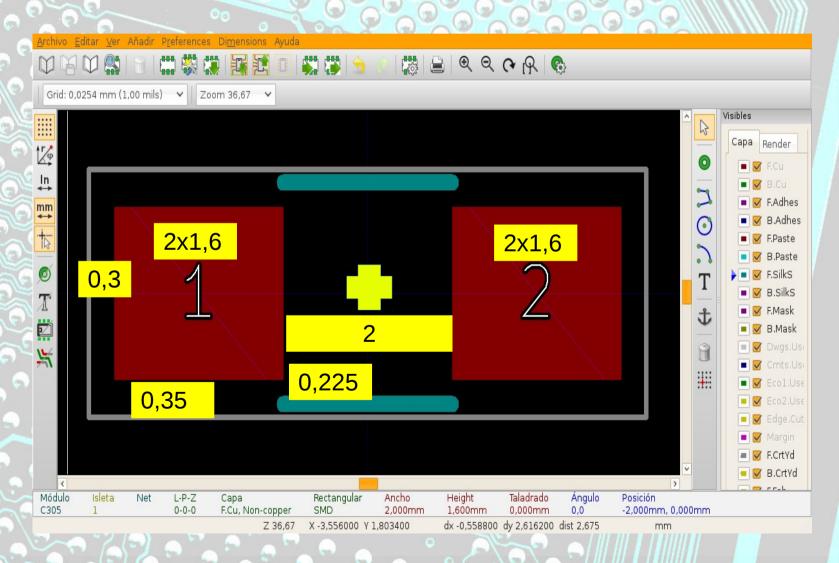
- 1) Crear los pads 1 y 2.
- 2) Completar las propiedades.





Dimensiones en mm.

- 1) Ubicar los pads.
- 2) Dibujar y ubicar los demás elementos (ver información adicional en el siguiente slide).



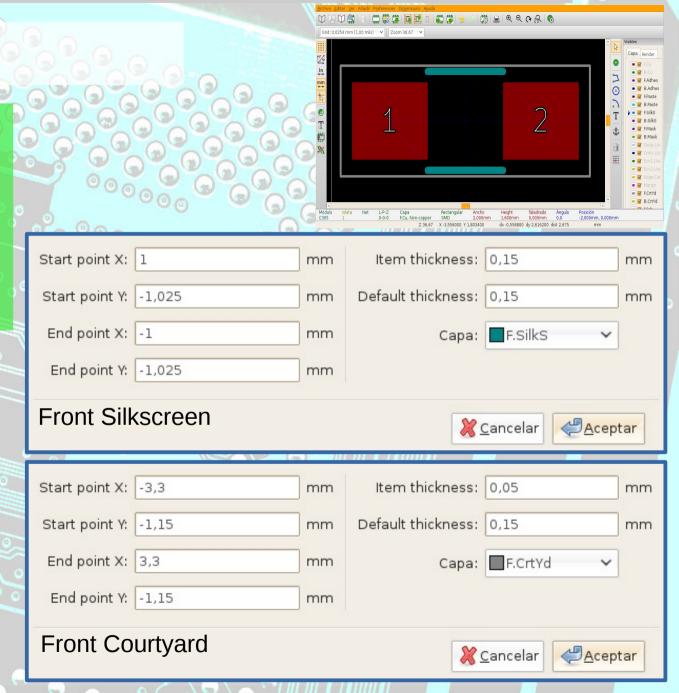


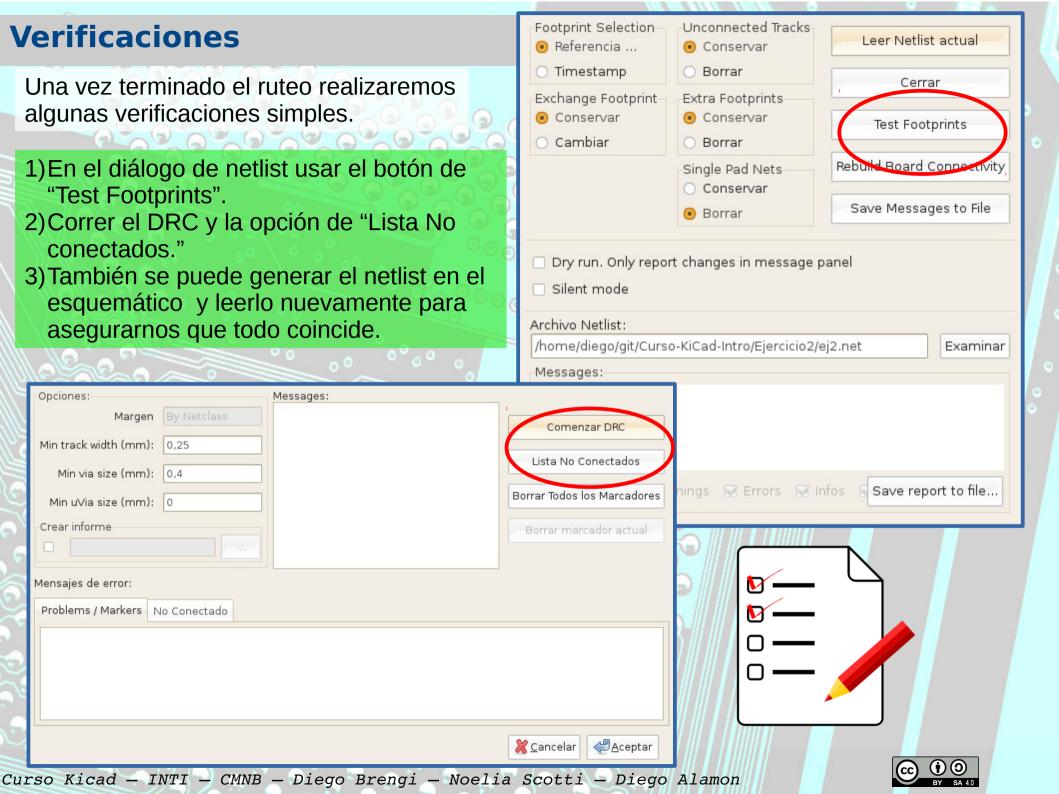


0 0 0 0

Líneas de serigrafía y courtyard.

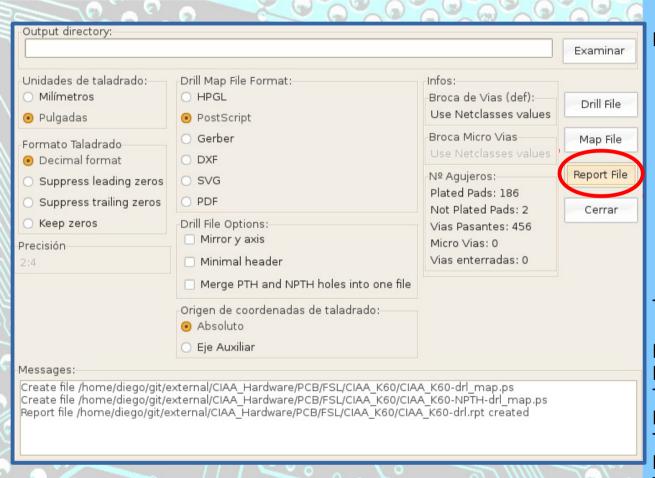
- 1) Dibujar el courtyard y la serigrafía.
- 2)Una vez finalizado exportar el footprint al directorio ej2.pretty.
- 3)En el esquemático o en el Cvpcb asociar los capacitores al footprint nuevo.
- 4) Exportar el netlist.





Taladrado: Reporte y mapa

Además de los archivos gerbers, se debe revisar el reporte de taladrado para saber los distintos agujeros que tenemos. Podríamos optimizar si es necesario.



Drill report for CIAA_K60.kicad_pcb Created on mar 01 dic 2015 22:25:47 ART

```
Drill report for plated through holes:
  T1 0.41mm 0.016" (456 holes)
  T2 0.75mm 0.030" (4 holes)
  T3 0,90mm 0,035"
                     (8 holes)
  T4 1,00mm 0,039"
                     (20 holes)
  T5 1.02mm 0.040"
                     (88 holes)
  T6 1,20mm 0,047"
                     (8 holes)
     1,40mm 0,055" (40 holes)
  T8 1,50mm 0,059" (10 holes)
  T9 1,60mm 0,063" (2 holes)
  T10 3,40mm 0,134" (2 holes)
  T11 4,00mm 0,157" (4 holes)
Total plated holes count 642
```

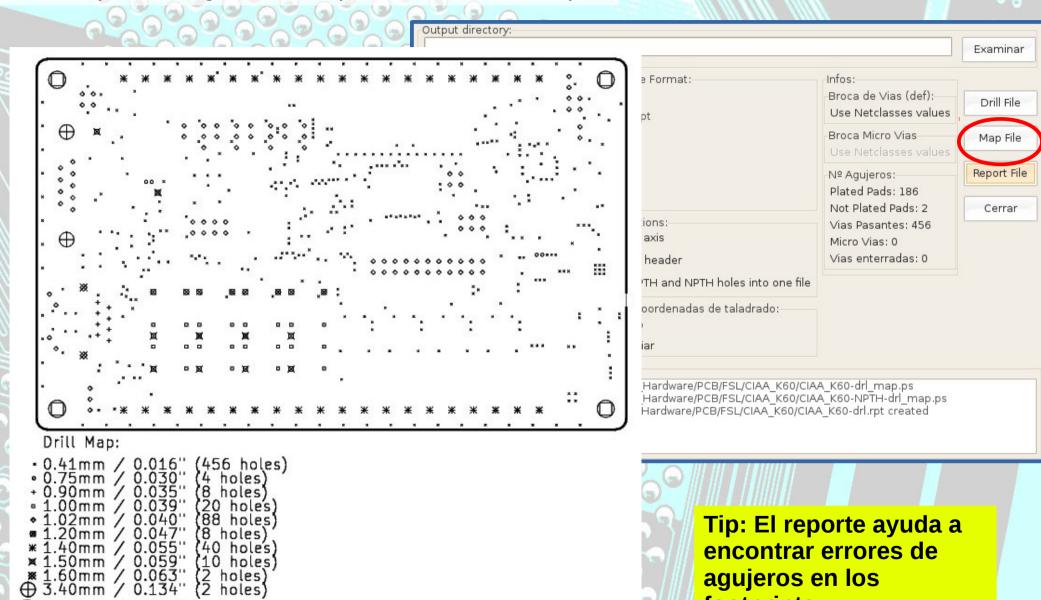
Drill report for buried and blind vias:
Holes from layer TOP to layer GND:
Total plated holes count 0
Holes from layer GND to layer PWR:
Total plated holes count 0
Holes from layer PWR to layer BOT:
Total plated holes count 0
Drill report for unplated through holes:
T1 3,25mm 0,128" (2 holes)
Total unplated holes count 2



Taladrado: Reporte y mapa

4.00mm / 0.157" (4 holes)

También podemos generar el reporte en forma de mapa.





footprints.

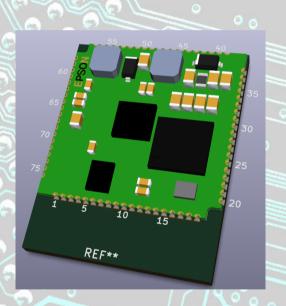
Pcbnew - Modelos 3D I

Modelos 3D: Cuándo usarlos?

 Cuando se va a diseñar un gabinete o se necesita chequear uno existente (se debe tener el modelo step).

• Cuando se quiere verificar que los componentes no se toquen entre sí o no tapen la serigrafía.

Para promocionar un producto o realizar animaciones 3D.



Modelos 3D: De dónde obtenerlos?

- Librerías estándar de KiCad https://github.com/KiCad/kicad-library/tree/master/modules/packages3d también en (/usr/local/share/kicad/modules/packages3d).
- Bajar el modelo IGES o STEP que provea el fabricante y convertirlo al formato VRML (.WRL) con FreeCad.
- Bajar el modelo de la página www.3dcontentcentral.com (ver licencias).
- Crear el modelo 3D con FreeCad.

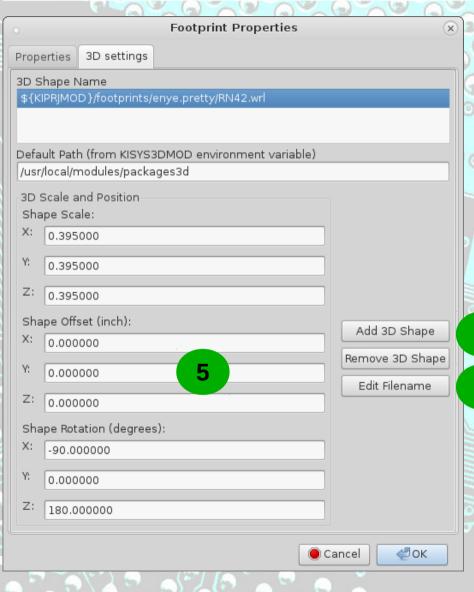


Tip: Usar FreeCad para convertir archivos o superponer modelos 3D.



Pcbnew - Modelos 3D II

Footprint Properties → **3D Settings**



Modelos 3D: Cómo asignarlos a un componente?

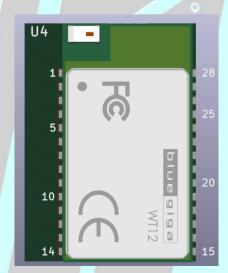
- 1) Copiar el archivo WRL en el directorio de 3D, por ej. /ej2.3dshapes/.
- 2) Seleccionar un componente, presionar la tecla 'E' y abrir el cuadro **3D Settings**.
- 3) Presionar Add 3D Shape y buscar el modelo.
- 4) Presionar **Edit Filename** y agregar en la ruta del archivo:

\${KIPRJMOD}/ej2.3dshapes/

- 5) Si fuera necesario, escalar, desplazar o rotar el modelo.
- permitirá que al abrir el PCB desde otra ubicación, los modelos 3D se carguen

correctamente!

Tip: Para la escala probar con el factor 0.395!





Autor de esta adaptación y contacto: Diego Brengi - djavier@ieee.org



"Escuela KiCad - Curso de diseño de circuitos impresos" Preparado para la Carrera de Especialización en Sistemas Embebidos del LSE-FIUBA (CESE)

Carátula principal:

Foto titulada "Circuit" de Yuri Samoilov bajo licencia CC-BY disponible en https://www.flickr.com/photos/yusamoilov/14011462899/

Fondo de la presentación:

Foto titulada "computer motherboard tracks" de Creativity103 bajo licencia CC-BY disponible en: https://www.flickr.com/photos/creative_stock/5228433146/

Las imágenes de clipart se tomaron de: https://openclipart.org/

Los demás logos corresponden a proyectos de Software Libre u Open Source. Consultar cada licencia en particular.

Todas las capturas de pantalla fueron realizadas por los autores y están bajo la misma licencia que esta presentación.

Las imágenes del circuito esquemático con un BUS y la interconexión de tres BUSES fueron obtenidas del manual de KiCad http://docs.kicad-pcb.org/en/eeschema.html que pose licencia CC BY 3.0.

El resto de las imágenes se cita la fuente debajo de cada una.

