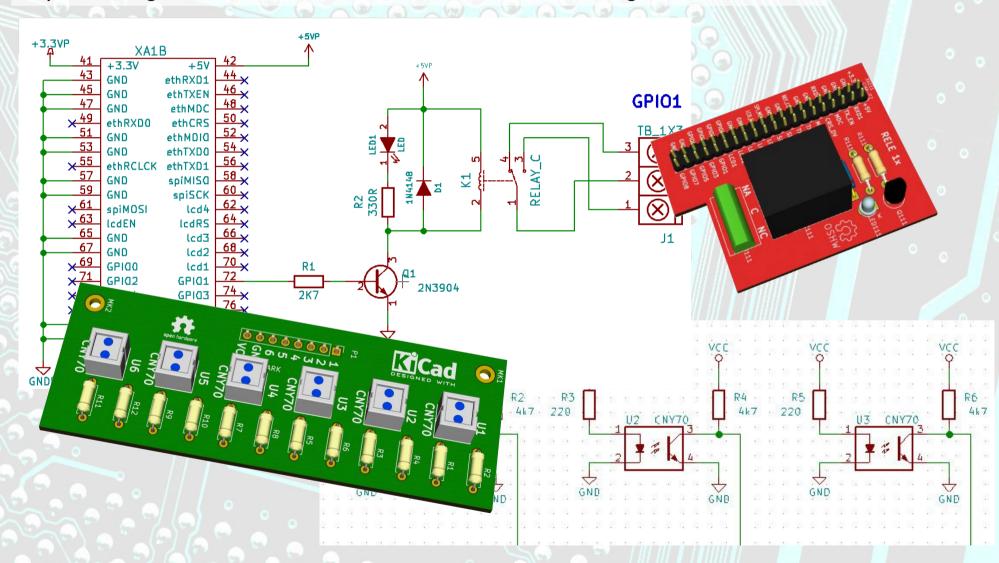


Ejercicio

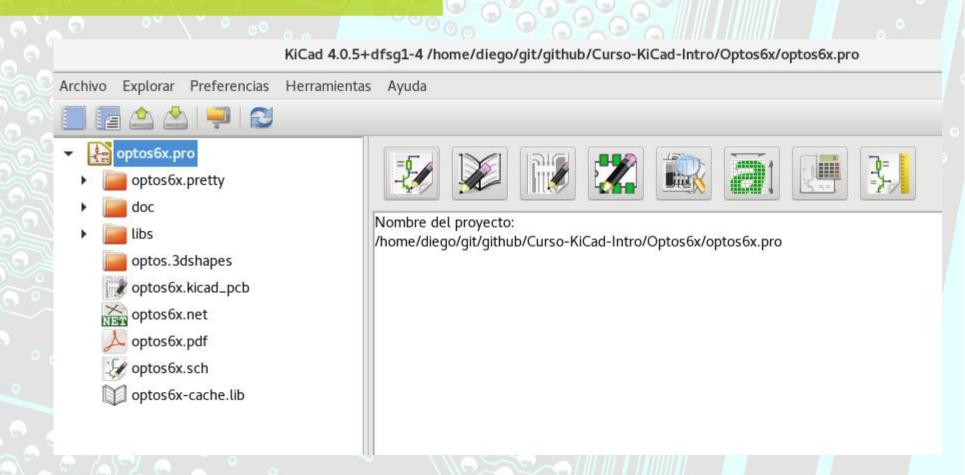
El ejercicio consiste en ingresar el esquemático y luego diseñar el circuito impreso, según la DOCUMENTACIÓN ADICIONAL entregada.



Administrador de proyectos

Actividades:

1) Crear un proyecto nuevo.



Editor de esquemáticos (Eesquema)

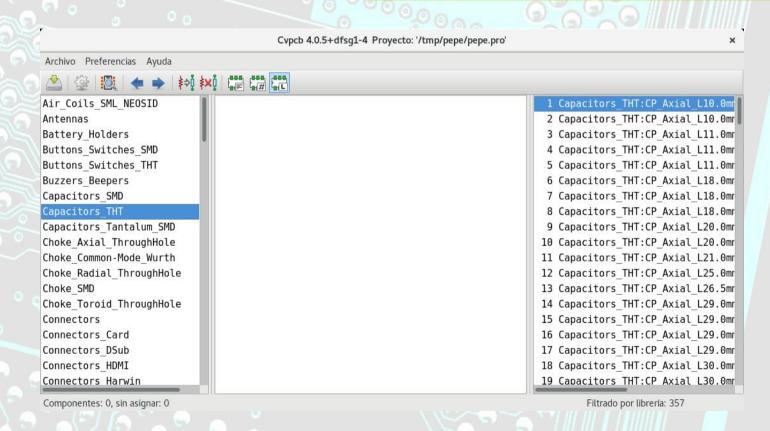
Esquemático

Realizar el circuito esquemático de la **DOCUMENTACIÓN ADICIONAL** aplicando los siguientes pasos .

- 1)Editar el rótulo y colocar Nombre y Apellido.
- 2) Colocar los símbolos.
- 3) Conectar los símbolos.
- 4) Numerar automáticamente.
- 5)Completar los campos de valor.
- 6) Realizar el chequeo ERC.
- 7) Realizar las correcciones necesarias.
- 8) Correr el CVPCB

Asociación de footprint con Cvpcb

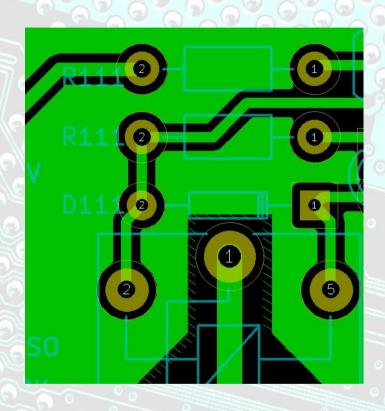
- 1) Si se brindan bibliotecas de huellas adicionales para este ejercicio, es necesario instalarlas antes de pasar al siguiente paso.
- 2) Realizar la asociación de símbolos con sus respectivos footprints, según se indica en la DOCUMENTACIÓN ADICIONAL.
- 3) Guardar los cambios.
- 4) Volver al editor de esquemáticos y generar el netlist.



Editor de PCB (Pcbnew)

Editor de PCB

Resolver el PCB dado según las instrucciones.



- 1)Completar el Rótulo.
- 2)Seteo de grilla de posicionamiento según las pautas en la DOCUMENTACIÓN.
- 3)Lectura de Netlist.
- 4) Dibujar el borde de PCB. Para el caso de un Poncho, ayudarse con la plantilla EDU-CIAA si es necesario.
- 5)Ubicación de componentes (copiar la disposición dada en la DOCUMENTACIÓN).
- 6) Configuración de vías y pistas.
- 7)Seteo de margen global.
- 8) Seteo de grilla de ruteo.
- 9)Realizar el ruteo (No conectar GND).

Aspectos a tener en cuenta:

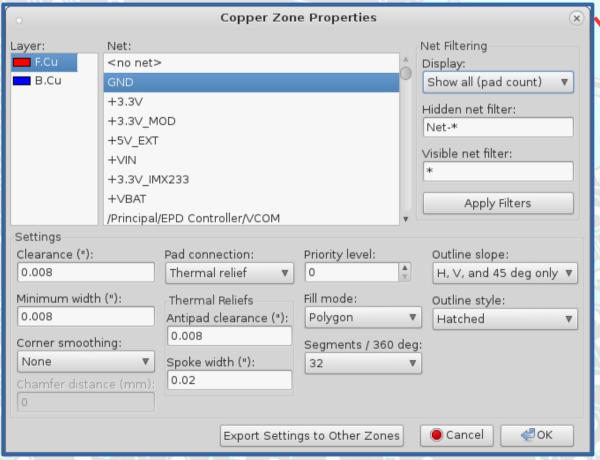
- Grilla de posicionamiento
- Ancho de Pistas
- Tamaño de vías
- Márgen general
- Capas de cobre

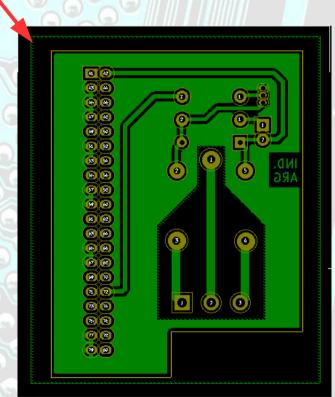
Ejercicio KiCad - Diego Brengi

Pcbnew - Áreas de cobre (Copper zones)

Creación de áreas de cobre

- 1) Activar cualquier layer de cobre y clickear en el botón Agregar Zona de Cobre.
- 2) Seleccionar Layer (B.CU) y Net (GND.
- 3) Configurar todos los parámetros deseados: Clearance, Minimum Width, Pad Connection, Fill mode, Priority level.
- 4) Trazar los bordes de la zona por fuera del PCB y finalizar con doble click.
- 5) Para rellenar usar la tecla B y para quitar el relleno usar CTRL-B.

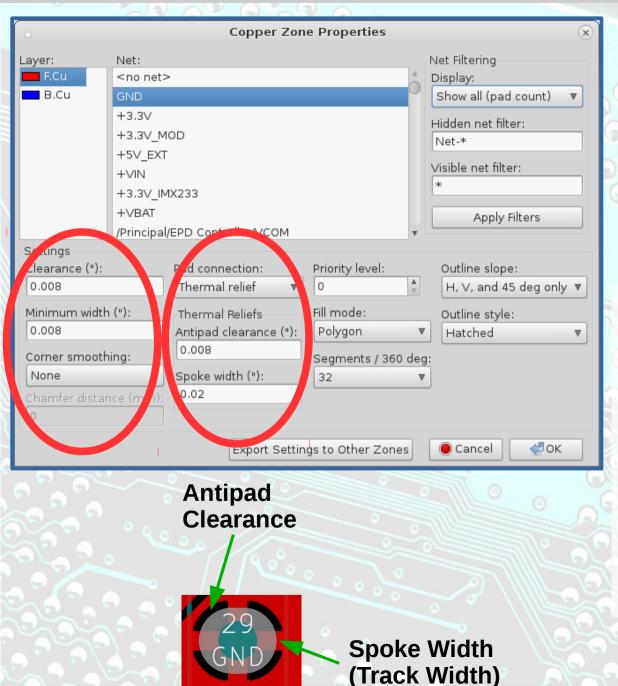






林

Pcbnew - Áreas de cobre (Copper zones)



Clearance: Distancia de guarda entre la zona de cobre y cualquier otro objeto.

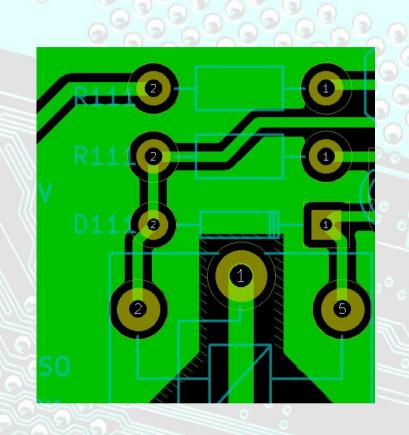
Minimum Width: Se utiliza para limitar la formación de áreas de cobre muy pequeñas. No se debe agrandar mucho porque afecta a los thermal reliefs.

Pad Connection: Por lo general se utiliza Thermal Relief para que no se dificulte la soldadura de los componentes.

Antipad Clearance: distancia de guarda entre la zona de cobre y el pad.

Spoke width o radio: Ancho de la conexión entre pad zona de cobre.

Relleno de cobre



1) Realizar el relleno de cobre según la DOCUMENTACIÓN ADICIONAL.

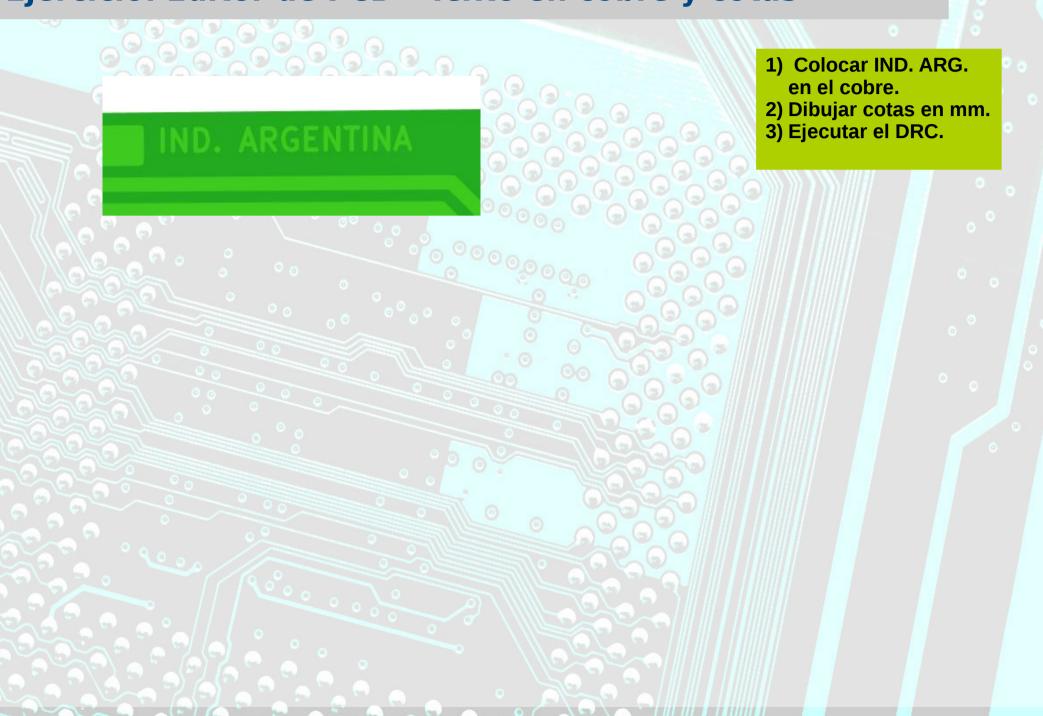
Editor de PCB - Serigrafía



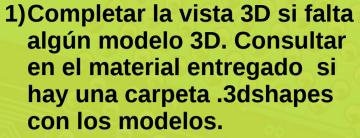
- 1) Acomodar la serigrafía (referencias solamente).
- 2) Colocar Logos (Biblioteca Symbols).
- 3) Colocar Nombre del circuito en la serigrafía.

Ejercicio: Editor de PCB - Texto en cobre y cotas

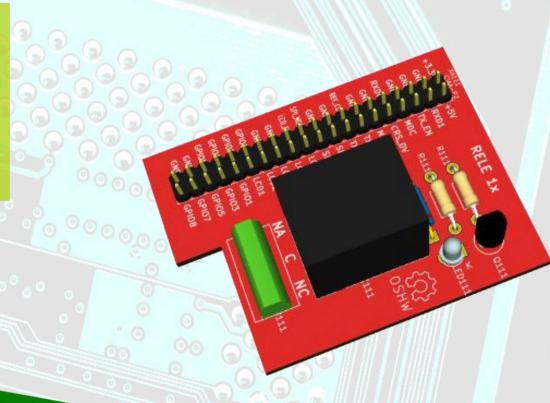
Ejercicio KiCad - Diego Brengi

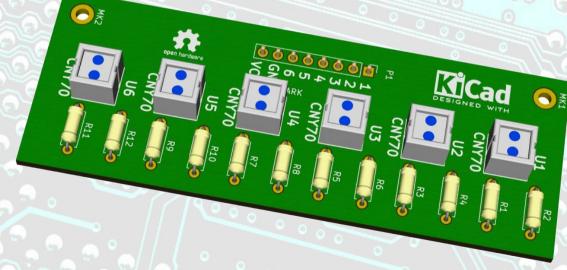


Vista 3D



2) Aplicar valores de corrección en caso de ser necesario.





Ejercicio Evaluación: Entrega de la actividad.

Una vez finalizado el ejercicio se pide realizar tres capturas de pantalla y enviarlas:

- CAPTURA 1: Vista del pcbnew, capa de cobre+serigrafía (solo valores)+cotas.
- CAPTURA 2: Vista 3D frontal, en el modo realista y con los componentes.
- CAPTURA 3: Vista 3D trasera.

Si esta contemplada la evaluación de la actividad dentro del curso, se realizará con las siguientes pautas:

- (4) MUY BIEN: Si esta todo excelente.
- (3) BIEN: Si faltan uno o dos pasos de las cosas que hicimos durante clase, pero esta casi todo.
 Errores menores.
- (2) REGULAR: Faltan algunos pasos importantes o tiene errores conceptuales importantes.
- (1) INCOMPLETO: Para quienes no entreguen la actividad o la misma este demasiado incompleta.
- (0) AUSENTE: Esta es para quienes no asistieron a ninguna de las clases.

Plazo: Hasta 24 hs luego de la finalización de la clase. La actividad esta pensada para ser resuelta durante las horas de clase, quedando solamente la tarea de realizar las capturas y enviar el email. Se contempla el caso de quienes no pudieron seguir toda la actividad y desean completar o mejorar algunos items, y por eso las 24 hs. adicionales.

Para los casos donde esta entrega tiene carácter de evaluación, por favor, tener los recaudos normales del caso. No intercambiar archivos resueltos con otros compañeros luego de terminada la clase. Están permitidas las consultas y ayudas entre los participantes.

Contacto e imágenes utilizadas

Autor de esta presentación y contacto: Diego Brengi - djavier@ieee.org



"Ejercicio de Diseño de circuitos impresos con KiCad"

Las imágenes de clipart se tomaron de: https://openclipart.org/

Carátula principa disponible en https://flic.kr/p/dsFP1U y bajo licencia CC BY-SA 2.0

Fondo de la presentación:

Foto titulada "computer motherboard tracks" de Creativity103 bajo licencia CC-BY disponible en: https://www.flickr.com/photos/creative stock/5228433146/

Los demás logos corresponden a proyectos de Software Libre u Open Source.

Todas las capturas de pantalla fueron realizadas por los autores y están bajo la misma licencia que esta presentación.

El resto de las imágenes se cita la fuente debajo de cada una.